



Trabajo Práctico Nro. 1

Análisis de Circuitos monoetapas

OBJETIVOS:

Que los alumnos

- Apliquen los métodos de cálculo para el análisis y diseño de configuraciones amplificadoras monoetapa.
- Verifiquen el funcionamiento práctico de sus diseños.
- Tomen contacto con dispositivos electrónicos reales.
- Adquieran destreza en el armado y puesta en marcha de un prototipo.
- Se familiaricen en el uso de instrumental de laboratorio.
- Sepan resolver los inconvenientes suscitados en el arranque de un circuito.
- Contrasten las mediciones efectuadas con los cálculos teóricos.
- Ejerciten el uso de aplicaciones de simulación como Pspice.

TRABAJO A REALIZAR:

Cada equipo (no más de 8 equipos por curso) deberá seleccionar por lo menos dos de la serie de proyectos que se detallan en las páginas siguientes.

Los 2 proyectos seleccionados deberán desarrollarse detalladamente, con las justificaciones de las adopciones y o criterios de proyecto que se lleven a cabo.

Deberán verificarse teóricamente antes de la realización práctica en el laboratorio.

LINEAMIENTOS:

Para la realización del trabajo práctico, se debe armar el circuito propuesto en una placa de desarrollo (protoboard). Esto puede hacerse en el laboratorio, aunque sugerimos traer el circuito armado previamente. Una vez en el laboratorio, se procederá a la medición mediante instrumental de los parámetros de funcionamiento característico del circuito.

- Punto de trabajo estático (Q)



- Ganancia de corriente en continua (h_{FE}) del transistor utilizado.
- Ganancia de corriente y tensión del amplificador en sus puntos de interés.
- Verificar que el circuito funcione correctamente, que no se produzca corte ni saturación.
- Impedancia de entrada.
- Impedancia de salida.

Además, se debe simular el circuito mediante SPICE.

En forma anexa, se debe incluir el diseño de los restantes proyectos con su correspondiente verificación y simulación con SPICE.

LISTADO DE DISEÑOS PROPUESTOS

Diseño Nro. 1

Diseñar una etapa separadora para una excursión de salida $V_o \geq 3$ V. Se lo excita con un generador real con $V_s = 5$ V y $R_s = 75$ K.
La carga $R_l = 5$ K.

Diseño Nro. 2

Diseñar una etapa con $R_{oa} \leq 15$ ohms y $R_{ia} = 120$ K $\pm 10\%$.
Se la excita con un generador de $V_s = 1$ V y $R_s = 1$ K.
La carga $R_l = 10$ K.

Diseño Nro. 3

Diseñar una etapa con $A_{vs} = 75 \pm 10\%$ y $R_{ia} = 4$ K $\pm 10\%$.
Se excita con un generador $V_s = 50$ mV y $R_s = 5$ K.
La carga $R_l = 100$ K.

Diseño Nro. 4

Diseñar una etapa con $A_{vs} = 100 \pm 10\%$ y que adapte impedancia a la entrada.
Se excita con un generador $V_s = 50$ mV y $R_s = 75$ K.
La carga $R_l = 100$ K.



Diseño Nro. 5

Diseñar una etapa que tenga una tensión de salida $V_o = 1.5V \pm 10\%$ y adapte impedancia a la entrada

Se excita con un generador $V_s = 15 \text{ mV}$ y $R_s = 100 \text{ Ohm}$.

La carga $R_L = 30K$.

Diseño Nro. 6

Diseñar una etapa que tenga una $A_{vs} \geq 20$ punto $Q = 5V \pm 10\%$ y 1 mA y adapte impedancia de entrada

Se excita con un generador $R_s = 100 \text{ Ohm}$.

La carga $R_L = 10K$.

Diseño Nro. 7

Diseñar una etapa que tenga una $A_{vs} = 110 \pm 10\%$ $R_{iA} = 10 \text{ Ohm} \pm 20\%$ y $V_o \geq 3V$

Se excita con un generador $R_s = 10 \text{ Ohm}$.

La carga $R_L = 5K$.

Diseño Nro. 8

Diseñar una etapa separadora de $R_i = 400 \text{ K}\Omega \pm 10\%$ y $FE = 10$.

Se excita con $V_s = 5V$ y $R_s = 50 \text{ K}\Omega$.

R_L es de $10K$.

Diseño Nro. 9

Diseñar una etapa que tenga $|A_{vs}| = 75 \pm 10\%$ y $R_{iA} = 4 \text{ K}\Omega \pm 10\%$.

Se excita con $V_s = 50 \text{ mV}$ y $R_s = 5 \text{ K}\Omega$.

R_L es de $10 \text{ K}\Omega$.

Diseño Nro. 10

Diseñar una etapa que tenga $R_{iA} \geq 35 \text{ K}\Omega$, $FE > 15$ y V_o entre $4V$ y $5V$. Se excita con $V_s = 3V$ y $R_s = 40 \text{ K}\Omega$.

R_L es de $100 \text{ K}\Omega$.

Diseño Nro. 11

Diseñar una etapa que tenga $R_{iA} \leq 10 \text{ }\Omega \pm 20\%$, $|A_{vs}| = 100 \pm 10\%$ y $V_o \geq 3V$.

Se excita con $V_s = 30 \text{ mV}$ y $R_s = 10 \text{ }\Omega$.

R_L es de $5 \text{ K}\Omega$.



Diseño Nro. 12

Diseñar una etapa que tenga $|A_{vs}| = 75 \pm 10\%$ que adapte impedancia a la entrada. Se excita con $V_s = 50\text{mV}$ y $R_s = 7,5 \text{ K}\Omega$.
 R_L es de $100 \text{ K}\Omega$.

Diseño Nro. 13

Diseñar una etapa que tenga $|A_{vs}| = 2,5 \pm 10\%$ y $|A_{is}| = 7 \pm 10\%$
 $R_s = 5 \text{ K}\Omega$. R_L es de $10 \text{ K}\Omega$.

Diseño Nro. 14.

Diseñar una etapa que tenga $|A_{vs}| = 110 \pm 10\%$, $R_{iA} \leq 10\Omega$ y
 $FE=15$. $R_s=10\Omega$. R_L es de $5\text{K}\Omega$.

Ing Gustavo Randazzo