

CAPÍTULO 3

Transistores de efecto de campo MOS (MOSFET)

.	Introducción	101	3.6	Determinaciones de potencias en el amplificador MOSFET fuente común	150
3.1	Estructura del dispositivo y principio de operación físico	102	3.7	Operación y circuitos equivalente de pequeña señal	155
3.2	Curvas características tensión-corriente	112	3.8	Amplificadores MOS monoetapa	162
3.3	El MOSFET del tipo vaciamiento	121	3.9	El modelo de MOSFET de SPICE y ejemplo de simulación	181
3.4	Circuitos con MOSFETs en C.C.	125		Problemas	185
3.5	Circuitos de polarización para MOSFET como Amplificador	131			

INTRODUCCIÓN

Una vez que se estudió el diodo de unión, el dispositivo semiconductor de dos terminales más básico, ahora se centrará la atención en los componentes semiconductores de tres (o más) terminales que son unos de los componentes que hemos calificado como activos y que por lo tanto son capaces de desarrollar el mecanismo de la amplificación, por lo tanto mucho más útiles que los de dos porque además pueden emplearse en una gran cantidad de aplicaciones, desde la amplificación de señales hasta en la lógica digital y en las memorias. El principio básico con el que funcionan es la utilización de una tensión aplicada entre un par de terminales (o terminales de entrada) para controlar el flujo de potencia eléctrica en el circuito conectado al otro par de terminales (los de salida). De este modo, puede utilizarse un componente de tres terminales para conseguir una fuente controlada que, como se describió en el capítulo 1, es la base del diseño de amplificadores. Asimismo, y haciéndolos trabajar en los extremos de su característica de transferencia, y tal como se describió también en el capítulo 1, la señal de control de la entrada puede emplearse para cambiar la corriente en el tercer terminal, de cero a un valor grande, lo que permite que el dispositivo actúe como interruptor, que es el fundamento del inversor lógico de las técnicas digitales.

Hay básicamente, dos tipos de componentes activos o de tres terminales: los transistores efecto de campo o también llamados unipolares que es el tema de este capítulo, y los transistores bipolares de juntura (BJT por *Bipolar Junction Transistor*) que se estudiará en el capítulo 5. Aunque cada uno de los dos tipos de transistores ofrecen características y áreas de aplicación únicas, dentro del grupo de los transistores unipolares, el transistor efecto de campo metal óxido semiconductor (MOSFET por *Metal-Oxide Semiconductor Field-Effect Transistor*) se ha constituido, por lejos, en el componente activo electrónico de más uso en la actualidad, sobre todo en el diseño de circuitos integrados (CI) que son aquellos fabricados en un solo chip de silicio.

Dentro del grupo de los unipolares se incluyen a los transistores efecto de campo de juntura (JFETs por *Junction Field Effect Transistor*) que en la actualidad frente a los MOSFETs prácticamente han quedado fuera de uso, sobre todo para encarar nuevos diseños, aunque de todas formas, como veremos, se pueden incorporar a las técnicas y circuitos de aplicación de los MOSFETs de vaciamiento.

Comparados con los BJT, los MOSFETs pueden ser mucho más pequeños (es decir, requieren un área pequeña del chip de CI de silicio), y su proceso de fabricación es relativamente simple. Además, para su operación se requiere muy poca potencia. Más aún, los diseñadores de circuitos han encontrado maneras ingeniosas de instaurar las funciones digitales y analógicas empleando casi exclusivamente MOSFETs (es decir, con muy pocos resistores o sin ellos). Todas estas propiedades han hecho posible la inclusión de grandes cantidades de MOSFETs (más de 200 millones!) en un solo chip de CI para crear complejos circuitos integrados de muy alta escala de integración (VLSI por *Very Large Scale of Integration*) como los utilizados en memorias y microprocesadores. Actualmente muchos circuitos analógicos como amplificadores y filtros también se fabrican con tecnología MOS, aunque en chips más pequeños y menos densos. Además, cada vez se aplican más funciones analógicas y digitales en el mismo chip de CI, en lo que se conoce como diseño de señal combinada.

El objetivo de este capítulo es desarrollar en el lector un alto grado de familiaridad con el MOSFET: su estructura física y operación, las curvas características tanto de salida como de transferencia, las características de funcionamiento descritas desde sus terminales, los circuitos equivalentes y las aplicaciones básicas en circuitos, como amplificadores y también como el inversor lógico digital. A pesar de que existen transistores MOS discretos y de que el material estudiado en este capítulo permitirá que el lector diseñe circuitos MOS discretos, el estudio del MOSFET está influido por el hecho de que la mayor parte de sus aplicaciones se encuentran en el campo del diseño de circuitos integrados. El diseño de circuitos integrados MOS analógicos ocupará una gran parte del resto de este libro.

3.1 ESTRUCTURA DEL DISPOSITIVO Y OPERACIÓN FÍSICA

El MOSFET de modo de refuerzo (Enhancement mode MOSFET) es el transistor efecto de campo que se usa más ampliamente. En esta sección se estudia su estructura física y su principio de operación, lo que naturalmente nos conducirá hacia las curvas características tensión – corriente, tanto de salida como de transferencia del componente que se estudiarán en la siguiente sección.

3.1.1 Estructura del componente

En la figura 3.1 se muestra la estructura física del MOSFET de canal N del tipo de refuerzo. El significado tanto de “refuerzo” como de “canal N” se harán evidentes a la brevedad. El transistor está fabricado en un sustrato tipo P, que es una oblea de un solo cristal de silicio que brinda soporte físico al dispositivo (y a todo el circuito, en el caso de ser integrado). En dicho sustrato P se crean dos regiones tipo N con gran cantidad de impurezas, indicadas en la figura como las regiones N⁺ de **fuelle**¹ y N⁺ de **drenaje**. En la misma cara superficial y abarcando el área comprendida entre las regiones de fuente y drenaje, se hace crecer una delgada capa de óxido del mismo silicio; el dióxido de silicio (SiO₂), de espesor t_{ox} (por lo general de 2 a 50 nm)², que es un excelente aislante eléctrico. Luego, sobre toda la superficie del SiO₂, en su parte superior, se realiza una deposición de metal, para formar el **electrodo de compuerta** del componente.

Asimismo se hacen contactos metálicos para la región de fuente, del drenaje y del sustrato, este último también conocido como **cuerpo** (B por *Body*)³. Por lo tanto y como lo habíamos adelantado, esto origina que el componente disponga de cuatro terminales: el de compuerta (**G** por *gate*), el de fuente (**S** por *source*), el de drenaje (**D** por *drain*) y el terminal del sustrato en el cuerpo (**B**).

¹ La notación N⁺ indica que se trata de un área de silicio impurificado con gran cantidad de átomos de impureza donadora. Por el contrario N⁻ se utiliza para denotar silicio tipo N con baja cantidad de impurezas. Se aplica una notación similar para el silicio tipo P.

² Un nanómetro (nm) equivale a 10⁻⁹ m ó 0,001 μm. Un micrómetro (μm), o micrón, es 10⁻⁶ m. En ocasiones el grosor del óxido se expresa en ángstrom. Un ángstrom (Å) es 10⁻¹ nm ó 10⁻¹⁰ m.

³ En la figura 3.1, de la página siguiente el contacto con el cuerpo se muestra en la parte inferior del componente. Esto resultará útil más adelante para explicar un fenómeno conocido como “efecto de cuerpo”. Sin embargo, es importante notar que en el CI real, el contacto con el cuerpo se presenta en algún lugar de la parte superior del componente

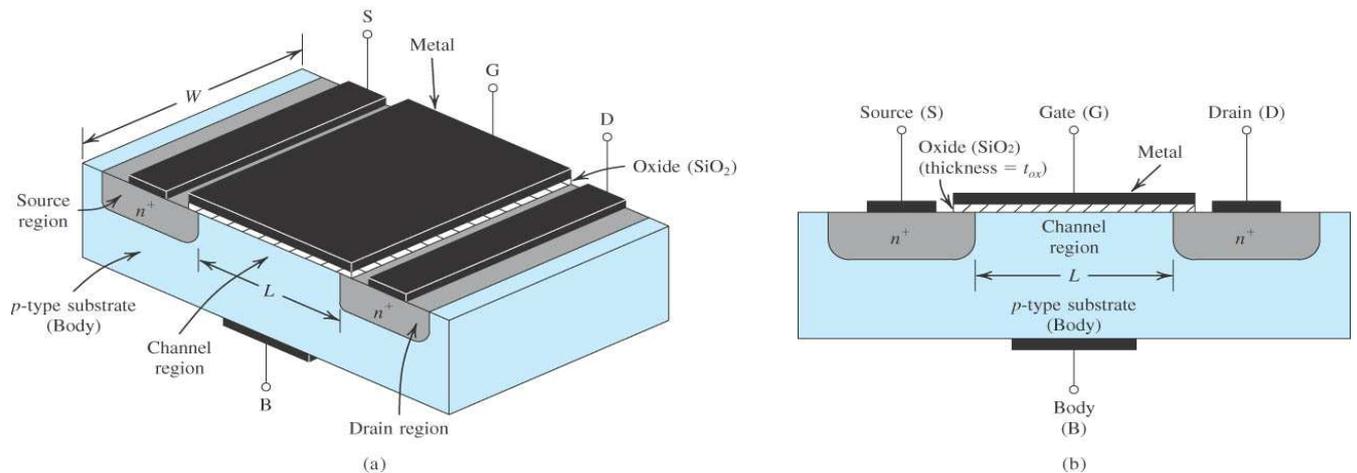


Figura 3.1 Estructura física de transistor NMOS de modo de refuerzo **(a)** vista en perspectiva; **(b)** corte transversal. Por lo general $L = 0.1$ a $3 \mu\text{m}$, $W = 0.2$ a $100 \mu\text{m}$, y el espesor de la capa de óxido (t_{ox}) se encuentra comprendida entre 2 y 50 nm.

Ahora debe quedar claro que el nombre del componente (FET metal-óxido-semiconductor) proviene de su estructura física. Sin embargo, el nombre se ha vuelto general y también se aplica a los FET que no utilizan metal para el electrodo de compuerta. En realidad, casi todos los MOSFETs modernos están fabricados mediante un proceso denominado tecnología de compuerta de silicio, en el cual se emplea cierto tipo de silicio, llamado polisilicio, para formar el electrodo de compuerta (consulte el apéndice A). La descripción de la operación del MOSFET y sus características se aplica independientemente del tipo de electrodo de compuerta.

Otro nombre para el MOSFET es **FET de compuerta aislada** o **IGFET** (*Insulated-Gate FET*). Este nombre también surge de la estructura física del componente, destacando el hecho de que el electrodo de compuerta está aislado eléctricamente del cuerpo del mismo (por la capa de óxido). Este aislamiento es la causa de que la corriente en el terminal de compuerta sea extremadamente pequeña (del orden de 10^{-15} A).

Observe que el sustrato forma uniones PN con las regiones de fuente y drenaje. En operación normal, estas uniones PN se mantienen todo el tiempo en polarización inversa. Debido a que el drenaje operará con tensiones positivas en relación a la fuente, es posible imponer un circuito abierto en las dos uniones simplemente conectando el terminal de sustrato con el terminal de fuente. Se supondrá que éste será el caso en la siguiente descripción de la operación del MOSFET. Por lo tanto, aquí se considerará que el sustrato no tiene efecto en la operación del componente, y que el MOSFET será tratado como un dispositivo de tres terminales: la compuerta (G), la fuente (S) y el drenaje (D). Se demostrará que una tensión aplicada al terminal de compuerta controla el flujo de corriente entre la fuente y el drenaje. Esta corriente circulará en dirección longitudinal del drenaje a la fuente, en la región llamada “región de canal”. Tome nota que esta región tiene una longitud L y un ancho W que se constituyen en dos parámetros muy importantes del MOSFET. Por lo general L es de $0,1$ a $3 \mu\text{m}$ y W de $0,2$ a $100 \mu\text{m}$. Por último, tome en cuenta que el MOSFET es un dispositivo simétrico; por lo tanto, pueden intercambiarse su fuente y su drenaje sin modificar sus características.

3.1.2 Operación sin tensión de polarización de compuerta

Sin aplicar ninguna tensión de polarización en la compuerta, hay dos diodos conectados en serie entre el drenaje y la fuente. Uno de ellos está formado por la unión PN entre la región N^+ del drenaje y el sustrato tipo P; el otro diodo está formado por la unión PN entre el sustrato tipo P y la región N^+ de la fuente. Estos diodos conectados en serie y en contraposición evitan la conducción de corriente del drenaje a la fuente cuando se aplica una tensión v_{DS} positiva: se dice entonces que no hay corriente porque el componente no tiene formado el canal. En realidad la ruta entre el drenaje y la fuente tiene una resistencia muy elevada (del orden de $10^{12} \Omega$).

3.1.3 Creación de un canal para permitir la corriente

En seguida, revise la situación descrita en la figura 3.2. Aquí se han conectado los terminales de fuente y de drenaje a tierra y se ha aplicado una tensión de polarización positiva a la compuerta. Debido a que la fuente se encuentra conectada a tierra, la tensión de compuerta genera una diferencia de potencial que aparece efectivamente entre la compuerta y la fuente, a la

que simbolizamos como v_{GS} . La tensión de polarización positiva en la región de compuerta ocasiona, en primer lugar, que se repelan los huecos libres (que están cargados positivamente) de la región superficial del sustrato, justo debajo del área cubierta por la zona metálica de compuerta (la región del canal). Dichos huecos son empujados hacia abajo en el sustrato, dejando atrás una región con carencia de este tipo de portadores, mientras que los minoritarios o electrones libres siguen permaneciendo en dicha región que de esta forma cambia la polaridad o tipo de semiconductor de P (sustrato original) a N.

Además, dicho potencial positivo en compuerta atrae electrones libres provenientes de las regiones N^+ de fuente y de drenaje (donde abundan) hacia la región de canal. Cuando se acumula una cantidad suficiente de electrones cerca de la superficie del sustrato, debajo de la compuerta, se crea realmente una región N que une o conecta las regiones de fuente y drenaje, tal como se indica en la figura 3.2

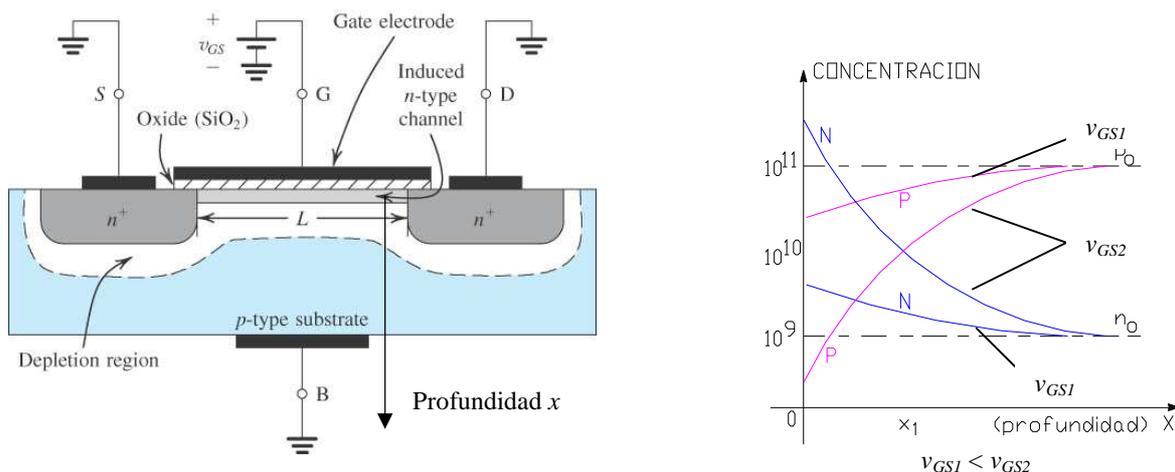


Figura 3.2 Un transistor NMOS con una tensión positiva aplicada en la compuerta y la variación de la concentración de portadores en la región superficial del sustrato debajo de la compuerta. Formación del canal N hasta la profundidad x_1 .

Ahora bien, si se aplica una tensión de polarización entre el drenaje y la fuente puede establecerse una corriente a lo largo de esta región, sostenida por los electrones libres generados por este proceso de inducción. Por lo tanto, la región N inducida forma un **canal** para permitir el flujo de corriente entre drenaje y fuente, recibiendo apropiadamente este nombre. Es debido a las características descritas que al MOSFET de la figura 3.2 se lo denomina **MOSFET de canal N** o, como opción, **transistor NMOS**. Tome nota de que un MOSFET de canal N se forma en un sustrato tipo P: el canal se crea al invertir la polaridad del material semiconductor (ver la gráfica de la derecha de la figura 3.2) en la región superficial del sustrato de tipo P a N. Por ello, al canal inducido también se lo denomina **capa de inversión**.

Al valor v_{GS} , en el que una cantidad suficiente de electrones móviles se acumula en la región del canal para formar a dicho canal conductor, se lo denomina **tensión de umbral** o bien tensión de formación del canal se describe como V_T ⁴. En consecuencia resulta obvio que dicha V_T para un MOSFET de canal N es un valor positivo mientras que en otro de canal P será negativa. Al fabricarse el componente, se controla el valor resultante de V_T y el mismo suele ubicarse en el entorno de 0,5 a 1 volt.

La compuerta y la región del canal del MOSFET forman un condensador de placas paralelas en el que la capa de óxido actúa como dieléctrico del condensador. La tensión positiva que hace falta colocar en la compuerta causa que se acumule carga positiva en la placa metálica o superior del condensador (el electrodo de compuerta) mientras que en la placa inferior, los electrones del canal inducido forman una carga negativa correspondiente. Por lo tanto, se desarrolla un campo eléctrico en la dirección vertical (x). Este campo eléctrico es el que controla la cantidad de carga móvil del canal, determina la conductividad de éste y, a su vez, la corriente que pasará por el mismo cuando se aplique una adecuada polarización entre los terminales de fuente y drenaje v_{DS} .

La denominación de transistor **efecto de campo** justamente se debe a la presencia del mencionado campo eléctrico.

⁴ Por su apariencia con la nomenclatura utilizada se recomienda al lector no confundir a este parámetro con la tensión térmica ($K T / q$)

Una vez inducido un canal, ahora se aplica una tensión positiva v_{DS} entre el drenaje y la fuente, tal como se muestra en la figura 3.3. Primero considere el caso en que v_{DS} es pequeño (es decir, 50 mV, más o menos). Esta tensión hace que circule una corriente i_D por el canal N inducido. La corriente es sostenida por los electrones libres que se desplazan de la fuente al drenaje. Por convención el sentido del flujo de corriente es opuesto al sentido de desplazamiento de los electrones. Por lo tanto la corriente en el canal, i_D , la simbolizamos con el sentido de drenaje hacia fuente, tal como se indica en la figura 3.3. La magnitud de i_D depende de la densidad de electrones libres presentes en el canal, que a su vez depende de la magnitud de v_{GS} . De manera específica, para $v_{GS} = V_T$ el canal apenas si fue inducido y la corriente que puede establecerse sigue siendo insignificante.

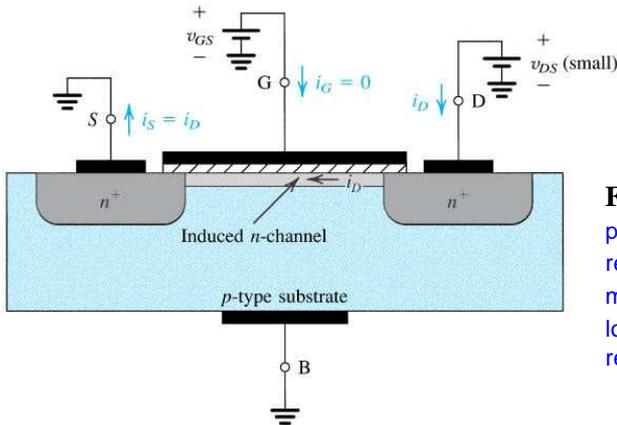


Figura 3.3 Un transistor NMOS con $v_{GS} > V_T$ y con un pequeño v_{DS} aplicado. El componente se comporta como una resistencia cuyo valor está determinado por v_{GS} . Específicamente, la conductancia del canal es proporcional a $v_{GS} - V_T$, por lo tanto i_D es proporcional a $(v_{GS} - V_T) v_{DS}$. Nótese que la región de vaciamiento no se muestra (por simplicidad).

A medida que v_{GS} comienza a exceder a V_T , más electrones libres son atraídos hacia el canal; se puede visualizar el aumento de portadores de carga negativa en el canal como un aumento en la profundidad del canal. El resultado es un canal cuya conductancia se va incrementando, o lo que es equivalente, un canal cuya resistencia se reduce conforme aumenta la tensión v_{GS} . En realidad, la conductancia del canal es proporcional al **exceso de voltaje de compuerta** ($v_{GS} - V_T$) también conocida como **tensión efectiva** o **tensión de sobrecarga**. Se deduce que la corriente i_D será proporcional a $(v_{GS} - V_T)$ y, por supuesto, a la tensión v_{DS} que hace que la corriente i_D fluya.

En la figura 3.4 se muestra una gráfica en donde se representa a la corriente i_D como función de v_{DS} para varios valores de v_{GS} . Se observa que el MOSFET opera como resistencia lineal con valor controlado por v_{GS} . La resistencia del canal es infinita para $v_{GS} < V_T$ y su valor disminuye a medida que v_{GS} excede a V_T .

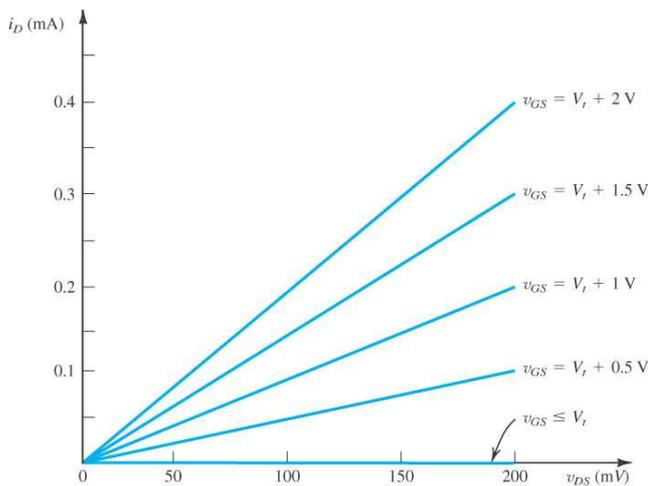


Figura 3.4 La característica i_D-v_{DS} del MOSFET de la Figura 3.3 cuando la tensión aplicada entre drenaje y fuente, v_{DS} , se conserva pequeña. El componente se comporta como un resistor lineal cuyo valor es controlado por v_{GS} .

La descripción anterior indica que para que el MOSFET conduzca, tiene que inducirse un canal. Entonces, al sobrepasar v_{GS} a la tensión de umbral o de formación del canal V_T a medida que se va agregando mayor número de portadores mayoritarios en el canal, en nuestro caso electrones libres en el canal N, se refuerza a dicho canal, lo que justifica los nombres de **operación en modo de refuerzo** y **MOSFET del tipo de refuerzo**. Por último, se observa que la corriente

que sale del terminal de fuente (i_S) es igual a la que entra por el terminal de drenaje (i_D), y que la corriente de compuerta es nula ($i_G = 0$).

EJERCICIO

3.1 A partir de la descripción anterior sobre la operación del MOSFET para v_{DS} pequeño, se observa que i_D es proporcional a $(v_{GS} - V_T) v_{DS}$. Encuentre la constante de proporcionalidad para el componente cuyas características se describen en la figura 4.4. Además indique el rango de variación de la resistencia del canal (resistencia entre drenaje y fuente) correspondiente a una tensión de sobrecarga $(v_{GS} - V_T)$ variable entre 0,5 y 2 volt.

Resp. 1 mA/V^2 ; $2 \text{ K}\Omega$ a $0,5 \text{ K}\Omega$

3.1.5 Operación a medida que v_{DS} aumenta

Ahora se considerará la situación conforme la v_{DS} aumenta. Con ese propósito, v_{GS} se mantendrá constante y en un valor superior a V_T . Tome como referencia la figura 3.5 y observe que v_{DS} aparece como caída de tensión sobre la resistencia del canal. Es decir, a medida que se recorre el canal desde la fuente hasta el drenaje, la caída de tensión entre el punto del canal considerado y la fuente aumenta, partiendo en la fuente con 0 volt y llegando al drenaje con el valor v_{DS} . Por lo tanto la diferencia de potencial entre la compuerta y los puntos del canal considerados (en el desplazamiento desde fuente hasta drenaje) disminuye, desde el valor v_{GS} en el extremo de la fuente hasta el valor $(v_{GS} - v_{DS})$ en el extremo del drenaje.

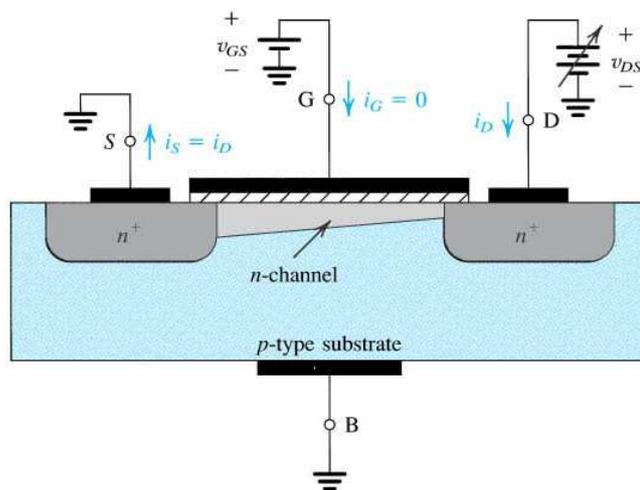


Figura 3.5 Operación del transistor NMOS de refuerzo a medida que v_{DS} aumenta. El canal inducido adquiere la forma de trapecio, y su resistencia aumenta a medida que v_{DS} se incrementa. Aquí, v_{GS} se mantiene constante en un valor $> V_T$.

Debido a que la profundidad del canal depende de dicha diferencia de potencial, se encuentra que el canal ya no tiene profundidad uniforme en toda la longitud del mismo; en cambio tomará la forma de trapecio, tal como se muestra en la figura 3.5, más profundo del lado de la fuente y más superficial en el extremo del drenaje. A medida que la v_{DS} aumenta, el canal se angosta más y como consecuencia de una menor cantidad de electrones libres, su resistencia aumenta proporcionalmente. Por lo tanto, la característica tensión – corriente $i_D - v_{DS}$ no continúa la relación lineal como antes (para v_{DS} pequeña) sino que se curva, tal como lo muestra la figura 3.6. En algún momento, cuando v_{DS} llega al valor V_T que reduce la diferencia de potencial entre compuerta y canal en el extremo del drenaje (es decir, $v_{GD} = V_T$, ó $v_{GS} - v_{DS} = V_T$ ó $v_{DS} = v_{GS} - V_T$), la profundidad del canal en el extremo del drenaje disminuye casi a cero, y se dice entonces que el canal está **estrangulado en un punto**.

El aumento de v_{DS} más allá de este valor tiene poco efecto (en teoría, ninguno) en la forma del canal, y la corriente i_D que lo atraviesa permanece constante en el valor alcanzado para $(v_{DS} = v_{GS} - V_T)$. Por lo tanto, la corriente de drenaje se satura en este valor, y se dice que el MOSFET ha entrado a operar en la **región de saturación**. La tensión v_{DS} en que se registra tal condición de saturación se describe como v_{DSsat} ,

$$v_{DSsat} = v_{GS} - V_T \quad (3.1)$$

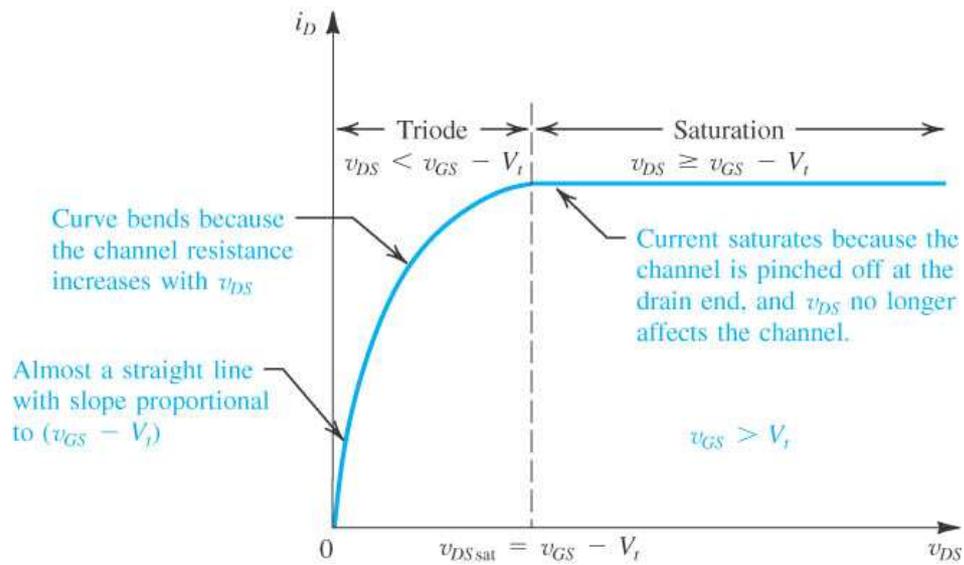


Figura 3.6 La corriente de drenaje i_D como función de la tensión drenaje-fuente v_{DS} para un transistor NMOS de refuerzo operando con $v_{GS} > V_T$.

Resulta obvio que, para cada valor de $v_{GS} > V_T$ hay un correspondiente valor de v_{DSsat} . El componente opera en la región de saturación si $v_{DS} > v_{DSsat}$. A la región de la característica tensión-corriente $i_D - v_{DS}$ obtenida para $v_{DS} < v_{DSsat}$ se la denomina **región de triodo**, como recuerdo de los tiempos de la válvula de vacío de tres electrodos cuya operación es similar a la del FET.

Como ayuda para conocer más a fondo el efecto de v_{DS} , en la figura 3.7 se muestran dibujos del canal a medida que v_{DS} aumenta mientras v_{GS} se mantiene constante. En teoría, ningún aumento en v_{DS} por arriba de v_{DSsat} (que es igual a $v_{GS} - V_T$) tiene efecto en la forma del canal, simplemente produce el ensanchamiento de la región de vaciamiento del canal vecina a la región N^+ de drenaje.

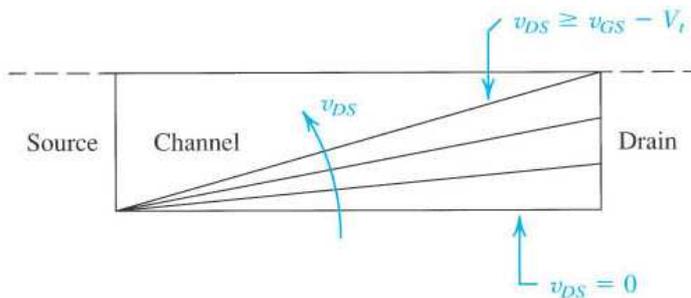


Figura 3.7 Incrementando v_{DS} se provoca que el canal adquiera la forma de trapecio. Finalmente si v_{DS} alcanza el valor $v_{GS} - V_T$ el canal se estrangula en el extremo del lado de drenaje. El incremento de v_{DS} por arriba de $v_{GS} - V_T$ tiene poco efecto (en teoría ninguno) sobre la forma del canal.

3.1.6 Obtención de la relación $i_D - v_{DS}$

La descripción de la operación física ya presentada se puede utilizar con el fin de obtener una expresión para la relación $i_D - v_{DS}$ descrita en la figura 3.6. Para ello, supongamos que se aplica una tensión v_{GS} entre la compuerta y la fuente, y que al ser $v_{GS} > V_T$ se induce un canal. Además supongamos que se aplica una tensión v_{DS} entre el drenaje y la fuente. Primero consideraremos la operación en la región de triodo, para lo cual el canal debe ser continuo y no estrangularse, por lo tanto, v_{GS} debe ser mayor que V_T y además $v_{DS} < (v_{GS} - V_T)$. En este caso, el canal adquiere la forma de trapecio tal como se muestra en la figura 3.8

El lector recordará que en el MOSFET la compuerta y la región del canal forman un condensador de placas paralelas y que la capa de óxido sirve como dieléctrico. Si la capacitancia por unidad de área de compuerta se denomina C_{ox} y el grosor de la capa de óxido es t_{ox} , entonces

$$C_{ox} = \frac{\epsilon_{ox}}{t_{ox}} \quad (3.2)$$

donde ϵ_{ox} es el coeficiente de permisividad del óxido de silicio,

$$\epsilon_{ox} = 3,9 \quad \epsilon_o = 3,9 \cdot 8,854 \cdot 10^{-12} = 3,45 \cdot 10^{-11} \text{ F/m}$$

El espesor del óxido t_{ox} está determinado por la tecnología del proceso empleado en la fabricación del MOSFET. Como ejemplo, para $t_{ox} = 10 \text{ nm}$, $C_{ox} = 3,45 \cdot 10^{-3} \text{ F/m}^2$, ó $3,45 \text{ fF}/\mu\text{m}^2$ como suele expresarse.

Ahora revise la figura 3.8 y considere la franja infinitesimal de la compuerta a la distancia x a partir de la fuente. La capacitancia de dicha franja es $C_{ox} \cdot W \cdot dx$. Para encontrar la carga almacenada en esta franja infinitesimal de la capacitancia de la compuerta, se multiplica la capacitancia por la diferencia de potencial efectiva entre la compuerta y el canal en el punto x considerado, diferencia de potencial ésta que es la responsable de inducir el canal en dicho punto x , y es por lo tanto $[v_{GS} - v(x) - V_T]$, en donde $v(x)$ representa el potencial presente en el punto x considerado del canal.

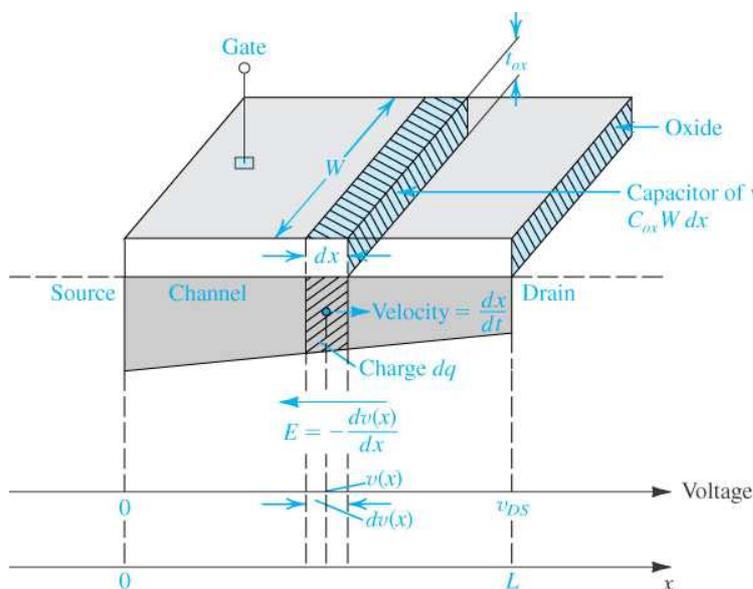


Figura 3.8 Determinación de la característica i_D - v_{DS} para un transistor tipo NMOS.

Se deduce entonces que la carga eléctrica almacenada dq en dicha porción infinitesimal del canal en el referido punto x es

$$dq = -C_{ox} \cdot (W \cdot dx) \cdot [v_{GS} - v(x) - V_T] \quad (3.3)$$

en donde el signo menos indica el hecho de que dicha carga dq es de polaridad negativa.

La tensión v_{DS} produce un campo eléctrico a lo largo del canal con el sentido opuesto al eje x . En el punto x , este campo puede expresarse como

$$E(x) = -\frac{dv(x)}{dx}$$

El campo eléctrico $E(x)$ hace que la carga eléctrica dq se desplace hacia el drenaje con una velocidad dx/dt ,

$$\frac{dx}{dt} = -\mu_n E(x) = \mu_n \frac{dv(x)}{dx} \quad (3.4)$$

donde μ_n es la movilidad de los electrones libres en el canal (denominada movilidad superficial), parámetro físico cuyo valor depende de la tecnología del proceso de fabricación. La corriente originada por el desplazamiento de carga resultante, i se obtiene de la siguiente manera:

$$i = \frac{dq}{dt} = \frac{dq}{dx} \frac{dx}{dt}$$

Al sustituir la carga por unidad de longitud dq/dx de acuerdo a la ecuación (3.3), y la velocidad de desplazamiento del electrón dx/dt a partir de la ecuación (3.4), se obtiene

$$i = -\mu_n C_{ox} W [v_{GS} - v(x) - V_T] \frac{dv(x)}{dx}$$

Aunque está evaluada en un punto determinado del canal, la corriente i debe ser constante en todos los demás puntos a lo largo del mismo. Por lo tanto, i debe ser igual a la corriente que se establece de fuente a drenaje. Debido a que lo que interesa es la corriente de drenaje hacia la fuente llamada i_D , la misma es posible encontrarla haciendo

$$i_D = -i = \mu_n C_{ox} W [v_{GS} - v(x) - V_T] \frac{dv(x)}{dx}$$

que puede reorganizarse de la forma

$$i_D dx = \mu_n C_{ox} W [v_{GS} - v(x) - V_T] dv(x)$$

Entonces, integrando ambos miembros de la ecuación, desde $x = 0$ hasta $x = L$ y, de manera correspondiente, desde $v(0) = 0$ hasta $v(L) = v_{DS}$

$$\int_0^L i_D dx = \int_0^{v_{DS}} \mu_n C_{ox} W [v_{GS} - V_T - v(x)] dv(x)$$

se obtiene

$$i_D = (\mu_n C_{ox}) \left(\frac{W}{L}\right) [(v_{GS} - V_T) v_{DS} - 0,5 v_{DS}^2] \quad (3.5)$$

Esta es la expresión de la característica $i_D - v_{DS}$ en la región del triodo. El valor de la corriente en el extremo de la región del triodo o, de manera equivalente, al principio de la región de saturación, se obtiene al sustituir v_{DS} por $v_{DSsat} = v_{GS} - V_T$ que arroja como resultado

$$i_D = 0,5 (\mu_n C_{ox}) \left(\frac{W}{L}\right) (v_{GS} - V_T)^2 \quad (3.6)$$

Esta es la expresión para la característica $i_D - v_{DS}$ en la región de saturación; simplemente da el valor de saturación de i_D correspondiente al v_{DS} dado. (Recuerde que en la saturación i_D permanece constante para cierto v_{GS} mientras v_{DS} varía).

En las expresiones de las ecuaciones (3.5) y (3.6) $\mu_n C_{ox}$ es una constante determinada por la tecnología de proceso utilizada en la fabricación del MOSFET de canal N. Se le conoce como **parámetro de transconductancia del proceso**; la razón es que, como se verá en breve, determina el valor de la transconductancia del MOSFET, la identificaremos como una constante K_n' y tiene unidades de A/V². El control y manipulación de dicha constante, así como el ancho W y el largo L del canal constituyen la tarea diaria de los profesionales dedicados al desarrollo y la fabricación de este tipo de componentes o bien de los CI MOS, en cambio para aquellos Ingenieros diseñadores de aplicaciones del componente que no tienen acceso a dicho control y/o manipulación, resulta conveniente reunir todos dichos parámetros dentro de una constante (B), de modo que en lo sucesivo

$$B = 0,5 (\mu_n C_{ox}) \left(\frac{W}{L}\right) \quad (3.7)$$

Resumiendo todo lo dicho precedentemente, las características de funcionamiento o principio de funcionamiento del MOSFET de refuerzo canal N se pueden reducir a un conjunto de ecuaciones, tal como se describe a continuación:

- 1) $i_G = 0$ (debido a la alta aislación eléctrica del SiO₂)
- 2) $i_D = 0$ para todo $v_{GS} < V_T$ (V_T es un valor positivo, el canal no está formado)
- 3) $i_D = B \cdot [2 (v_{GS} - V_T) \cdot v_{DS} - v_{DS}^2]$ para todo $V_{DS} < [(V_{GS} - V_T) > 0]$ (3.5a)

que corresponde a la ZONA DE TRIODO o de RESISTENCIA CONTROLADA POR TENSIÓN.
y por lo tanto de muy alta alinealidad

- 4) $i_D = B \cdot (v_{GS} - V_T)^2$ para todo $V_{DS} > [(V_{GS} - V_T) > 0]$ (3.6a)

ZONA DE SATURACIÓN, o de CANAL ESTRANGULADO o ZONA DE TRABAJO COMO AMPLIFICADOR LINEAL.

(Notar que en esta zona I_D es constante independientemente de cuanto varíe v_{DS}).

Como ya quedó expresado, en las ecuaciones (3.5) y (3.6) se ve que la corriente del drenaje es proporcional al cociente entre el ancho del canal W y de la longitud L , conocido como **relación de aspecto** del MOSFET por lo que el diseñador del CI o del componente debe seleccionar tales valores para definir las curvas características $i - v$. Sin embargo, para un proceso de fabricación determinado, hay una longitud de canal mínima, L_{min} . En realidad, la longitud mínima posible con un proceso de fabricación dado se usa para caracterizar el proceso y se reduce de manera consistente a medida que la tecnología avanza. Por ejemplo, promediando el año 2003, lo último en la tecnología MOS es un proceso de 0,13 μm , lo que significa que para este proceso la longitud de canal mínima posible es 0,13 μm . También hay un valor mínimo para el ancho de canal W . Por ejemplo, para el proceso de 0,13 μm recién mencionado, W_{min} es 0,16 μm . Por último, se debe tomar en cuenta que el grosor del óxido t_{ox} se reduce junto con L_{min} . Por lo tanto, para una tecnología de 1,5 μm , t_{ox} es de 25 nm, pero para la moderna tecnología recién mencionada de 0,13 μm el espesor del SiO₂ es de $t_{ox} = 2$ nm.

EJEMPLO 3.1

Considere una tecnología de proceso de fabricación para la que $L_{min} = 0,4 \mu\text{m}$, $t_{ox} = 8$ nm, $\mu_n = 450 \text{ cm}^2/\text{V}\cdot\text{s}$ y $V_T = 0,7$ V.

- a) Encuentre C_{ox} y K_n' .
- b) Para un MOSFET con $W/L = 8 \mu\text{m} / 0,8 \mu\text{m}$, calcule los valores de V_{GS} y V_{DSmin} necesarios para operar al transistor en la región de saturación con una corriente de C.C. de $I_D = 100 \mu\text{A}$.
- c) Para el dispositivo descrito en el punto b), encuentre el valor de V_{GS} requerido para hacer que el componente opere como un resistor de 1000 Ω para un v_{DS} muy pequeño.

Solución

$$a) \quad C_{ox} = \frac{\epsilon_{ox}}{t_{ox}} = \frac{3,45 \cdot 10^{-11}}{8 \cdot 10^{-9}} = 4,32 \cdot 10^{-3} \text{ F/m}^2 \quad \text{por lo tanto} \quad C_{ox} = 4,32 \text{ fF}/\mu\text{m}^2$$

$$K_n' = \mu_n C_{ox} = 450 (\text{cm}^2/\text{V}\cdot\text{s}) \cdot 4,32 (\text{fF}/\mu\text{m}^2)$$

$$K_n' = 450 \cdot 10^8 (\mu\text{m}^2/\text{V}\cdot\text{s}) \cdot 4,32 \cdot 10^{-15} (\text{F}/\mu\text{m}^2)$$

$$K_n' = 194 \cdot 10^{-6} (\text{F}/\text{V}\cdot\text{s}) \quad \text{por lo tanto} \quad K_n' = 194 \mu\text{A}/\text{V}^2$$

b) Para la operación en la región de saturación, con

$$B = 0,5 (\mu_n C_{ox}) \left(\frac{W}{L} \right) = 0,5 \cdot 194 \cdot \frac{8}{0,8} = 970 \mu\text{S}$$

$$V_{GS} - V_T = \sqrt{\frac{I_D}{B}} \quad \text{por lo tanto} \quad V_{GS} - 0,7 = \sqrt{\frac{100}{960}} = 0,32 \text{ V}$$

$$V_{GS} = 1,02 \text{ V}$$

y

$$V_{DSmin} = V_{GS} - V_T = 0,32 \text{ V}$$

c) Para el MOSFET en la región de triodo con v_{DS} muy pequeño

$$i_D = B \cdot [2 (V_{GS} - V_T) \cdot v_{DS}]$$

a partir de la cual puede encontrarse la resistencia de drenaje a fuente

$$r_{DS} = \frac{v_{DS}}{i_D} \quad \left| \begin{array}{l} v_{DS} \text{ pequeño} \\ \end{array} \right. \quad r_{DS} = \frac{1}{2 \cdot B (V_{GS} - V_T)} \quad \text{entonces}$$

$$1000 = \frac{1}{2 \cdot 970 \cdot 10^{-6} (V_{GS} - 0,7)}$$

$$(V_{GS} - 0,7) = 0,52 \text{ V} \quad \text{por lo tanto} \quad V_{GS} = 1,22 \text{ V}$$

EJERCICIO

3.2 Para una tecnología de proceso de $0,8 \mu\text{m}$ para la que $t_{ox} = 15 \text{ nm}$ y $\mu_n = 550 \text{ cm}^2/\text{V}\cdot\text{s}$, encuentre C_{ox} y K_n' y la tensión $V_{GS} - V_T$, requerida para operar un transistor que tiene $W/L = 20$ en saturación con $I_D = 0,2 \text{ mA}$. ¿Cuál es el valor mínimo de V_{DS} necesario?

Resp. $2,3 \text{ fF}/\mu\text{m}^2$; $127 \text{ mA}/\text{V}^2$; $0,40 \text{ V}$; $0,40 \text{ V}$.

3.3 Use la expresión para la operación en la región de triodo para demostrar que un MOSFET de canal N operando en saturación con una tensión $(V_{GS} - V_T)$ y con un V_{DS} pequeño a través de él, se comporta aproximadamente como una resistencia lineal r_{DS} ,

$$r_{DS} = \frac{v_{DS}}{i_D} \quad \left| \begin{array}{l} v_{DS} \text{ pequeño} \\ \end{array} \right. \quad r_{DS} = \frac{1}{2 \cdot B (V_{GS} - V_T)}$$

Calcule el valor de r_{DS} obtenido por un dispositivo que tiene $K_n' = 100 \mu\text{A}/\text{V}^2$ y $W/L = 10$ cuando opera con una tensión $(V_{GS} - V_T) = 0,5 \text{ V}$

Resp. $2 \text{ K}\Omega$;

3.1.7 El MOSFET de canal P

Un MOSFET de canal P del tipo de refuerzo (transistor PMOS), fabricado en un sustrato tipo N con regiones P^+ para el drenaje y la fuente, tiene huecos como portadores de corriente en el canal P. El dispositivo opera de la misma manera que el de canal N, con la excepción de que v_{GS} y v_{DS} son negativos, al igual que la tensión de umbral V_T . Además la corriente i_D entra por el terminal de la fuente y sale por el de drenaje.

La tecnología PMOS dominó originalmente la manufactura de transistores MOS. Sin embargo, como los componentes NMOS pueden ser más pequeños y, por lo mismo, operan más rápido, y como también históricamente el NMOS requería menos tensión de alimentación que el PMOS, la tecnología ha sustituido prácticamente a la PMOS. No obstante, es importante familiarizarse con el transistor PMOS por dos razones: aún se fabrican componentes PMOS para diseño de

circuitos discretos y, lo que resulta más importante, los transistores PMOS y NMOS se utilizan en circuitos **MOS complementarios** o **CMOS**, que es la tecnología MOS dominante.

3.1.8 CMOS o MOS complementarios

Como su nombre lo indica, la tecnología de los MOS complementarios emplea transistores MOS de ambas polaridades. Aunque los circuitos CMOS son un poco más difíciles de fabricar que los NMOS, la disponibilidad de dispositivos complementarios permite muchas opciones para el diseño de circuitos. Por cierto, en la actualidad la del CMOS es la más útil de todas las tecnología MOS de circuitos integrados. Esta afirmación se aplica a circuitos analógicos y digitales. La tecnología CMOS casi ha reemplazado a los diseños basados únicamente en transistores NMOS. Más aún, en la actualidad se utiliza la tecnología CMOS en muchas aplicaciones que hasta hace unos pocos años solo eran posibles con dispositivos bipolares.

En la figura 3.9 se muestra el corte transversal de un chip CMOS que ilustra cómo se fabrican los transistores NMOS y PMOS sobre el mismo sustrato base. Debe observarse que mientras NMOS se implanta directamente sobre el sustrato tipo P, el transistor PMOS se fabrica en una región N especialmente creada a la que se le conoce como **pozo N**. Los dos componentes están aislados entre sí por una región gruesa de óxido que funciona como aislante.

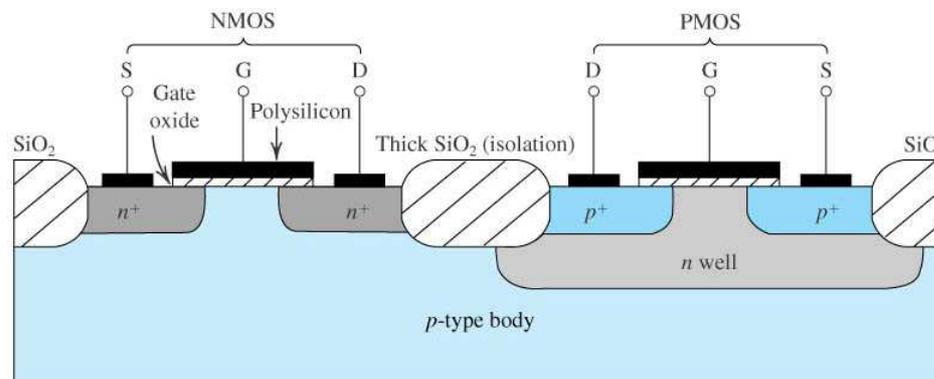


Figura 3.9 Corte transversal de un circuito integrado CMOS. Observe que el transistor PMOS está formado en una región N separada, llamado pozo N. También es posible otra forma constructiva en la que se emplea un sustrato tipo N y el MOSFET de canal N se realiza en un pozo P. No se muestran las conexiones hechas en el cuerpo tipo P ni el pozo N que funcionaría como cuerpo para el componente de canal P.

3.1.9 Operación de un transistor MOS en la región de subumbral

La anterior descripción de la operación del MOSFET de canal N indica que para $v_{GS} < V_T$ al no estar formado el canal no circula corriente y el transistor está cortado. Esto no es completamente cierto, porque se ha comprobado que para valores de v_{GS} inferiores pero cercanos a V_T circula una pequeña corriente de drenaje. En esta región de operación de subumbral la corriente de drenaje está relacionada exponencialmente con v_{GS} de manera similar a la relación $i_C - v_{BE}$ de un BJT, como se verá en el capítulo siguiente.

Aunque el transistor MOS opera en casi todas las aplicaciones con $v_{GS} > V_T$, hay una cantidad especial pero creciente de aplicaciones que utilizan la operación de subumbral. En este libro no se analizará ya más la operación en subumbral y se remite al lector a la lista de referencias que se encuentra en el apéndice F.

3.2 CARACTERÍSTICAS TENSION – CORRIENTE DEL MOSFET

A partir de los conceptos básicos de la física, establecidos en la sección anterior para la operación de este transistor MOS de refuerzo canal N, a continuación se presentan sus características tensión – corriente. Estas características pueden medirse en C.C. o a bajas frecuencias, por lo que se les llama características estáticas. Los efectos dinámicos que limitan la operación del MOSFET a altas frecuencias y velocidades altas de conmutación se analizarán más adelante.

3.2.1. Símbolo de circuito

En la figura 3.10 a) se muestra el símbolo de circuito de un MOSFET de canal N del tipo de refuerzo. Observar que el espacio entre las dos líneas verticales que representan la compuerta y el canal indica que el electrodo de la compuerta esta aislado del cuerpo del componente. La polaridad del sustrato tipo P (cuerpo) y el canal N esta indicada por la punta de flecha en la línea que representa el cuerpo (B). Esta punta de flecha indica la polaridad del transistor (es decir, se trata de un transistor MOS de canal N).

Aunque el MOSFET es un dispositivo simétrico, suele resultar muy útil al diseñar circuitos el designar a un terminal como de fuente y al otro como el de drenaje (sin tener que escribir S o D junto a ellos). Esto se logra en el símbolo de circuito modificado que se muestra en la figura 3.10 b) . Aquí se coloca una punta de flecha en el terminal de fuente, con lo que se distingue del terminal de drenaje. La flecha apunta en la dirección normal de circulación de corriente y por lo tanto indica la polaridad del dispositivo (es decir canal N).

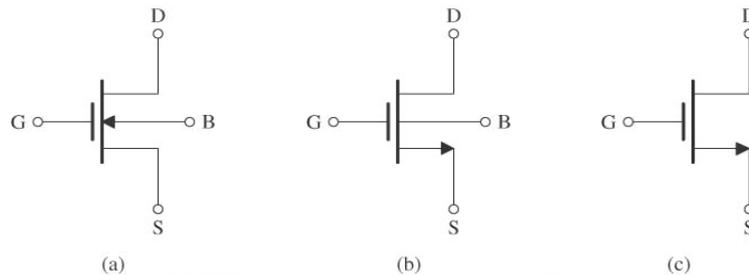


Figura 3.10 (a) Símbolo de circuito MOSFET de refuerzo de canal N. (b) Símbolo de circuito Modificado con una punta de flecha en el terminal de fuente para distinguirlo del de drenaje y para indicar la polaridad del componente (es decir, canal N). (c) Símbolo de circuito simplificado que se utilizará cuando el terminal de cuerpo esta unido al de fuente o cuando no es significativo el efecto de cuerpo en la operación del componente

Observe que en el símbolo modificado no es necesario mostrar la punta de flecha en la línea del cuerpo. Aunque el símbolo del circuito de la figura 3.10 b) distingue claramente la fuente del drenaje, en la práctica es la polaridad de la tensión aplicada al componente la que determina la fuente del drenaje; *el drenaje siempre es positivo con respecto a la fuente en un FET de canal N*.

En aplicaciones donde la fuente está conectada al cuerpo del componente, es posible una mayor simplificación del símbolo del circuito como se indica en la figura 3.10 c). Este símbolo también se usa en aplicaciones donde no es importante el efecto del cuerpo en la operación del circuito, tal como se verá más adelante.

3.2.2. La característica $i_D - v_{DS}$

En la figura 3.11 a) se muestra un MOSFET de canal N del tipo de refuerzo, con voltajes v_{GS} y v_{DS} aplicados y con los sentidos de referencia de corriente indicados. Es posible emplear este circuito conceptual para medir las características $i_D - v_{DS}$ que son una familia de curvas, cada una medida a un v_{GS} constante. A partir del estudio de la operación física recientemente descrita, se espera que cada una de las curvas $i_D - v_{DS}$ tenga la forma que se muestra en la figura 3.6. Éste es el caso, como se hace evidente a partir de la figura 3.11 b) la cual muestra un conjunto típico de curvas características $i_D - v_{DS}$. Es esencial que el lector que pretenda diseñar circuitos MOS adquiera una comprensión completa de tales curvas denominadas en ocasiones como características de salida del MOSFET para fuente común.

Las curvas características de la figura 3.11 b) indican que hay tres regiones de operación diferentes: la **región de corte**, la **región de triodo** y la **región de saturación**. La última de las regiones de operación nombradas del FET es la de utilidad del componente activo para operar como amplificador. En cambio si se desea que opere como interruptor, se utilizan las regiones de corte y de triodo. El dispositivo está al corte cuando $v_{GS} < V_T$.

- Para operar un MOSFET en la región del triodo, primero se debe inducir un canal

$$v_{GS} > V_T \quad (\text{canal inducido}) \quad (3.8)$$

y luego mantener v_{DS} lo suficientemente pequeño para que el canal siga siendo continuo. Esto se logra al asegurar que la tensión de compuerta-drenaje sea

$$v_{GD} > V_T \quad (\text{canal continuo}) \quad (3.9)$$

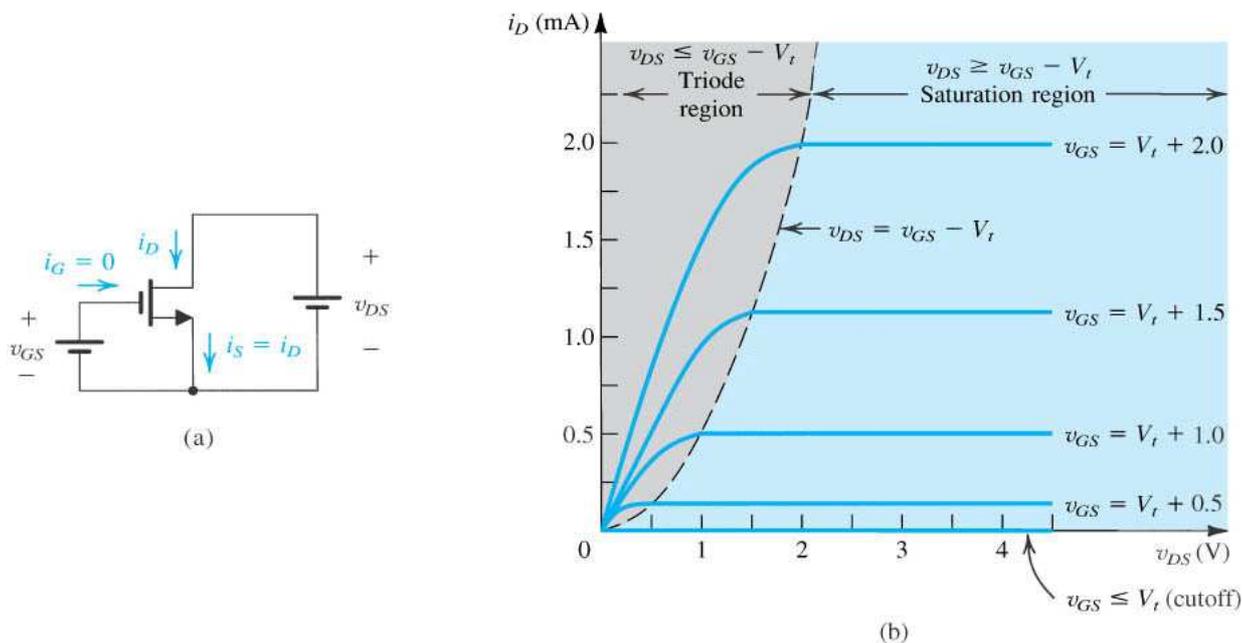


Figura 3.11 (a) Las curvas características i_D-v_{DS} para un componente con $B = 0,5 \text{ mA/V}^2$. (b) El MOSFET de canal N en un circuito que permite aplicar v_{GS} y v_{DS} y con los sentidos de referencia de corriente de drenaje.

Esta condición se puede enunciar explícitamente en términos de v_{DS} si se describe $v_{GD} = v_{GS} + v_{SD} = v_{GS} - v_{DS}$; por lo tanto,

$$v_{GS} - v_{DS} > V_T$$

que puede describirse integrando ambas condiciones, como

$$v_{DS} < [(v_{GS} - V_T) > 0] \tag{3.10}$$

Es posible usar las ecuaciones (3.8) y (3.9) o simplemente (3.10) para evaluar la operación en la región del triodo. En otras palabras, *el MOSFET de canal N del tipo de refuerzo opera en la región de triodo cuando v_{GS} es mayor que V_T y la tensión v_{DS} es menor que la tensión compuerta-fuente por lo menos en V_T volts.*

En la región de triodo, las características $i_D - v_{DS}$ se pueden describir con la relación dada por la ecuación (3.5) que se transcribe nuevamente,

$$i_D = B \cdot [2 (v_{GS} - V_T) \cdot v_{DS} - v_{DS}^2] \quad \text{para todo } v_{DS} < [(v_{GS} - V_T) > 0] \tag{3.11}$$

en donde B es la constante del proceso; su valor está determinado por la tecnología de fabricación. Si v_{DS} es lo suficientemente pequeño como para omitirse el término cuadrático de dicha ecuación, se obtiene, para las características $i_D - v_{DS}$ cercanas al origen la relación

$$i_D = B \cdot [2 (v_{GS} - V_T) \cdot v_{DS}] \tag{3.12}$$

Esta relación lineal representa la operación del transistor MOS como una resistencia lineal r_{DS} , con valor controlado por v_{GS} .

-Para operar al MOSFET de canal N de refuerzo, en la región de saturación debe inducirse un canal

$$v_{GS} > V_T \quad (\text{canal inducido}) \tag{3.13}$$

y estrangularlo en el extremo del drenaje al aumentar v_{DS} a un valor que arroje como resultado una caída de tensión entre compuerta y drenaje por debajo de V_T ,

$$v_{GD} < V_T \quad (\text{canal estrangulado}) \tag{3.14}$$

Esta condición se puede expresar explícitamente en términos de v_{DS} como

$$v_{DS} > [(v_{GS} - V_T) > 0] \text{ (canal estrangulado)} \quad (3.15)$$

En otras palabras, *el MOSFET de canal N del tipo de refuerzo opera en la región de saturación cuando v_{GS} es mayor que V_T y la diferencia de potencial v_{DS} supera a la correspondiente a compuerta v_{GS} disminuida en V_T .*

La frontera entre la región del triodo y la de saturación se caracteriza por

$$v_{DS} = [(v_{GS} - V_T) > 0] \text{ (frontera)} \quad (3.16)$$

La sustitución de este valor de v_{DS} en la ecuación (3.5) arroja como resultado el valor de saturación de la corriente i_D como

$$i_D = B \cdot (v_{GS} - V_T)^2 \quad (3.17)$$

Por lo tanto, en saturación el MOSFET proporciona una corriente de drenaje cuyo valor es independiente de la tensión de drenaje v_{DS} y está determinada por la diferencia de potencial de la compuerta v_{GS} , de acuerdo con la relación de la ley de los cuadrados que describe la ecuación (3.17) de la que se muestra una gráfica en la figura 3.12. Como la corriente de drenaje es independiente de la tensión de dicho drenaje, el MOSFET saturado se comporta como una fuente ideal o independiente (en teoría) de corriente cuyo valor está controlado por v_{GS} de acuerdo con la relación no lineal de la ecuación (3.17).

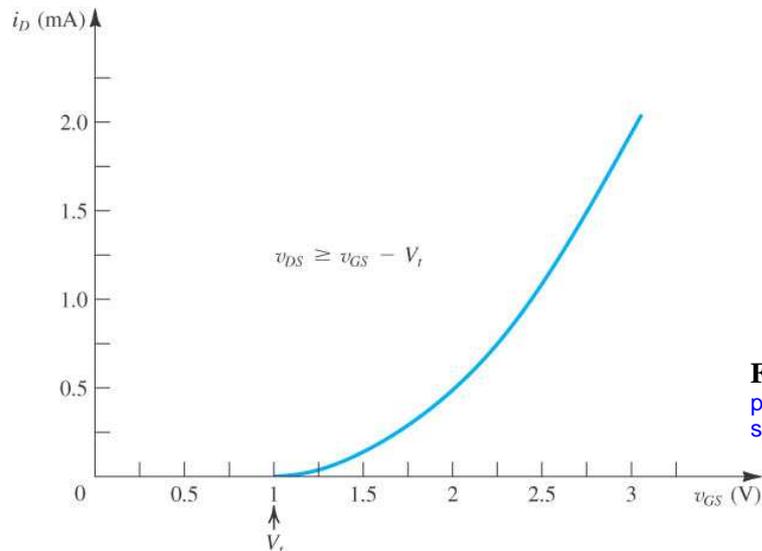


Figura 3.12 La característica de transferencia i_D - v_{GS} para un transistor NMOS de refuerzo en la región de saturación ($V_T = 1$ V, $B = 0.5$ mA/V²).

Si se revisan las características $i_D - v_{DS}$ de la figura 3.11 b), se observa que la frontera entre las regiones del triodo y de saturación se muestra como una curva con trazos interrumpidos. Debido a que dicha curva está caracterizada por $v_{DS} = [(v_{GS} - V_T) > 0]$ su ecuación se encuentra al sustituir $(v_{GS} - V_T)$ con v_{DS} en la ecuación de la región del triodo (3.12) o en la de la región de saturación (ecuación 3.17). El resultado es

$$i_D = B \cdot (v_{DS})^2$$

Debe observarse que las características descritas en las figuras 3.4, 3.11 y 3.12 corresponden a un MOSFET con $B = 0.5$ mA/V² y $V_T = 1$ V.

Por último en la gráfica de la figura 3.13 se muestran los niveles relativos de las tensiones de los terminales del transistor NMOS del tipo de refuerzo para operar en las regiones del triodo y de saturación.

EJERCICIO

- 3.4 Un transistor NMOS del tipo de refuerzo con $V_T = 0.7$ V tiene su terminal de fuente conectado a tierra y una tensión de C.C. de 1.5 V aplicada a la compuerta. ¿En qué región opera el componente para a) $V_D = +0.5$ V, b) $V_D = +0.9$ V y c) $V_D = +3.0$ V?

- Resp.** a) Triodo ; b) Saturación y c) Saturación.
- 3.5 Si el componente NMOS del ejercicio 3.4 tiene una constante $B = 500 \mu\text{A}/\text{V}^2$, encuentre el valor de la corriente de drenaje que se obtiene en cada uno de los tres casos, a), b) y c) especificados en el ejercicio 3.4
- Resp.** a) $275 \mu\text{A}$; b) $320 \mu\text{A}$; c) $320 \mu\text{A}$
- 3.6 Un transistor NMOS de refuerzo, con $V_T = 0,7 \text{ V}$ conduce una corriente de drenaje $i_D = 100 \mu\text{A}$ cuando $v_{DS} = v_{GS} = 1,2 \text{ V}$. Encuentre el valor de i_D para $v_{GS} = 1,5 \text{ V}$ y $v_{DS} = 3\text{V}$. Además calcule el valor de la resistencia de drenaje a fuente r_{DS} para v_{DS} pequeño y $v_{GS} = 3,2 \text{ V}$
- Resp.** $256 \mu\text{A}$; 500Ω

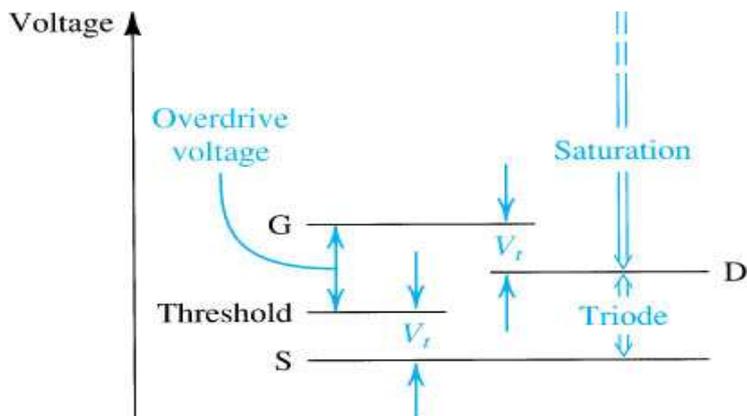


Figura 3.13 Niveles relativos de tensiones de los terminales de un transistor NMOS de refuerzo para la operación en la región de triodo y en la región de saturación .

3.2.3 Resistencia de salida finita en saturación

La ecuación (3.12) indica que en saturación i_D es independiente de v_{DS} . Por lo tanto, un cambio Δv_{DS} en la tensión drenaje-fuente no genera ningún cambio en la corriente i_D de drenaje lo cual indica que la resistencia incremental drenaje-fuente de un MOSFET saturado es infinita. Sin embargo esto no es más que una idealización basada en la premisa de que una vez que el canal está estrangulado en un punto cercano a la zona N^+ de drenaje, un mayor aumento en v_{DS} no tiene efecto en la forma de canal. En la práctica, el aumento de v_{DS} más allá de v_{DSsat} afecta de algún modo al canal.

Específicamente, a medida que v_{DS} aumenta, el punto de estrangulamiento del canal se aleja ligeramente del drenaje hacia la fuente. Esto se ilustra en la figura 3.14, en la que se observa que la diferencia de potencial entre el punto del canal en que éste se estrangula y la fuente permanece constante en $v_{GS} - V_T = v_{DSsat}$ y la tensión adicional aplicada al drenaje aparece como una caída de potencial a través de una región vaciada por el efecto de estrangulamiento en el extremo del canal y la zona N^+ de drenaje. Esta diferencia de potencial acelera a los electrones libres que alcanzan el extremo del drenaje pero no incrementa el número de ellos ya que la zona se encuentra vaciada totalmente. Sin embargo, tome en cuenta que (al ensancharse la región de vaciamiento) la longitud del canal se reduce, de L a $L - \Delta L$, fenómeno conocido como **modulación de la longitud de canal**. Ahora, debido a que i_D es inversamente proporcional a la longitud del canal a través de la constante B (ecuaciones 3.7 y 3.16), i_D aumenta con v_{DS} .

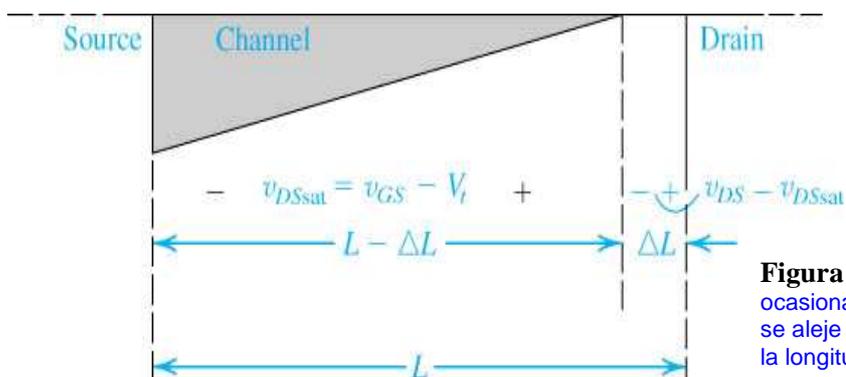


Figura 3.14 El aumento de v_{DS} por arriba de v_{DSsat} ocasiona que el punto de estrangulamiento del canal se aleje hacia la fuente, lo que reduce efectivamente la longitud real del canal (en ΔL).

Para explicar la dependencia de i_D con respecto a v_{DS} en saturación, se reemplaza L en las ecuaciones (3.7 y 3.16) por $(L - \Delta L)$ para obtener

$$i_D = 0,5 (\mu_n C_{ox}) \left(\frac{W}{L - \Delta L} \right) (v_{GS} - V_T)^2$$

$$i_D = 0,5 (\mu_n C_{ox}) \frac{W}{L} \left(\frac{1}{1 - (\Delta L/L)} \right) (v_{GS} - V_T)^2$$

$$i_D = 0,5 (\mu_n C_{ox}) \frac{W}{L} \left(1 + \frac{\Delta L}{L} \right) (v_{GS} - V_T)^2$$

donde partimos de la suposición de que $(\Delta L/L) < 1$. Ahora, si se supone que ΔL es proporcional a v_{DS}

$$\Delta L = \lambda' \cdot v_{DS}$$

donde λ' es un parámetro de la tecnología del proceso con unidades de $\mu\text{m}/\text{V}$ y se reemplaza en i_D se obtiene

$$i_D = 0,5 (\mu_n C_{ox}) \frac{W}{L} \left(1 + \frac{\lambda'}{L} v_{DS} \right) (v_{GS} - V_T)^2$$

y si se considera

$$\lambda = \frac{\lambda'}{L}$$

De esto último se desprende que λ es un parámetro de la tecnología del proceso con unidades de V^{-1} y que, para un proceso determinado, λ es inversamente proporcional a la longitud seleccionada para el canal. En términos de λ , la expresión para i_D se transforma en

$$i_D = B \cdot (v_{GS} - V_T)^2 (1 + \lambda v_{DS}) \tag{3.18}$$

Un conjunto típico de curvas características de salida para la configuración fuente común, como se suele reconocer a las gráficas $i_D - v_{DS}$ (que ya hemos presentado en la figura 3.11 b) se reproducen en la figura 3.15 con el objeto de mostrar el efecto de la modulación de la longitud del canal. La dependencia lineal observada de i_D con respecto a v_{DS} en la región de saturación se representa en la ecuación (4.18) con el factor $(1 + \lambda v_{DS})$. En la figura 3.15 se observa que cuando las rectas de las características $i_D - v_{DS}$ se extrapolan intersecan al eje v_{DS} en el punto $v_{DS} = -V_A$, donde V_A es una tensión positiva.

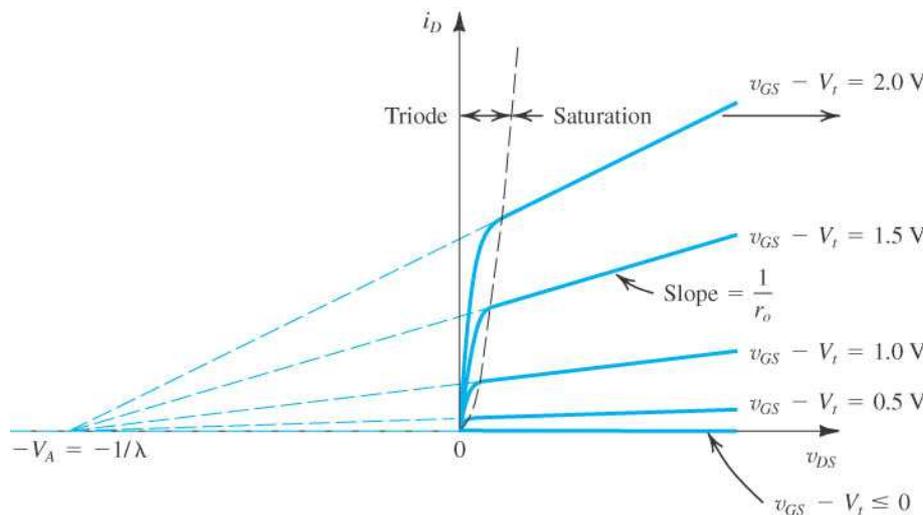


Figura 3.15 Efecto de v_{DS} sobre i_D en la región de saturación. El valor de V_A depende del proceso tecnológico y, para un dado proceso, es proporcional a la longitud del canal L .

Sin embargo la ecuación (3.18) indica que $i_D = 0$ en $v_{DS} = -1/\lambda$. Se deduce que

$$V_A = \frac{1}{\lambda}$$

y, por lo tanto, V_A es un parámetro de la tecnología del proceso con unidades de V. Para un proceso determinado, V_A es proporcional a la longitud del canal L que el diseñador selecciona para un MOSFET determinado. Al igual que en el caso de λ , es posible aislar la dependencia de V_A con respecto a L al expresarla como

$$V_A = V_A' \cdot L$$

donde V_A' es dependiente exclusivamente de la tecnología del proceso y sus unidades son V/ μm . Por lo general V_A' adquiere valores comprendidos entre 5 y 50 V/ μm . La tensión V_A suele ser llamada como tensión de Early, en honor de J.M. EARLY, quien hace ya varias décadas descubrió un fenómeno similar para el BJT (como se verá en el Capítulo 4).

En la ecuación (3.18) se indica que cuando se toma en cuenta la modulación de la longitud del canal, los valores de saturación de la corriente i_D dependen de v_{DS} . Por lo tanto, para un v_{DS} dado, un cambio Δv_{DS} produce un cambio Δi_D correspondiente en la corriente de drenaje i_D . De esto se desprende que la resistencia de salida de la fuente de corriente que podría representar a i_D en la saturación ya no es infinita sino que al definir dicha resistencia de salida como r_o ⁵

$$r_o = \left[\frac{\delta i_D}{\delta v_{DS}} \right]_{v_{GS} = \text{constante}}^{-\lambda} \tag{3.19}$$

y aplicando dicha definición sobre la ecuación 3.18 se obtiene:

$$r_o = [\lambda \cdot B \cdot (v_{GS} - V_T)^2]^{-1} \tag{3.20}$$

que puede escribirse como

$$r_o = \frac{1}{\lambda \cdot I_D} \tag{3.21} \quad \text{o bien como} \quad r_o = \frac{V_A}{I_D} \tag{3.22}$$

donde I_D es la corriente del drenaje sin tomar en cuenta la modulación de longitud del canal, es decir

$$I_D = B \cdot (V_{GS} - V_T)^2$$

Por lo tanto, la resistencia de salida es inversamente proporcional a la corriente de drenaje. Por último en la figura 3.16 se muestra una **representación circuital equivalente** de la operación del MOSFET en la región de saturación y **para gran señal** que tiene en cuenta la característica de funcionamiento definida por la ecuación (3.18) a través del generador controlado de corriente, perfeccionada para tener en cuenta este efecto de modulación de la longitud del canal mediante la resistencia de salida r_o en paralelo.

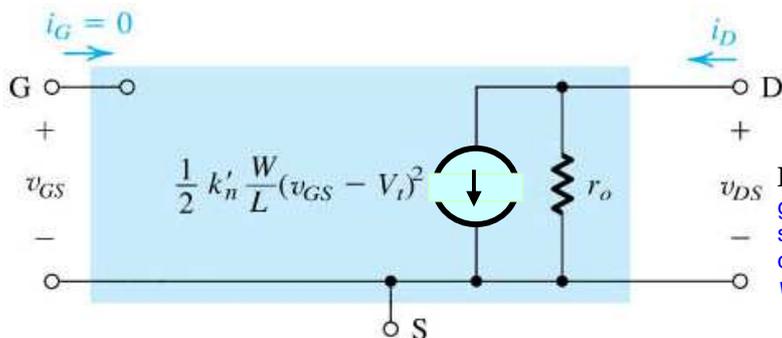


Figura 3.16 Modelo de circuito equivalente a gran señal de un MOSFET canal N de refuerzo en saturación, incorporando la resistencia de salida r_o que modela la dependencia lineal de i_D respecto de v_{DS} dada por la ecuación (3.17).

⁵ En este libro se utiliza la notación r_o para denotar la resistencia de salida en saturación y r_{DS} para la resistencia de drenaje a fuente en la región del triodo para un v_{DS} pequeño.

EJERCICIO

3.7 Se fabrica un transistor NMOS en un proceso de $0,4 \mu\text{m}$ que tiene $\mu_n C_{ox} = 200 \mu\text{A}/\text{V}^2$ y $V_A' = 50 \text{ V}/\mu\text{m}$ de longitud de Canal. Si $L = 0,8 \mu\text{m}$ y $W = 16 \mu\text{m}$, encuentre V_A y λ . Encuentre el valor de I_D que se obtiene cuando el componente se opera con una tensión $V_{GS} - V_T = 0,5 \text{ V}$ y $V_{DS} = 1 \text{ V}$. Además, encuentre el valor de r_o en este punto de operación. Si V_{DS} aumenta 2 V , ¿cuál es el cambio correspondiente en I_D ?
Resp. 40 V ; $0,025 \text{ V}^{-1}$; $0,51 \text{ mA}$; $80 \text{ K}\Omega$; $0,025 \text{ mA}$

3.2.4 Características del MOSFET de canal P

En la figura 3.17 a) se muestra el símbolo de circuito para el MOSFET de canal P del tipo de refuerzo. En la figura 3.17 b) se muestra un símbolo de circuito modificado en el que se incluye una punta de flecha en el terminal de fuente que señala el sentido normal de circulación de corriente. Para el caso en que la fuente esté conectada al sustrato, suele usarse el símbolo simplificado de la figura 3.17 c). Las polaridades de las tensiones y corrientes para operación normal aparecen indicadas en la figura .17 d). Recuerde que en el caso del componente de canal P, el voltaje de umbral V_T es un número negativo. Para inducir un canal se aplica una tensión de compuerta más negativa que V_T ,

$$V_{GS} < V_T \quad (\text{canal inducido}) \tag{3.23}$$

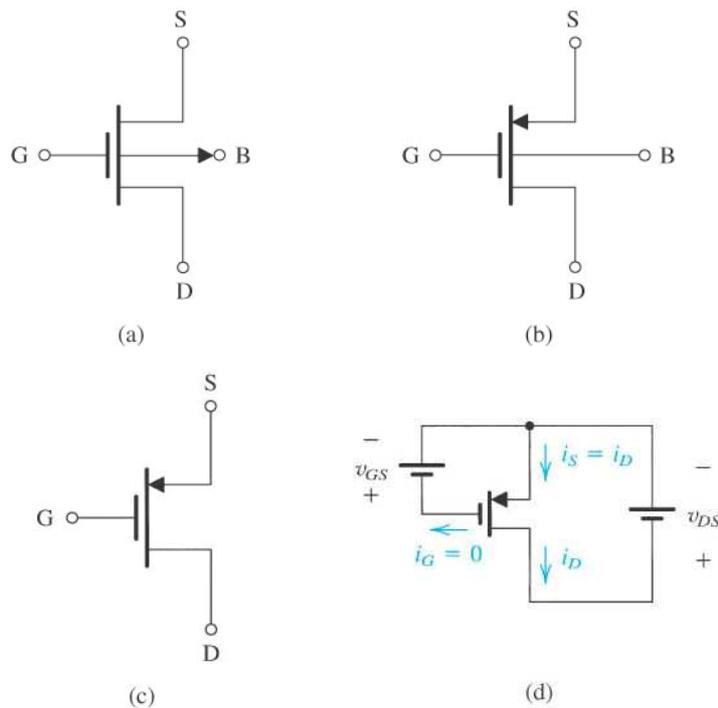


Figura 3.17 (a) Símbolo de Circuito para el MOSFET de canal P de refuerzo. (b) Símbolo modificado con una punta de flecha en el terminal de fuente. (c) Símbolo modificado para el caso en que la fuente este conectada con el sustrato. (d) El MOSFET con tensiones aplicadas y con los sentidos de corrientes indicados. Note que v_{GS} y v_{DS} son negativas e i_D circula saliendo del terminal de drenaje.

o de manera equivalente,

$$v_{GS} > |V_T|$$

y se aplica una tensión de drenaje que es más negativa que la de la fuente (es decir, v_{DS} es negativa, o de manera equivalente, v_{SD} es positivo). La corriente i_D circula saliendo del terminal de drenaje, como se indica en la figura. Para operar en la región de triodo, v_{DS} debe satisfacer

$$v_{DS} > v_{GS} - V_T \quad (\text{canal continuo}) \quad (3.24)$$

es decir, la tensión de drenaje debe ser mayor que la de compuerta por lo menos en $|V_T|$. La corriente i_D está dada por la misma ecuación que para el NMOS (la 3.11) con la diferencia que ahora la constante B será:

$$B = 0,5 (\mu_p C_{ox}) \left(\frac{W}{L} \right) \quad (3.25)$$

en donde μ_p es la movilidad de los huecos en el canal P inducido. Por lo general $\mu_p = 0,25$ a $0,5 \mu_n$ y depende de la tecnología del proceso. Para operar en saturación, v_{DS} debe satisfacer la relación

$$v_{DS} < v_{GS} - V_T \quad (\text{canal estrangulado}) \quad (3.26)$$

es decir, la tensión de drenaje debe ser menor que (la tensión de compuerta $+|V_T|$). La corriente i_D esta dada por la misma ecuación empleada para el NMOS, la (3.18) con la adecuada interpretación de la constante B,

$$i_D = B \cdot (v_{GS} - V_T)^2 (1 + \lambda v_{DS}) \quad (3.27)$$

donde v_{GS} , V_T , λ y v_{DS} son negativos. Sin embargo, se debe tomar en cuenta que al evaluar r_o empleando las ecuaciones (3.20) y (3.22) debe utilizarse λ y V_A en módulo. A manera de resumen, para que el transistor PMOS conduzca, la tensión de la compuerta debe ser menor que la de la fuente al menos en un $|V_T|$. Para operar en la región de triodo, la tensión de drenaje tiene que exceder a la de compuerta por lo menos $|V_T|$ de otra manera neo PMOS operará en saturación.

Por último, la gráfica de la figura 3.18 proporciona una representación esquemática de estas condiciones de operación.

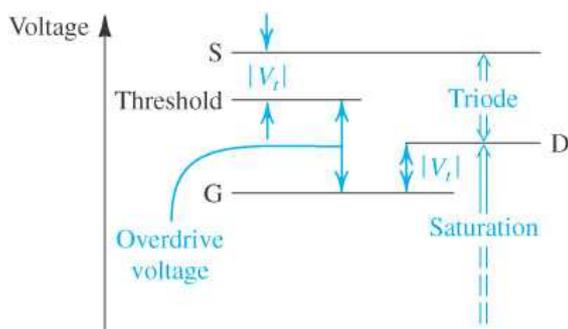


Figure 3.18 Los niveles relativos de las tensiones de los terminales de un transistor PMOS del tipo de refuerzo para operación en las regiones de triodo y de saturación.

EJERCICIO

- 3.8 El transistor PMOS mostrado en la figura E3.8 tiene $V_T = -1$ V, $(\mu_p \cdot C_{ox}) = 60 \mu\text{A}/\text{V}^2$ y $(W/L) = 10$. a) Encuentre el rango de valores de V_G en el cual el transistor se encuentre fuera del corte. b) En términos de V_G encuentre el V_D en el que el transistor opera en la región de triodo. c) En términos de V_G encuentre el V_D en que el transistor opera en la región de saturación. d) Si se omite el efecto de la modulación de la longitud del canal (es decir, se supone $\lambda = 0$), encuentre los valores de $(V_{GS} - V_T)$ y V_G en el rango correspondiente de V_D para que el transistor opere en el modo de saturación con $I_D = 75 \mu\text{A}$. e) si $\lambda = -0,02 \text{ V}^{-1}$ y para el valor de $(V_{GS} - V_T)$ determinado en d), encuentre I_D en $V_D = -3$ V y en $V_D = 0$ V; por lo tanto, calcule el valor de la resistencia de salida aparente en saturación. Compare con el valor encontrado en e)

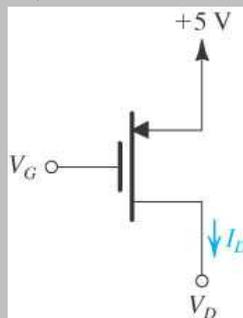


Figura E3.8

Resp. a) $V_G < +4 \text{ V}$; b) $V_D > (V_D + 1 \text{ V})$; c) $V_D < (V_D + 1 \text{ V})$; d) $0,5 \text{ V}$, $3,5 \text{ V}$, $< 4,5 \text{ V}$; e) $0,67 \text{ M}\Omega$; f) $78 \mu\text{A}$, $82,5 \mu\text{A}$, $0,67 \text{ M}\Omega$ (el mismo).

3.2.5 El papel del sustrato: el efecto del cuerpo

En muchas aplicaciones, el terminal de fuente está conectado al del sustrato (o cuerpo) B, lo que produce una unión PN entre el sustrato y el canal inducido (ver figura 3.5) con una polarización nula en forma permanente (diodo abierto o cortado). En este caso el sustrato no desempeña ningún papel en la operación del circuito y puede ignorarse por completo.

Sin embargo, en circuitos integrados el sustrato suele ser común a muchos transistores MOS. Para mantener la condición de diodo abierto para todas las uniones de sustrato y canal, el primero suele conectarse al terminal de fuente de alimentación más negativa del circuito con NMOS (o a la más positiva en un circuito con PMOS). Así la resultante tensión de polarización inversa entre la fuente y el cuerpo (V_{SB} en un componente de canal N) afectará la operación del transistor. Para comprender esta interacción consideraremos un transistor NMOS en el cual al sustrato se le aplica una tensión negativa con respecto a la fuente. Esta polarización inversa ensanchará la zona de transición de la juntura fuente-sustrato (ver la figura 3.2) reduciendo la profundidad del canal por lo que para regresar al estado original del canal debe aumentarse el valor de v_{GS} .

La conclusión es que un cambio incremental en V_{SB} origina un cambio incremental en V_T lo que a su vez produce uno correspondiente a I_D si se mantiene constante a v_{GS} . Se deduce entonces que la tensión aplicada al sustrato o cuerpo controla la corriente I_D , por lo tanto, el cuerpo actúa como una segunda compuerta para el MOSFET, que en alguna aplicación no lineal puede aprovecharse. Este fenómeno conocido como efecto de cuerpo puede causar mucha degradación en la operación de un circuito integrado lineal, tal como se demostrará en el capítulo 6.

3.2.6 Efectos de la temperatura

Tanto V_T como $(\mu_n \text{ (o } \mu_p) \cdot C_{ox})$ son sensibles a la temperatura. La tensión de umbral (en módulo) disminuye casi 2 mV por cada grado centígrado de aumento de la temperatura. Esta disminución en $|V_T|$ da lugar a un aumento correspondiente en la corriente de drenaje a medida que la temperatura aumenta. Sin embargo, debido a que $(\mu_n \cdot C_{ox})$ disminuye con la temperatura y su efecto es dominante, el efecto general observado de un aumento en la temperatura es una reducción en la corriente de drenaje. Este interesante resultado se aprovecha al aplicar el MOSFET en circuitos de potencia.

3.2.7 Ruptura y protección de entrada

A medida que aumenta la tensión aplicada al terminal de drenaje, se alcanza un valor en el que la unión PN entre la región de drenaje y el sustrato sufre la ruptura por avalancha tal como se describiera en el capítulo 2. Esta ruptura suele ocurrir a tensiones de 20 á 150 V y produce un aumento en general incontrolado en la corriente (conocido como **avalancha débil**).

Otro efecto de ruptura que ocurre a tensiones menores (unos 20 V) en componentes modernos se denomina **perforación**. Ocurre en componentes con canales relativamente cortos cuando se aumenta la tensión de drenaje al punto en que la región de vaciamiento que rodea a la del drenaje se extiende por el canal hasta la fuente. Entonces la corriente del drenaje aumenta rápidamente. Por lo general, la perforación no causa un daño permanente del componente.

Una clase de ruptura más ocurre cuando la tensión de compuerta-fuente excede 30 V. Se trata de la ruptura del óxido de la compuerta y produce un daño permanente en el componente. Aunque 30 V parece elevado, debe recordarse que el MOSFET tiene una impedancia de entrada muy alta y una capacitancia de entrada muy pequeña y que esas pequeñas cantidades de carga estática que se acumulan en el condensador de la compuerta pueden ocasionar que se exceda su tensión de ruptura.

Para poder evitar la acumulación de carga estática en el condensador de compuerta de un MOSFET suelen incluirse dispositivos de protección de la compuerta en las terminales de entrada de los circuitos integrados MOS. El mecanismo de protección emplea invariablemente diodos reguladores tipo Zener.

3.3 EL MOSFET DEL TIPO DE VACIAMIENTO

En esta sección se analizará brevemente otro tipo de MOSFET, el del tipo de vaciamiento. Su estructura es similar a la del tipo de refuerzo con una diferencia importante: el MOSFET de vaciamiento tiene un canal implantado físicamente. Por lo tanto, un MOSFET de canal N del tipo de vaciamiento se somete a una difusión adicional con impureza donadora, del tipo

superficial de manera de generar una región de silicio tipo N que conecta las regiones de fuente N^+ y del drenaje N^+ en la parte superior del sustrato tipo P, tal como puede observarse en la siguiente figura 3.19

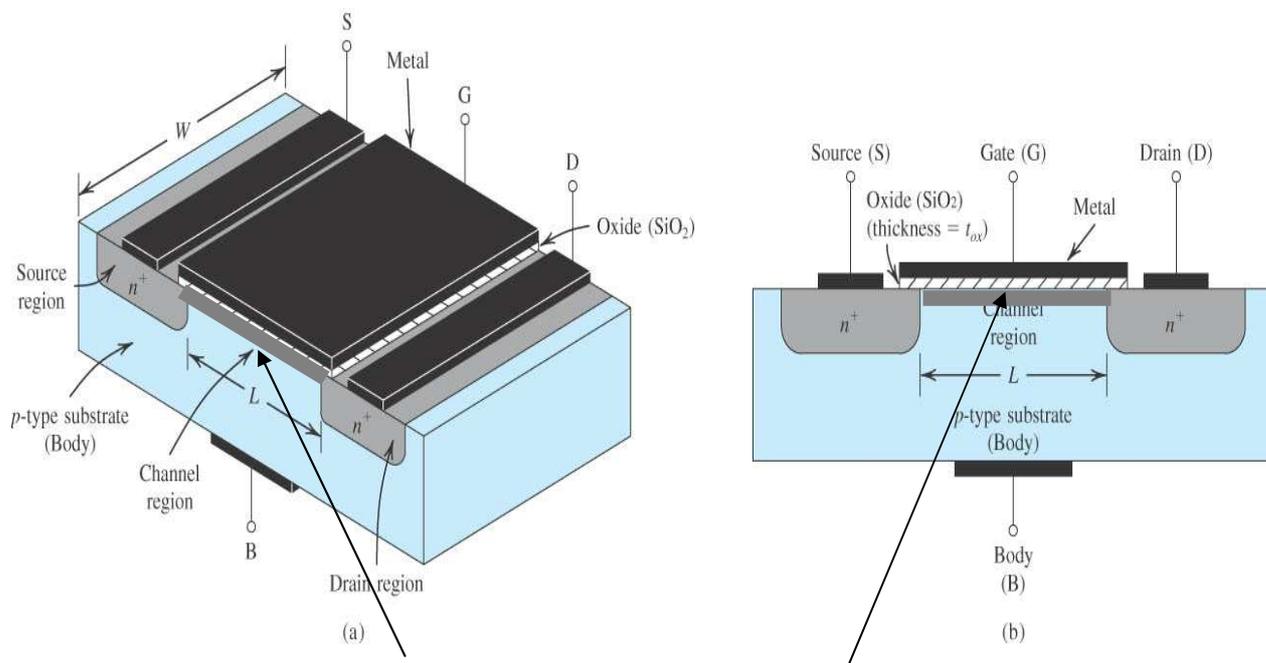


Figura 3.19 En este caso a la estructura física detallada para el MOSFET de canal inducido, se agrega una primer difusión con regular cantidad de impureza donadora, de modo de formar un canal N permanente, justo debajo de la región de compuerta

Si a este transistor se le aplica una única tensión de polarización entre el drenaje y la fuente v_{DS} positiva circulará una corriente i_D aún para $v_{GS} = 0$. En otras palabras, no es necesario inducir un canal, a diferencia de lo que pasa en el MOSFET de refuerzo.

A parte de ello, la profundidad del canal y, por lo tanto su conductividad, pueden controlarse mediante la tensión de polarización entre compuerta y fuente v_{GS} exactamente de la misma manera que en el componente del tipo de refuerzo, con una sola diferencia, ahora al condensador MOS se lo puede cargar tanto con v_{GS} positiva induciendo más electrones en el canal (modo de refuerzo) como con v_{GS} negativa lo que causa que los electrones son repelidos del canal y, por lo tanto, éste se vuelva más superficial y su conductividad se reduzca (modo de vaciamiento). Con esta última polaridad (v_{GS} negativo) a medida que se aumenta dicha magnitud negativa se alcanza un valor en el cual el canal se vacía totalmente de portadores e i_D se reduce a cero aunque aún continúe aplicada la tensión v_{DS} positiva. Este valor negativo de v_{GS} que estrangula el canal en toda su longitud L se constituye en un parámetro característico del MOSFET de vaciamiento, llamado tensión de bloqueo del canal y simbolizado como $V_{GS(off)}$ (y que nosotros llamaremos V_p) que en un transistor de canal N es típicamente $-1, -2$ o -3 V o cerca de ellos. Las curvas características $i_D - v_{DS}$ son similares a las del dispositivo de refuerzo, con la excepción de que se definen curvas tanto para v_{GS} positivas como para v_{GS} negativas.

La figura 3.20 a) muestra el símbolo del circuito para el MOSFET del tipo de vaciamiento de canal N. Este símbolo es diferente del componente de refuerzo en un solo aspecto: hay un área sombreada junto a la línea vertical que representa el canal y significa que existe un canal físico en forma permanente. Cuando el cuerpo (B) está conectado a la fuente (S), se puede usar el símbolo simplificado que se muestra en la figura 3.20 b).

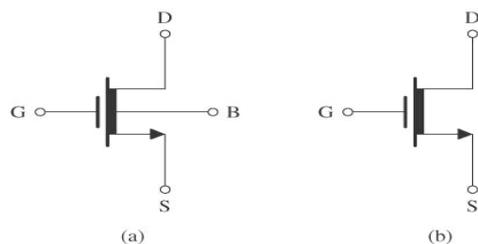


Figure 3.20 (a) Símbolo de circuito de un MOSFET de vaciamiento de canal N. (b) Símbolo de circuito simplificado aplicable para el caso en que el sustrato (B) es conectado con la fuente (S).

La familia de curvas características de salida para fuente común $i_D - v_{DS}$ de un MOSFET de vaciamiento de canal N para el que $V_P = -4$ V

$$K = 0,5 (\mu_n C_{ox}) \left(\frac{W}{L} \right) = 0,5 \cdot 200 \cdot \frac{8}{0,8} \cdot 10^{-3} = 1 \text{ mA/V}^2 \quad (3.28)$$

Se presenta en la figura 3.21 b) (estas cifras son típicas en los componentes discretos y se ha cambiado el nombre de la constante correspondiente K en lugar de B, ello debido a una cuestión formal en razón a las diferencias constructivas). Aunque estas curvas no muestran la dependencia de i_D respecto de la v_{DS} en saturación, ésta existe y es idéntica al caso del componente MOSFET de refuerzo.

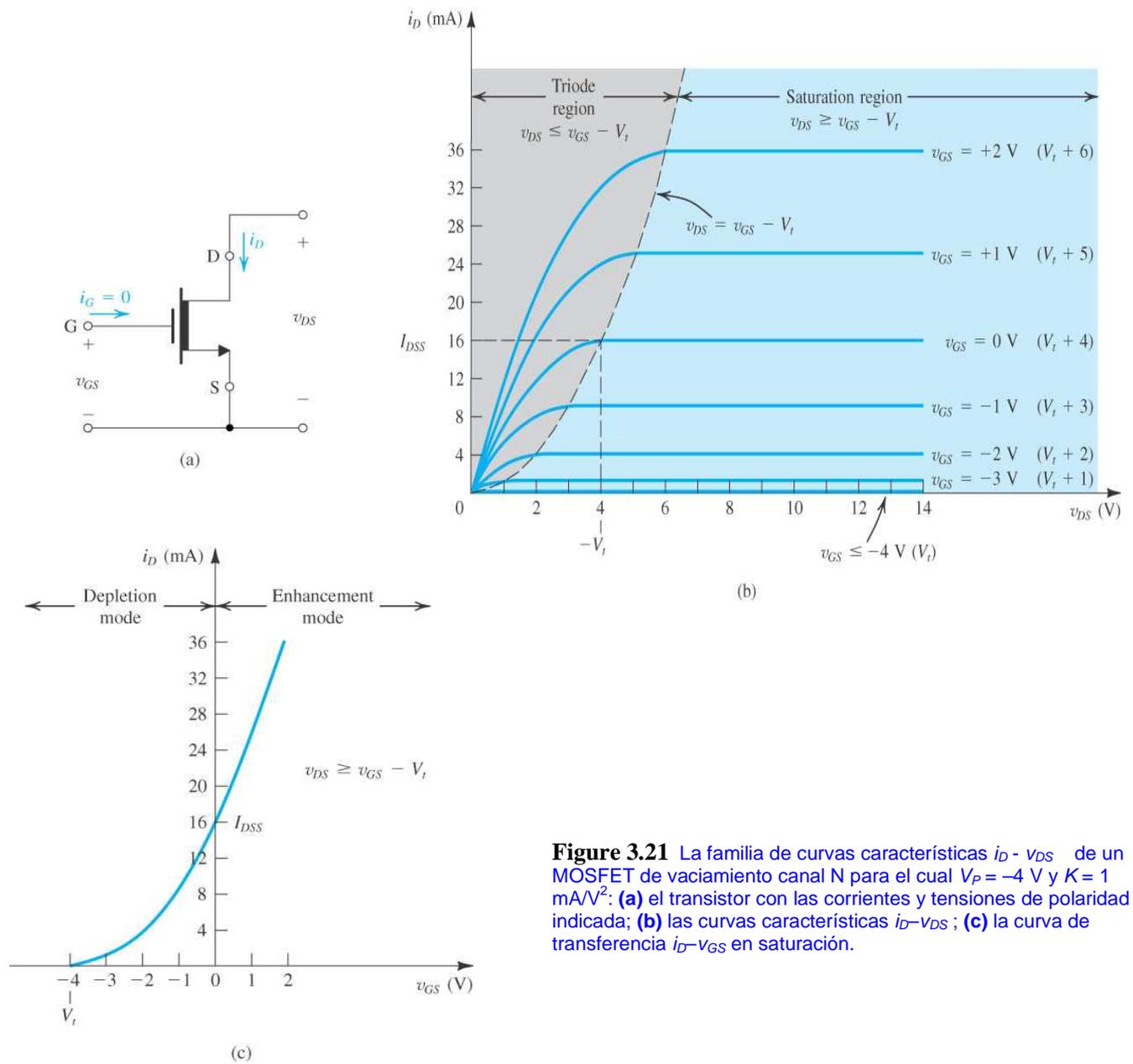


Figure 3.21 La familia de curvas características $i_D - v_{DS}$ de un MOSFET de vaciamiento canal N para el cual $V_P = -4$ V y $K = 1$ mA/V²: (a) el transistor con las corrientes y tensiones de polaridad indicada; (b) las curvas características $i_D - v_{DS}$; (c) la curva de transferencia $i_D - v_{GS}$ en saturación.

Observar que debido a que la tensión de bloqueo de canal V_P es negativa el NMOS de vaciamiento *operará en la región de triodo siempre y cuando la tensión de drenaje no exceda al de la compuerta aumentada en $|V_P|$. Para que opere en saturación, la tensión del terminal de drenaje debe ser mayor que el de compuerta al menos en $|V_P|$ volts.*

En la figura 3.21 c) se muestra la curva característica de transferencia en saturación ($i_D - v_{GS}$) en las que, además, se han identificado las regiones de operación en modo de vaciamiento y en modo de refuerzo.

Estas características de funcionamiento del MOSFET de vaciamiento pueden también describirse por un juego de ecuaciones idénticas a las del dispositivo de refuerzo, excepto por el cambio de notación de la constante dependiente de la tecnología del proceso de fabricación y el signo de la tensión ahora llamada tensión de bloqueo del canal en toda su longitud.

- 1) $i_G = 0$ (debido a la alta aislación eléctrica del SiO_2)
- 2) $i_D = 0$ para todo $[(v_{GS} - V_P) < 0]$ (V_P es un valor negativo, el canal no está formado)
- 3) $i_D = K \cdot [2(v_{GS} - V_P) \cdot v_{DS} - v_{DS}^2]$ para todo $V_{DS} < [(V_{GS} - V_P) > 0]$ (3.29)

que corresponde a la ZONA DE TRIODO o de RESISTENCIA CONTROLADA POR TENSIÓN.
y por lo tanto de muy alta alinealidad

- 4) $i_D = K \cdot (v_{GS} - V_P)^2$ para todo $V_{DS} > [(V_{GS} - V_P) > 0]$ (3.30)

ZONA DE SATURACIÓN, o de CANAL ESTRANGULADO o ZONA DE TRABAJO COMO AMPLIFICADOR LINEAL. (Notar que en esta zona I_D es constante independientemente de v_{DS}).

Otro de los parámetros característicos del MOSFET de vaciamiento es el valor de la corriente de drenaje obtenida en saturación con $v_{GS} = 0$, cosa que denota como I_{DSS} que se ha identificado en las gráficas 3.21 a) y c) y que interpretamos seguidamente. Para ello reemplazamos $v_{GS} = 0$ en la ecuación (3.30) y obtenemos:

$$I_{DSS} = K \cdot (-V_P)^2 \quad \text{para todo} \quad V_{DS} > [(-V_P) > 0] \quad \text{con lo que} \quad K = I_{DSS} / V_P^2 \quad (3.31)$$

De este modo, reemplazando la constante K en la ecuación (3.30) la misma se transforma en

$$4) \quad i_D = \frac{I_{DSS}}{V_P^2} \cdot (v_{GS} - V_P)^2 \quad \text{para todo} \quad V_{DS} > [(V_{GS} - V_P) > 0] \quad (3.30a)$$

La gráfica de la figura 3.22 muestra los niveles relativos de tensión de los terminales de un transistor NMOS de vaciamiento, para las dos regiones de operación (triode y saturación).

Los MOSFET del tipo de vaciamiento pueden fabricarse en el mismo chip de CI junto con los componentes de refuerzo, lo que arroja como resultado circuitos con características mejoradas, como se mostrará en algún capítulo posterior.

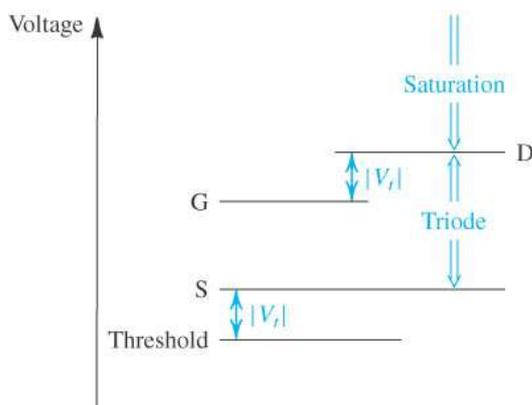


Figura 3.22 Niveles relativos de tensiones de los terminales de un transistor NMOS de vaciamiento para operación en las regiones de triode y de saturación. El caso mostrado es para operación en el modo de refuerzo en que v_{GS} es positiva.

En lo anterior sólo se han estudiado los componentes de vaciamiento de canal N. Existen transistores PMOS de vaciamiento que operan de manera similar a sus contrapartes de canal N, con la excepción de que las polaridades de todas las tensiones (incluida V_p) están invertidas. Además, en un dispositivo de canal P, la corriente i_D circula en el sentido de la fuente hacia el drenaje, ingresando por el terminal de fuente y saliendo por el terminal de drenaje. Como resumen, en la figura 3.23 se muestran las gráficas de las características de transferencia a canal bloqueado $i_D - v_{GS}$ de los MOFETS de refuerzo y de vaciamiento de ambas polaridades (operando en la zona de saturación)

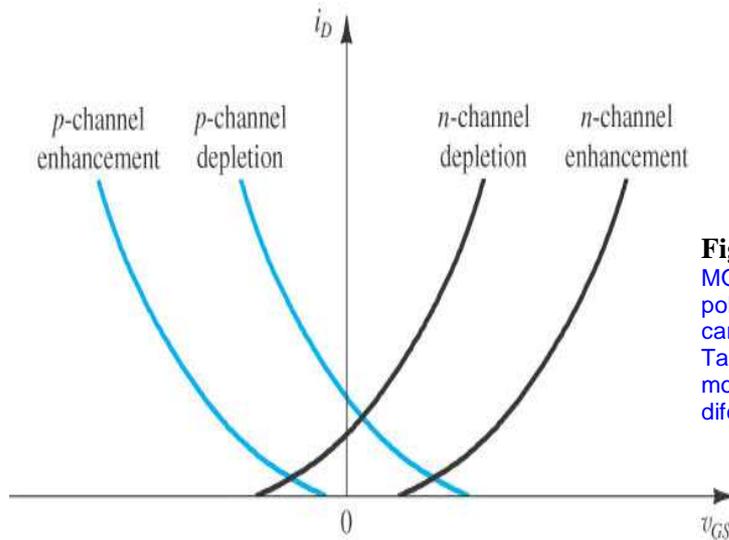


Figura 3.23 Gráficas de las características $i_D - v_{GS}$ para MOSFETs de refuerzo y de vaciamiento, de ambas polaridades (operando en saturación). Note que las curvas características interceptan al eje de v_{GS} en la tensión V_p . También note que generalmente los valores de $|V_p|$ mostrados para un canal N y un canal P son levemente diferentes.

3.4 CIRCUITOS MOSFET DE C.C.

Una vez que se han estudiado las características de corriente tensión de los MOSFET tanto de refuerzo como de vaciamiento, ahora se analizarán circuitos en los que sólo son importantes las tensiones y las corrientes de C.C. Específicamente, se presentará una serie de ejemplos de diseño y análisis de circuito MOSFET de C.C. El objetivo es animar al lector a que se familiarice con el componente y adquiera la capacidad de realizar análisis de circuitos MOSFET de manera rápida y efectiva.

En los siguientes ejemplos, para simplificar el análisis y, por lo tanto, concentrar la atención en la esencia de la operación del circuito MOSFET, se pasará por alto la modulación de la longitud de canal; es decir, se supondrá que $\lambda = 0$. También se encontrará conveniente trabajar en términos de $(V_{GS} - V_T)$ recordando que en el NMOS V_T es positiva y que para formar el canal $V_{GS} > V_T$ mientras que, para el PMOS V_T es negativa y que para formar el canal V_{GS} debe ser más negativa que V_T . Una buena práctica recomendable es analizar o proyectar siempre suponiendo que el transistor es del tipo NMOS y al finalizar los cálculos recién asignar los signos o las polaridades de las fuentes de alimentación que correspondan al tipo de transistor de que se trate.

EJEMPLO 3.2

Diseñe el circuito de la figura 3.24 para que el transistor opere a $I_D = 0,4 \text{ mA}$ y $V_{DS} = 1,7 \text{ V}$. El transistor NMOS tiene una tensión de umbral $V_T = 0,7 \text{ V}$ y la constante física de diseño B dada por

$$B = 0,5 (\mu_p C_{ox}) \left(\frac{W}{L} \right) = 0,5 \cdot 100 \cdot 10^{-6} (\text{A/V}^2) \frac{32 \mu\text{m}}{1 \mu\text{m}} = 1,6 \text{ mA/V}^2$$

Omita el efecto de modulación de la longitud del canal (es decir, suponga que $\lambda = 0$).

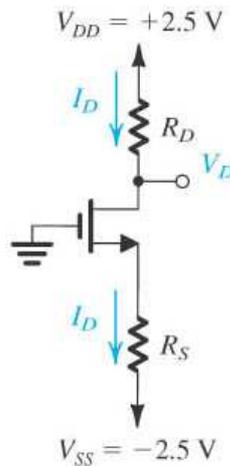


Figura 3.23 Circuito para el Ejemplo 3.2

Solución

Suponiendo que el transistor operará en la zona apta como amplificador, es decir en la zona de saturación

$$i_D = B \cdot (v_{GS} - V_T)^2 \quad \text{con lo cual} \quad (V_{GS} - V_T) = \sqrt{\frac{I_D}{B}} = \sqrt{\frac{0,4}{1,6}} = 0,5 \text{ V}$$

Como V_{DS} debe ser 1,7 V se cumple la condición de canal bloqueado en un punto y el transistor opera en la zona de saturación por lo que confirmamos la ecuación utilizada: $V_{DS} > [(V_{GS} - V_T) > 0]$.

Ya que el transistor posee $V_T = 0,7 \text{ V}$ entonces $V_{GS} = (V_{GS} - V_T) + V_T = 0,5 + 0,7 = 1,2 \text{ V}$

En la malla compuerta – fuente: $V_{SS} + I_D \cdot R_S + V_{GS} = 0$ por lo tanto

$$R_S = \frac{-V_{SS} - V_{GS}}{I_D} = \frac{2,5 - 1,2}{0,4 \cdot 10^{-3}} = 3,25 \text{ K}\Omega \quad \text{por ello en un circuito discreto} \quad R_S = 3,3 \text{ K}\Omega$$

En la malla drenaje – fuente: $V_{DD} + V_{SS} + I_D \cdot (R_D + R_S) + V_{DS} = 0$ por lo tanto

$$R_D + R_S = \frac{V_{DD} + V_{SS} - V_{DS}}{I_D} = \frac{5 - 1,7}{0,4 \cdot 10^{-3}} = 8,25 \text{ K}\Omega \quad \text{por ello} \quad R_D = 5 \text{ K}\Omega$$

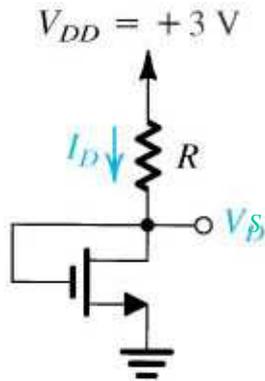
EJERCICIO

3.9 Rediseñe el circuito de la figura 3.23 si al cambiar el transistor por uno cuyas características son $\mu_n \cdot C_{ox} = 60 \text{ mA/V}^2$, $V_T = 1 \text{ V}$, $W = 120 \mu\text{m}$ y $L = 3 \mu\text{m}$, con las mismas fuentes de alimentación $V_{SS} = -2,5 \text{ V}$ y $V_{DD} = +2,5 \text{ V}$ se desea que el mismo opere con $I_D = 0,3 \text{ mA}$ y $V_{DS} = 2,9 \text{ V}$

Resp. $R_S = 3,3 \text{ K}\Omega$ y $R_D = 7 \text{ K}\Omega$

EJEMPLO 3.3

Diseñe el circuito de la figura 3.25 para obtener una corriente $I_D = 80 \mu\text{A}$. Encuentre el valor requerido para R y la tensión V_{DS} . El transistor NMOS tiene $\mu_n \cdot C_{ox} = 200 \text{ mA/V}^2$, $V_T = 0,6 \text{ V}$, $W = 4 \mu\text{m}$ y $L = 0,8 \mu\text{m}$. Omita el efecto de la modulación de longitud del canal (es decir, suponga $\lambda = 0$)

**Figura 3.25** Circuito para el Ejemplo 3.3.**Solución**

Debido al cortocircuito entre los terminales de compuerta y drenaje $V_{DS} = V_{GS}$ se cumple la condición para que el transistor opere en la zona apta como amplificador, es decir en la zona de saturación, por lo tanto con

$$B = 0,5 \left(\mu_p C_{ox} \right) \left(\frac{W}{L} \right) = 0,5 \cdot 200 \cdot 10^{-6} \text{ (A/V}^2\text{)} \frac{4 \mu\text{m}}{0,8 \mu\text{m}} = 0,5 \text{ mA/V}^2$$

entonces a partir de

$$i_D = B \cdot (v_{GS} - V_T)^2 \quad \text{despejamos} \quad (V_{GS} - V_T) = \sqrt{\frac{I_D}{B}} = \sqrt{\frac{0,08}{0,5}} = 0,4 \text{ V}$$

Dado que el transistor posee $V_T = 0,6 \text{ V}$ entonces $V_{GS} = (V_{GS} - V_T) + V_T = 0,4 + 0,6 = 1 \text{ V}$ que en este circuito es igual también a V_{DS} .

En consecuencia el valor requerido para R puede encontrarse calculando:

$$R = \frac{V_{DD} - V_{DS}}{I_D} = \frac{3 - 1}{0,08 \cdot 10^{-3}} = 25 \text{ K}\Omega$$

EJERCICIO

3.10 Rediseñe el circuito del ejemplo 3.3 para aumentar al doble el valor de la corriente I_D sin cambiar el correspondiente valor de la tensión V_{DS} . Especifique los necesarios valores de W/L y R

Resp. $(W/L) = 10$, por ejemplo $8 \mu\text{m}/0,8 \mu\text{m}$, $R = 12,5 \text{ K}\Omega$.

3.11 Considere el circuito de la figura 3.25, que se diseñó en el ejemplo 3.3 (el cual debe tomar como referencia para resolver este problema). Se aplica la misma tensión V_{DS} a la compuerta de otro transistor Q_2 , tal como se muestra en la figura E3.9. Suponga que Q_2 es idéntico a Q_1 . Encuentre la corriente de drenaje y la tensión drenaje - fuente del transistor Q_2 (suponga que $\lambda = 0$)

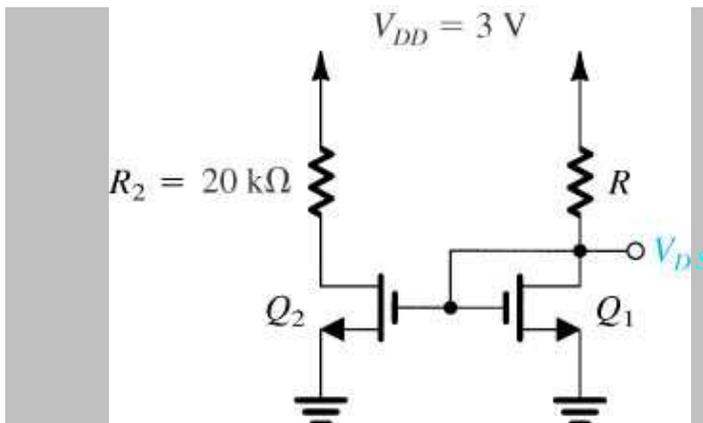


Figura E3.9

Resp. $80 \mu\text{A}$, $+1,4 \text{ V}$

EJEMPLO 3.3

Diseñe el circuito de la figura 3.26 para establecer una tensión drenaje-fuente V_{DS} de $0,1 \text{ V}$. ¿Cuál es la resistencia efectiva entre drenaje y fuente en su punto de operación? Sean $V_T = 1 \text{ V}$ y $B = 0,5 \text{ mA/V}^2$

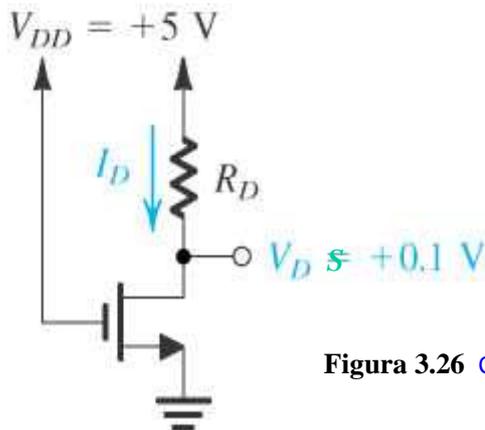


Figura 3.26 Circuito para el Ejemplo 3.3.

Solución

Debido a que la tensión entre los terminales de drenaje y fuente V_{DS} es menor que la correspondiente a los terminales de compuerta y fuente V_{GS} por $4,9 \text{ V}$ y teniendo en cuenta que $V_T = 1 \text{ V}$ se cumple la condición para que el transistor opere en la región de triodo. Por lo tanto, la corriente estará dada por

$$i_D = B \cdot [2 (v_{GS} - V_T) \cdot v_{DS} - v_{DS}^2]$$

por lo que reemplazando valores $I_D = 0,5 \cdot 10^{-3} [2 \cdot (5 - 1) \cdot 0,1 - 0,01]$ con lo que $I_D = 0,395 \text{ mA}$

Entonces el valor requerido para R_D puede calcularse de la siguiente manera:

$$R_D = \frac{V_{DD} - V_{DS}}{I_D} = \frac{5 - 0,1}{0,395 \cdot 10^{-3}} = 12,4 \text{ K}\Omega$$

Y como ya se anticipó en un ejercicio previo, si se tratara de un problema de diseño práctico de un circuito discreto se selecciona el valor estándar más cercano disponible para, por ejemplo, resistores de 5 % de tolerancia (en este caso 12 kΩ), consulte el apéndice G. Debido a que el transistor opera en la región de triodo con un V_{DS} pequeño la resistencia efectiva de drenaje a fuente puede determinarse como sigue:

$$r_{DS} = \frac{V_{DS}}{I_D} = \frac{0,1}{0,395 \cdot 10^{-3}} = 253 \Omega$$

EJERCICIO

3.12 Si en el circuito del ejemplo 4.3 el valor de R_D se duplica, encuentre los valores aproximados para I_D y V_{DS} .
Resp. 0,2 mA y 0,05 V

EJEMPLO 3.4

Analice el circuito mostrado en la figura 3.27 a) para determinar las tensiones de todos los nodos y las corrientes en todas las ramas si el transistor presenta los parámetros $B = 0,5 \text{ mA/V}^2$ y $V_T = 1 \text{ V}$. Pase por alto el efecto de la modulación de la longitud del canal.

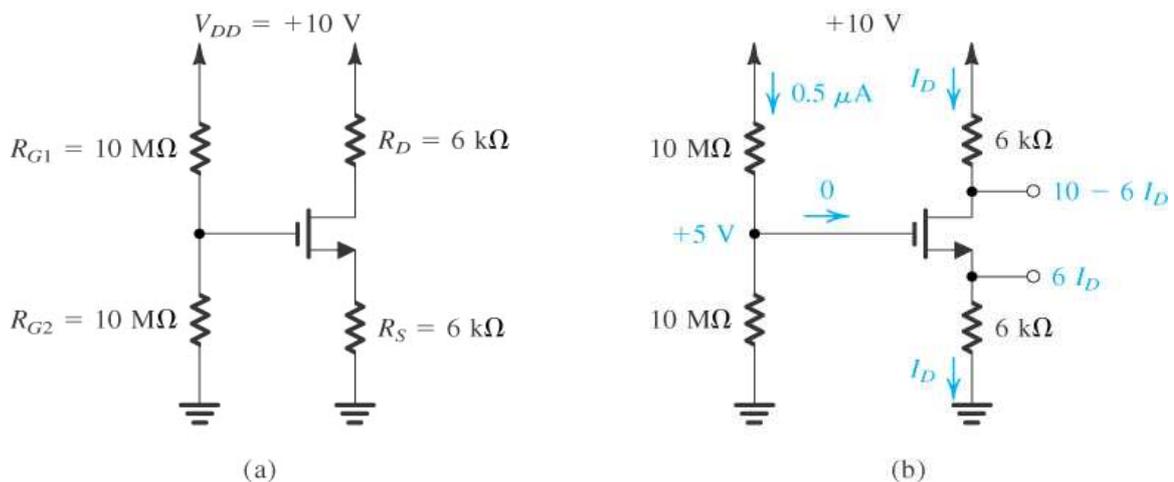


Figura 3.27 (a) Circuito para el Ejemplo 3.4. (b) El circuito con algunos detalles útiles para el análisis.

Solución

Debido a que en todo MOS la corriente de compuerta es nula, la tensión entre esta y tierra V_{GT} se determina simplemente por el divisor resistivo de tensión conformado por los resistores R_{G1} y R_{G2} de 10 MΩ cada uno.

$$V_{GT} = V_{DD} \frac{R_{G2}}{R_{G1} + R_{G2}} = 10 \frac{10}{10 + 10} = +5 \text{ V}$$

Con esta tensión positiva dispuesta en la compuerta del transistor NMOS, el mismo se encontrará polarizado fuera del corte, en la zona de saturación o en la del triodo. Suponga la operación en la región de saturación, resuelva el problema y luego revise la validez de su suposición. Obviamente, si no resulta válida, tendrá que resolver el problema de nuevo para la operación en la región del triodo.

Revise la figura 3.27 a). Debido a que la tensión entre la compuerta y tierra es de 5 V y la del terminal de fuente contra tierra es la caída de tensión $I_D \cdot R_S = I_D \cdot 6 \cdot 10^3$ se tiene

$$V_{GS} = 5 - I_D \cdot 6 \cdot 10^3$$

Por lo tanto, en dicha región de trabajo:

$$i_D = B \cdot (v_{GS} - V_T)^2 \quad \text{con} \quad B = 0,5 (\mu_p C_{ox}) \left(\frac{W}{L} \right) = 0,5 \text{ mA/V}^2 \quad \text{entonces reemplazando} \quad V_{GS}$$

$$I_D = 0,5 (5 - 6 I_D - 1)^2$$

que arroja como resultado la siguientes ecuación cuadrática:

$$18 I_D^2 - 25 I_D + 8 = 0$$

La resolución de esta ecuación produce dos valores de I_D : 0,89 mA y 0,5 mA. El primero produce una caída de tensión en R_S y por lo tanto tensión entre fuente y tierra de valor $6 \cdot 0,89 = 5,34$ V que es mayor que la tensión entre compuerta y tierra y no tiene sentido físico porque implicaría que el transistor NMOS esta polarizado al corte. Por lo tanto

$$I_D = 0,5 \text{ mA}$$

$$V_{ST} = R_S \cdot I_D = 6 \cdot 0,5 = 3 \text{ V}$$

$$\text{como} \quad V_{GS} = V_{GT} - V_{ST}$$

$$V_{GS} = 5 - 3 = 2 \text{ V}$$

$$\text{y como} \quad V_{DT} = V_{DD} - I_D \cdot R_D$$

$$V_{DT} = 10 - 0,5 \cdot 6 = 7 \text{ V}$$

$$V_{DS} = 7 - 3 = 4 \text{ V}$$

Debido a que $V_{DS} > [(V_{GS} - V_T) > 0]$ el transistor opera en saturación, como se supuso al principio por lo que tildamos el procedimiento y los cálculos realizados.

EJERCICIO

3.13 Para el circuito de la figura 3.27, Cual es el valor mas grande que puede tener R_D mientras el transistor permanece en el modo de saturación?

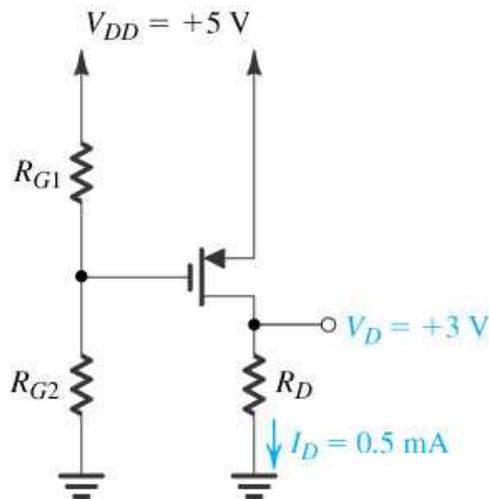
Resp. 12 K Ω

3.14 Rediseñe el circuito de la figura 3.27 para los siguientes requisitos $V_{DD} = +5$ V, $I_D = 0,32$ mA, $V_{ST} = 1,6$ V, $V_{DT} = 3,4$ V con una corriente de 1 μ A a través del divisor de voltaje R_{G1} , R_{G2} . Suponga el mismo MOSFET del ejemplo 3.4

Resp. $R_{G1} = 1,6$ M Ω , $R_{G2} = 3,4$ M Ω , $R_S = R_D = 5$ K Ω .

EJEMPLO 3.5

Diseñe el circuito de la figura 3.28 para que el transistor opere en saturación con $I_D = 0,5$ mA y $V_{DT} = 3$ V. Si el transistor PMOS del tipo de refuerzo tiene $V_T = -1$ V y $B = 0,5$ mA/V². Suponga $\lambda = 0$. Cual es el mayor valor que puede tener RD mientras se mantiene la operación en la región de saturación?

**Figura 3.28** Circuito para el Ejemplo 3.5**Solución**

Debido a que el MOSFET deberá operar en saturación, es posible escribir:

$$I_D = B \cdot (V_{GS} - V_T)^2 \quad \text{despejamos } (V_{GS} - V_T) = \sqrt{\frac{I_D}{B}} = \sqrt{\frac{0,5}{0,5}} = -1 \text{ V}$$

$$\text{Entonces} \quad V_{GS} = (V_{GS} - V_T) + V_T = -1 - 1 = -2 \text{ V}$$

Debido a que el terminal de fuente recibe el potencial de +5 V el terminal de compuerta debe establecerse en un potencial de +3 V. Esto se logra mediante la selección apropiada del divisor de tensión R_{G1} y R_{G2} . Una selección posible es $R_{G1} = 2 \text{ M}\Omega$ y $R_{G2} = 3 \text{ M}\Omega$.

El valor de R_D puede encontrarse haciendo:

$$R_D = \frac{V_{DT}}{I_D} = \frac{3}{0,5 \cdot 10^{-3}} = 6 \text{ K}\Omega$$

La operación en el modo de saturación se mantendrá hasta el punto en que V_{DT} exceda a V_{GT} en $|V_T|$, es decir, hasta que

$$V_{DTmax} = 3 + 1 = 4 \text{ V}$$

y este valor se obtiene con

$$R_D = \frac{V_{DTmax}}{I_D} = \frac{4}{0,5 \cdot 10^{-3}} = 8 \text{ K}\Omega$$

3.5 CIRCUITOS DE POLARIZACION PARA EL MOSFET COMO AMPLIFICADOR

En esta sección empieza el estudio del uso del MOSFET en el diseño de circuitos amplificadores.⁶ La base para esta importante aplicación del MOSFET es que cuando opera en la región de saturación, actúa como fuente de corriente

⁶ En el capítulo 1 se presentó una introducción a los amplificadores desde el punto de vista de los terminales externos (secciones 1.4 y 1.5), y sería útil que los lectores que no están familiarizados con los conceptos básicos del amplificador revisaran parte del material antes de seguir adelante con los amplificadores MOS

Sin embargo, debido a que el punto de interés en la amplificación lineal –es decir, en amplificadores cuya señal de salida (en este caso, la corriente de drenaje i_D) esta relacionada linealmente con su señal de entrada (en este caso, la tensión compuerta-fuente v_{GS})- se tendrá que evitar la relación altamente no lineal (ley de los cuadrados) de i_D y v_{GS} .

La técnica que se utilizara para obtener la amplificación lineal a partir de un dispositivo fundamentalmente no lineal es la **polarización de C.C.** que es a la vez la manera de suministrarle al MOSFET la potencia de C.C. inherente al mecanismo de la amplificación que detalláramos en el capítulo 1. Es decir que bajo el concepto de polarización justamente debemos entender entregarle potencia de C.C. y hacer que funcione lo mas linealmente posible. Esta técnica consiste en hacer operar al MOSFET en cierto V_{GS} y con una apropiada I_D , y luego superponer la tensión de señal v_{gs} a la tensión de polarización V_{GS} . Así, al mantener la señal "pequeña", el cambio resultante en la corriente de drenaje, i_d puede ser casi proporcional a v_{gs} . Esta técnica se introdujo de manera general en la sección 1.4 y se aplicó en el caso del diodo de la sección 2.4.5. Sin embargo, antes de considerar la operación a pequeña señal del amplificador MOSFET, se realizará una revisión general. Esto significa que se estudiará la operación total o a gran señal de un amplificador MOSFET mediante un método grafico, trabajando sobre las curvas características de salida de dicho componente y determinando la curva característica de transferencia. A partir de la característica de transferencia se podrá ver claramente la región sobre la que es posible polarizar al transistor para que opere como amplificador a pequeña señal, además de las regiones en las que puede operar como interruptor.

3.5.1 Circuitos básicos de polarización en modo de vaciamiento y en modo de refuerzo

En la figura 3.29 se muestra la estructura básica de un amplificador MOSFET que utiliza uno de canal permanente y que por lo tanto puede ser operado en modo de vaciamiento o en modo de refuerzo. Este amplificador de uso común será excitado en la compuerta y cargado en el drenaje y posee al terminal de fuente común al excitador y a la carga por lo que recibe la denominación de amplificador fuente común (CS). Este terminal común en el circuito de polarización propuesto además esta conectado a tierra.

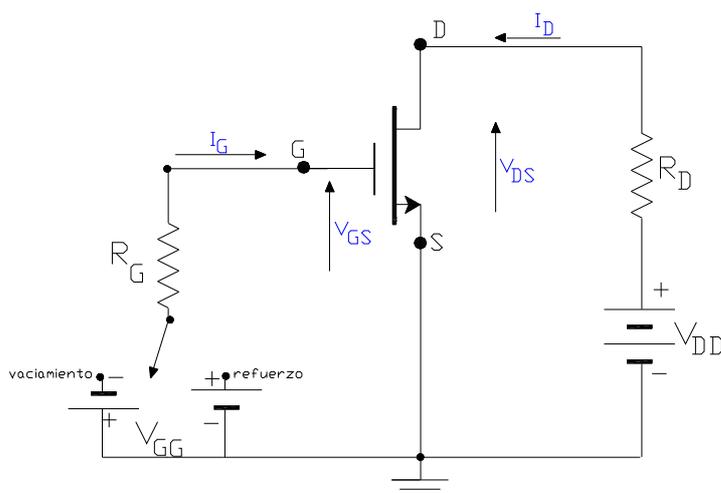


Figura 3.29 Estructura básica del amplificador fuente común con MOSFET de canal permanente

Estudiaremos las condiciones de polarización en este circuito suponiendo se nos planteara el problema de verificación con la llave en la posición *vaciamiento*. Para la malla compuerta fuente se plantea la ecuación de Kirchoff considerado que en estos transistores siempre la corriente de compuerta es nula debido a la alta impedancia de entrada que poseen:

Con la llave en Modo de Refuerzo: $V_{GS} = +V_{GG}$

En cambio como en nuestro caso la llave se encuentra dispuesta sobre la posición *vaciamiento*:

$$V_{GS} = -V_{GG} \quad (3.32)$$

Para la malla drenaje fuente se plantea la ecuación de Kirchoff:

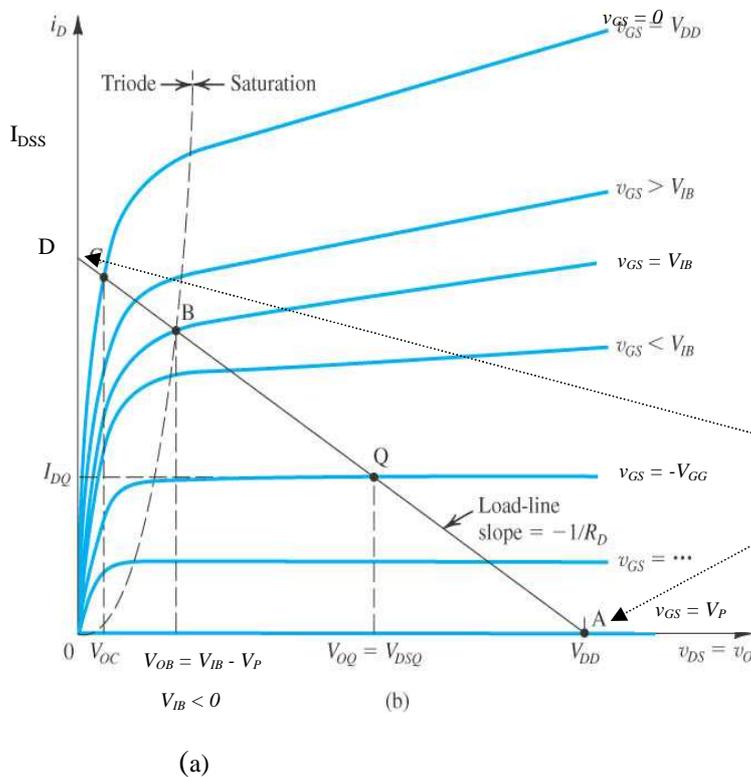
$$V_{DS} = V_{DD} - I_D \cdot R_D \quad (3.33)$$

y para tener en cuenta las condiciones que impone el MOSFET al considerar que el mismo opera en la región de saturación tenemos en cuenta sus ecuaciones características en dicha zona, es decir:

$$i_D = \frac{I_{DSS}}{V_P^2} \cdot (v_{GS} - V_P)^2 \quad \text{para todo} \quad V_{DS} > [(V_{GS} - V_P) > 0] \quad (3.30a)$$

La resolución del problema de verificación comprende por un lado la resolución del sistema de dos ecuaciones (3.32) y (3.30a) con dos incógnitas (V_{GS} e I_D) sumamente sencillo, para luego, por aplicación de la ecuación (3.33) comprobar si el supuesto cumplimiento de la condición de linealidad por operación en la región de saturación se cumple. Si ello ocurre entonces finalmente el punto de operación estático queda determinado por: $I_{DQ} = I_D$ de (3.30a), $V_{DSQ} = V_{DS}$ de (3.33) y $V_{GSQ} = V_{GS}$ de (3.32)

En la figura 3.30 se ha realizado una interpretación grafica de la solución detallada precedentemente. Se ha supuesto que las curvas características de salida dibujadas corresponden al transistor utilizado pudiéndose interpretar a las mismas como el condicionamiento que impone el transistor en su par de terminales de salida (para esta configuración: drenaje -D- y fuente -S-)



La ecuación (3.33) también puede escribirse como:

$$I_D = \frac{V_{DD} - V_{DS}}{R_D} \quad (3.33a)$$

y representa el condicionamiento de la malla de salida respecto de la ubicación del punto de funcionamiento estático Q. Si con la finalidad de combinar ambos condicionamientos representamos esta ecuación sobre las características de salida obtenemos la RECTA DE CARGA ESTÁTICA (RCE):

Punto D: $V_{DSD} = 0$, $I_{DD} = V_{DD}/R_D$

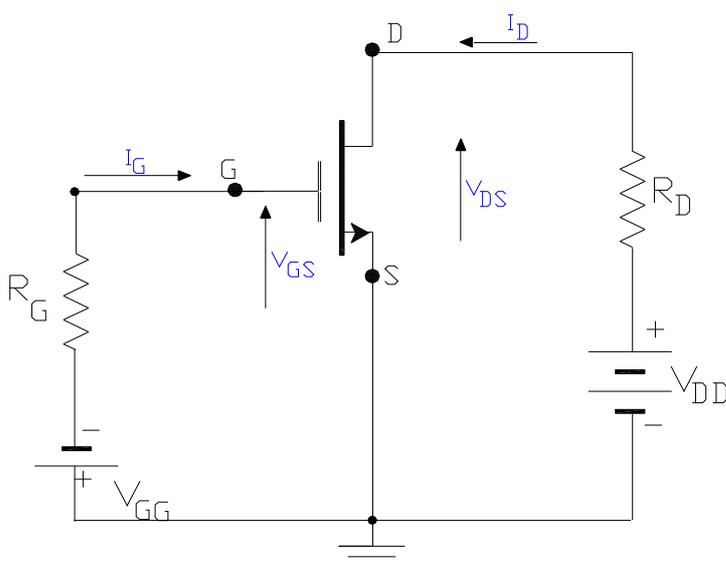
Punto A: $I_{DA} = 0$, $V_{DSA} = V_{DD}$

Si a este resultado además lo combinamos con el condicionamiento de la malla de entrada, representada por la ecuación (3.32) entonces obtenemos el punto Q

Figura 3.30 a) procedimiento para el trazado de la RCE y ubicación del punto Q sobre b) las curvas características de salida para el MOSFET de canal permanente N (V_P es negativa) en fuente común

EJEMPLO 3.6

Verifique el punto de trabajo estático Q del transistor cuyo circuito de polarización así como los datos de los componentes integrantes del mismo se consignan en la figura 3.31. Cumplimentados los cálculos numéricos se requiere también interpretar gráficamente los resultados obtenidos.



En el circuito indicado $V_{DD} = 15 \text{ V}$, $V_{GG} = 1 \text{ V}$
 $R_G = 1 \text{ M}\Omega$ y $R_D = 1 \text{ K}\Omega$

Supongamos que el MOSFET presente las siguientes características: $V_{(BR)GSS} = 25 \text{ V}$, $V_p = -4 \text{ V}$ e $I_{DSS} = 16 \text{ mA}$

Figura 3.31 Circuito y datos para el Ejemplo 3.6

Solución

En cuanto a la especificación $V_{(BR)GSS} = 25 \text{ V}$ se trata de la tensión de ruptura de la juntura en inversa que hemos denominado como efecto de avalancha débil en la sección 3.2.6. Es bajo dicha nomenclatura que se la suele encontrar especificada en las hojas de datos de los transistores NMOS. En nuestro caso la máxima diferencia de potencial que aplicamos a dicha juntura es $V_{DD} + V_{GG} = 16 \text{ V}$ y por lo tanto bastante alejada de aquel valor máximo (seguridad). En circuitos con carga resistiva, tal como el analizado los diseñadores suelen tomar un factor de seguridad comprendido entre 0,65 y 0,75 de modo que bajo las peores condiciones dicha juntura polarizada en forma inversa no alcance mas que un 65 % o 75 % de la $V_{(BR)GSS}$ en ocasiones también llamada $V_{(BR)DSS}$.

Resolvemos de acuerdo a lo precedente:

$$\text{Por (4.32)} \quad V_{GS} = -V_{GG} = -1 \text{ V}$$

Suponiendo operación en la región de saturación, por (3.30a) calculamos

$$I_D = \frac{I_{DSS}}{V_p^2} (V_{GS} - V_p)^2 = 1 \cdot 10^{-3} \cdot (-1 + 4)^2 = 9 \text{ mA}$$

$$\text{si se cumpliera que: } v_{DS} > [(v_{GS} - V_p) > 0]$$

Entonces aplicando la ecuación (3.32):

$$V_{DS} = V_{DD} - I_D \cdot R_D = 15 - 9 \cdot 1 = 6 \text{ V}$$

Comprobándose que: al ser $(V_{GS} - V_p) = -1 + 4 = 3 \text{ V}$

mientras que $V_{DS} = 6 \text{ V}$ el supuesto de operación en saturación es correcto, por lo que el punto de polarización es:

$$Q \begin{cases} I_{DQ} = 9 \text{ mA} \\ V_{GSQ} = -1 \text{ V} \\ V_{DSQ} = 6 \text{ V} \end{cases}$$

Como del transistor utilizado en el ejemplo los únicos datos de que disponemos son los que se transcribieron mas arriba procederemos a realizar las interpretaciones graficas sobre un plano $i_D - v_{DS}$ genérico

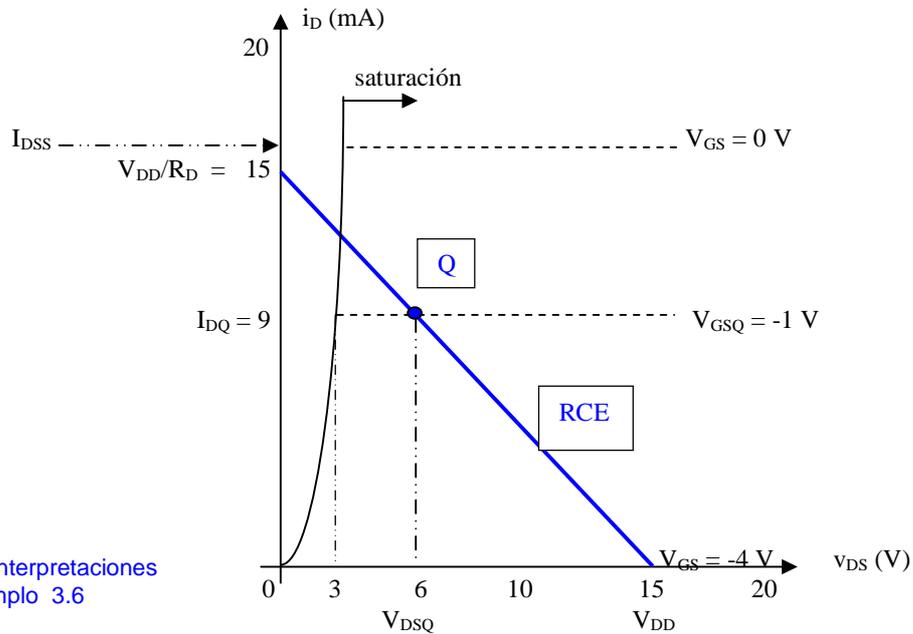


Figura 3.32 Interpretaciones graficas del Ejemplo 3.6

EJEMPLO 3.7

Verificaremos ahora la operación del MOSFET de canal N permanente en modo de refuerzo. Para ello considere el circuito de la figura 3.33 y los datos que se consignan seguidamente

En el circuito indicado $V_{DD} = 18 \text{ V}$, $V_{GG} = 1,5 \text{ V}$ $R_G = 1 \text{ M}\Omega$ y $R_D = 0,5 \text{ K}\Omega$

Supongamos que el MOSFET presente las siguientes características: $V_{(BR)GS} = 30 \text{ V}$, $V_p = -2 \text{ V}$ e $I_{DSS} = 6 \text{ mA}$

Como $I_G = 0$ $V_{GS} = +V_{GG} = +1,5 \text{ V}$

si se cumpliera que: $v_{DS} > [(V_{GS} - V_p) > 0]$

$$I_D = \frac{I_{DSS}}{V_p^2} (V_{GS} - V_p)^2$$

Reemplazando los valores dados como dato

$$I_D = \frac{6 \cdot 10^{-3}}{2^2} [1,5 - (-2)]^2 = 18,4 \text{ mA}$$

Luego en la malla de salida

$$V_{DS} = V_{DD} - I_D \cdot R_D = 18 - 9,2 = 8,8 \text{ V}$$

Comprobamos que al ser

$$(V_{GS} - V_p) = +1,5 - (-2) = 3,5 \text{ V}$$

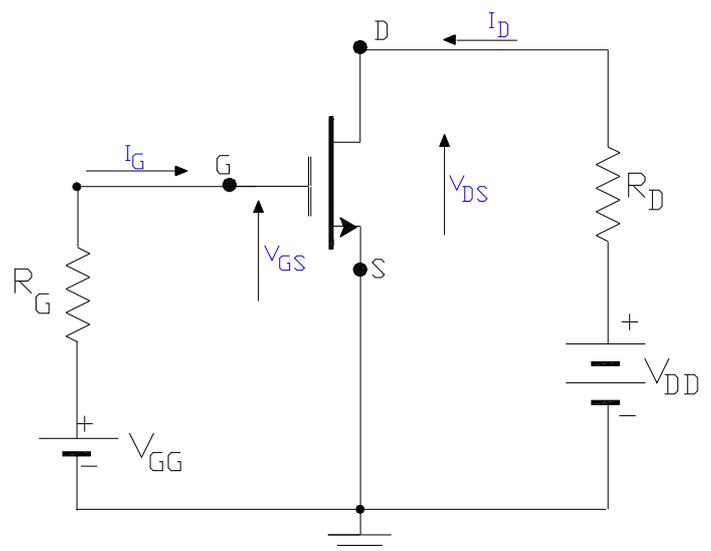


Figura 3.33 Circuito para el Ejemplo 3.7

y dado que $V_{DS} = 8,8 \text{ V}$ resulta mayor se cumple el supuesto de operación en saturación por lo que:

$$Q \begin{cases} I_{DQ} = 18,4 \text{ mA} \\ V_{GSQ} = +1,5 \text{ V} \\ V_{DSQ} = 8,8 \text{ V} \end{cases}$$

3.5.2 Obtención grafica de la característica de transferencia

Imaginemos que en el circuito de la figura 3.31 y por acción de una fuente de excitación exterior se hiciese variar la tensión v_{GS} por una señal cuya variación temporal fuese del tipo triangular. Observe que a pesar de que la acción básica de control del MOSFET es que los cambios en v_{GS} (en este caso considerada como tensión de entrada v_I) dan lugar a cambios en i_D , estos cambios producen en R_D la correspondiente tensión de señal de salida v_O .

$$v_O = v_{DS} = V_{DD} - i_D \cdot R_D \quad (3.34)$$

De esta manera el amplificador de transconductancia se convierte en uno de tensión. Por ultimo tenga bien presente que es preciso que el amplificador cuente con una fuente de alimentación de C.C. para polarizar al MOSFET y suministrarle la potencia de C.C. que el mismo se encargara de convertir en potencia de señal.

En el circuito antes mencionado para determinar la tensión de salida v_O para diversos valores de la tensión de entrada v_I (es decir para determinar la **característica de transferencia de tensiones** del amplificador CS) se supondrá que v_I se encuentra comprendida entre 0 y V_P y para conocer mas a fondo la operación del circuito, se determinara su característica de transferencia en forma grafica.

De forma similar a lo analizado para la operación en C.C., ahora dinámicamente, para esta gran señal, la operación del circuito de fuente común esta condicionada por la característica $i_D - v_{DS}$ del MOSFET de la figura 3.30 b) y por la ecuación de Kirchoff de la malla de salida:

$$v_{DS} = V_{DD} - i_D \cdot R_D$$

que representada en la misma característica $i_D - v_{DS}$ del MOSFET da lugar a la recta de carga para operación a gran señal que como tiene la misma pendiente de la R.C.E. y debe contener al punto de señal cero o punto Q resulta ser coincidente con aquella.

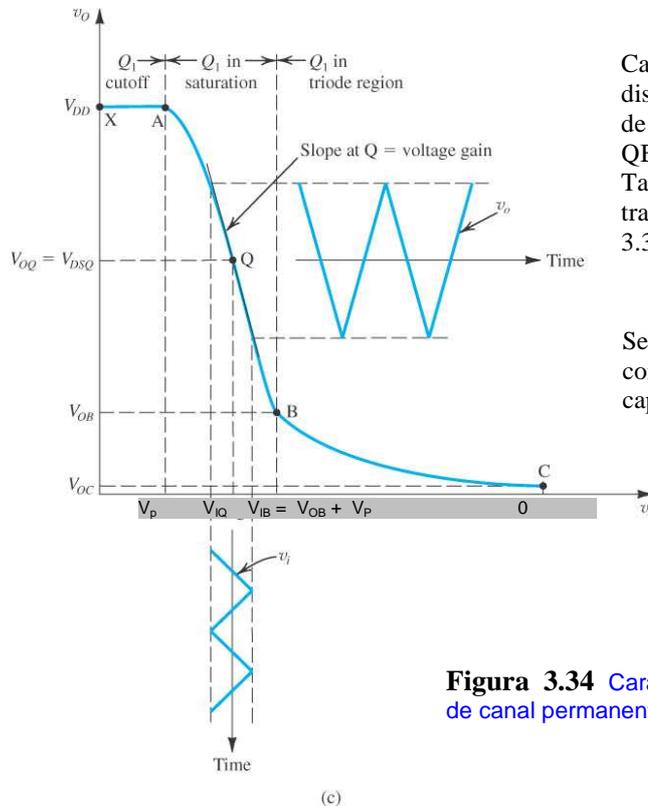
Ahora se utiliza la construcción grafica de la figura 3.30 b) para determinar v_O (igual a v_{DS}) para cada valor dado de v_I ($v_{GS} = v_I$). De manera específica, para cualquier valor dado de v_I , se localiza en la curva $i_D - v_{DS}$ correspondiente y se encuentra v_O a partir del punto de intersección de esta curva con la recta de carga.

En el aspecto cualitativo, el circuito funciona de la siguiente manera: debido a que $v_{GS} = v_I$ se ve que para $v_I < V_P$ (v_{GS} mas negativo que la tensión de bloqueo del canal) el transistor estará funcionando al corte, i_D será cero y $v_O = v_{DS} = V_{DD}$, la operación estará en el punto rotulado como A. Conforme v_I se hace menos negativo que V_P el transistor entra en conducción, i_D aumenta y v_O disminuye. Debido a que v_O será alto inicialmente, el transistor operará en la región de saturación. Esto corresponde a puntos a lo largo del segmento de la línea de carga de A hasta B y por supuesto pasando por Q. La operación en la región de saturación sigue hasta que v_O disminuye al punto en que queda debajo de un valor dado por

$$V_{DSsat} = v_{GS} - V_P \quad \text{en nuestro ejemplo} \quad V_{OB} = V_{IB} - V_P$$

en que el MOSFET entra en la región de operación del triodo. Esto se indica en la figura 3.30 b) con el punto B, que se encuentra en la intersección de la recta de carga y la curva que define la frontera entre las regiones de saturación y de triodo.

Luego para $v_I > V_{IB}$ el transistor entra mas a fondo en la región de triodo. Observe que debido a que las curvas características en la región de triodo se encuentran mas juntas, la tensión de salida disminuye lentamente hacia cero. Aquí se ha identificado un punto de operación C obtenido para $v_I = v_{GS} = 0$. La tensión de salida correspondiente V_{OC} suele ser muy pequeña. Esta determinación punto por punto de la característica de transferencia arroja como resultado la curva de transferencia mostrada en la figura 3.34.



Cabe observar que se han delineado sus tres segmentos distintivos, cada uno correspondiente a una de las tres regiones de operación del MOSFET: corte – XA , saturación – AQ y QB y triodo – BC.

También se han rotulado los puntos críticos de la curva de transferencia, en correspondencia con los puntos de la figura 3.30 b)

Se sugiere al lector comparar estos resultados con los conceptos descritos en la sección 1.4.8 y ejemplo 1.2 del capítulo 1.

Figura 3.34 Característica de transferencia de un transistor NMOS de canal permanente polarizado en Q en modo de vaciamiento

3.5.3 Operación como amplificador lineal

Para operar el MOSFET como amplificador se utiliza el segmento de modo de saturación de la curva de transferencia. El dispositivo se polariza en el punto localizado en algún lugar cerca de la parte media de la curva: Q es un buen ejemplo de un punto de polarización apropiado. Al punto de polarización de C.C. también se lo denomina punto de reposo. Luego se superpone la tensión de señal que debe amplificarse v_i , a la tensión de reposo V_{IQ} como se muestra en la figura 3.36. Al mantener v_i lo suficientemente pequeña como para restringir la operación a un segmento casi lineal de la curva de transferencia, la tensión de señal de salida v_o tendrá la misma forma de señal que v_i , excepto que será mayor por un factor igual a la ganancia de tensión del amplificador polarizado en Q, A_V , donde

$$A_V = \left. \frac{dv_o}{dv_i} \right|_{v_i = V_{IQ}}$$

Por lo tanto, la ganancia de tensión es igual a la pendiente de la curva de transferencia en el punto de polarización Q. Cabe observar que dicha pendiente es negativa y, por lo tanto, el amplificador básico CS posee la característica de invertir a la señal o bien introducir un desfase de 180° entre la tensión de salida comparada con la de entrada. Esto también debe ser evidente en las formas de señal de v_i y de v_o mostradas en la misma figura 3.35. Debe resultar obvio que si la amplitud de la señal de entrada v_i aumenta, la señal de salida se distorsionará porque la operación ya no estará restringida a un segmento casi lineal de la curva de transferencia.

Volveremos con la operación con señal débil del MOSFET próximamente. Sin embargo, mientras llega ese momento es necesario hacer una observación importante acerca de la selección de un lugar apropiado para el punto de polarización Q. Debido a que la señal de salida estará superpuesta al voltaje de C.C. en el drenaje V_{OQ} o bien V_{DSQ} , es importante que V_{DSQ} tenga un valor apropiado que permita la excursión simétrica requerida para la señal a la salida. Es decir V_{DSQ} debe ser menor que V_{DD} y mayor que V_{OB} en una cantidad suficiente para permitir una excursión hacia el corte y una excursión hacia la región de triodo requerida de la señal de salida. Si V_{DSQ} esta demasiado cerca de V_{DD} los picos positivos

de las señales de salida podrían alcanzar a V_{DD} y recortarse, porque el MOSFET dejaría de conducir (entraría en la región de corte) durante parte del ciclo. En esta situación se dice que el circuito no tiene suficiente excursión hacia el corte. De manera similar, si V_{DSQ} está demasiado cerca de la frontera de la región de triodo, el MOSFET entraría en ésta por la parte del ciclo cercana a los picos negativos de la señal de salida, lo que daría como resultado una salida distorsionada. En este caso se dice que el circuito no tiene suficiente excursión hacia la zona de triodo. Por último es importante observar que, aunque se hacen estos comentarios sobre la selección del lugar del punto de polarización en el contexto de la curva de transferencia determinada, el diseñador del circuito también tiene que decidir el tipo de topología que utilizará para lograr dicho fin y como veremos todo ello se facilitara si en lugar de trabajar sobre la curva de transferencia se opera directamente sobre la familia de curvas características de salida para fuente común (plano $i_D - v_{DS}$).

3.5.3 Autopolarización para modo de vaciamiento

Como se menciona en la sección anterior, un paso esencial en el diseño de un circuito amplificador MOSFET es el establecimiento de un punto de operación de C.C. apropiado para el transistor. A este paso se le conoce como polarización o diseño de la polarización. Un punto de operación apropiado o punto de polarización se caracteriza por una corriente de drenaje de C.C. estable y predecible, I_D , y por una tensión de drenaje a fuente de C.C., V_{DS} , que asegura la operación en la región de saturación para todos los niveles de señal de entrada esperados.

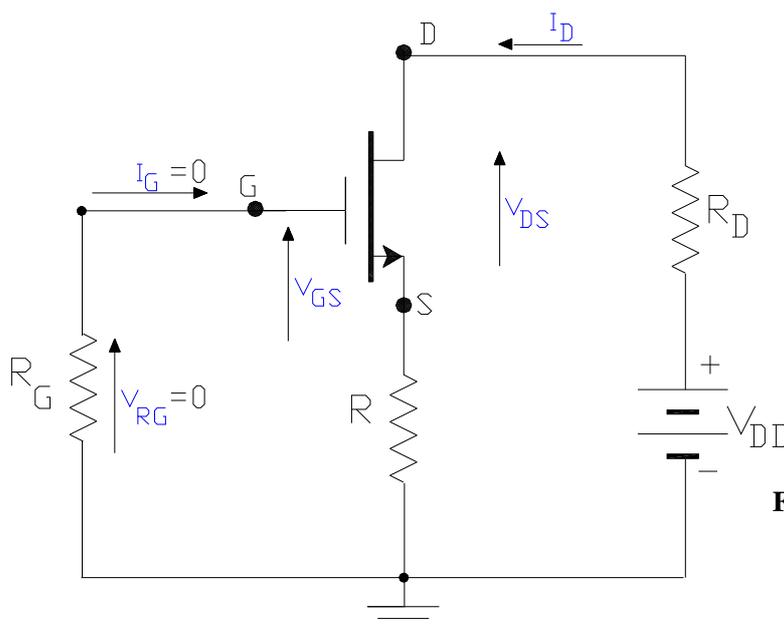
El circuito de polarización presentado en la figura 3.31 como se vio, resulta adecuado para polarizar a un MOSFET en modo de vaciamiento, sin embargo se podría criticar su topología en el sentido de que, nada mas que para lograr que el transistor se polarice adecuadamente, hace utilización de dos fuentes de alimentación, una que hemos llamado V_{DD} y la otra denominada V_{GG} lo cual lo configura como un circuito de polarización poco práctico.

La figura 3.35 presenta una variante circuital para lograr la polarización de un transistor NMOS en modo de vaciamiento que utiliza una sola fuente de alimentación. Puede advertirse que en comparación con el anterior circuito de polarización se ha suprimido la fuente de alimentación V_{GG} y a cambio de ello se ha incorporado un nuevo resistor en el circuito de fuente que llamamos R.

Recordemos nuevamente que en los transistores MOS la corriente de compuerta es nula y que el punto de polarización Q debe satisfacer simultáneamente distintos condicionamientos que le imponen la característica tensión corriente del transistor y las ecuaciones de Kirchoff de las mallas en que el mismo se encuentra conectado. Entonces en este nuevo circuito la ecuación de la malla compuerta – fuente resulta:

$$V_{GS} = -I_D \cdot R \quad (3.35)$$

En tanto la característica de transferencia del MOSFET suponiendo canal bloqueado en un punto:



Supongamos que en este circuito: $V_{DD} = 15\text{v}$; $R_D = 1\text{ K}$; $I_{DSS} = 10\text{ mA}$; $V_P = -4\text{v}$ y $R = 220\Omega$;

Figura 3.35 Circuito de autopolarización para modo de vaciamiento

$$I_D = \frac{I_{DSS}}{V_P^2} \cdot (V_{GS} - V_P)^2 \quad \text{para todo} \quad V_{DS} > [(V_{GS} - V_P) > 0] \quad (3.30a)$$

Entonces el punto Q, a través de sus componentes I_{DQ} y V_{GSQ} debe satisfacer simultáneamente las ecuaciones (3.35) y (3.30a), por lo que reemplazando los valores de las constantes conocidas en dichas ecuaciones se tendrá:

$$V_{GS} = -I_D \cdot 220 \quad \text{e} \quad I_D = 0,625 \cdot 10^{-3} \cdot (V_{GS} + 4)^2$$

Si optamos por resolver por aproximaciones sucesivas por prueba y error, construimos el siguiente cuadro resumen de valores:

V_{GS} (V)	-1,5	-1	-1,2	-1,13
I_D (mA) (4.30a)	3,9	5,6	4,9	5,14
I_D (mA) (4.35)	6,8	4,5	5,45	5,14

de lo que se desprende que el par de valores que satisfacen ambas ecuaciones son $V_{GS} = -1,13 \text{ V}$ e $I_D = 5,14 \text{ mA}$. Entonces con estos valores se debe comprobar la condición de operación a canal bloqueado en un punto o como lo venimos llamando también, en saturación. Para ello incorporamos la condición que impone la nueva malla drenaje – fuente y en ella procedemos a reemplazar los valores de las constantes conocidas y el valor de la corriente recién calculada:

$$V_{DS} = V_{DD} - I_D \cdot (R_D + R) \quad (3.36)$$

por lo tanto $V_{DS} = 15 - 5,14 \cdot (1 + 0,22) = 8,7 \text{ V}$ mientras que $(V_{GS} - V_P) = -1,13 - (-4) = 2,87 \text{ V}$

y dado que $V_{DS} = 8,7 \text{ V}$ resulta mayor que $(V_{GS} - V_P) = 2,87 \text{ V}$ el supuesto de operación en saturación se cumple, por lo que:

$$Q \left\{ \begin{array}{l} I_{DQ} = 5,14 \text{ mA} \\ V_{GSQ} = -1,13 \text{ V} \\ V_{DSQ} = 8,7 \text{ V} \end{array} \right.$$

3.5.4 Influencia de la dispersión de fabricación – estabilización de la polarización

Si bien la solución propuesta es válida para polarizar en modo de vaciamiento, para el modo de refuerzo la autopolarización tal cual fue presentada no resultaría eficaz, ya que no podría proporcionar un $V_{GS} > 0$. Con lo visto hasta el presente esta modalidad de trabajo solo podría conseguirse con el circuito de las dos fuentes de alimentación invirtiendo la polaridad de la pila (V_{GG}) tal como aconteció en el circuito de la figura 3.33.

Antes de buscar otra solución que utilice una única fuente para la polarización en modo de refuerzo, trataremos la forma de incorporar al análisis a la dispersión de fabricación, que como ya se ha dicho, en estos componentes discretos, es tan importante como la que se registra en la mayoría de los componentes de circuito discreto (resistores, transistores bipolares, capacitores, etc.).

Se adelantó ya que en los MOSFETs de vaciamiento por ejemplo, la dispersión se manifiesta en que para una misma serie de fabricación de un mismo tipo de MOSFET estos se presentan con diferentes valores de tensión de bloqueo de canal y con distintos valores de corriente I_{DSS} . Es decir que tales parámetros se ubican dentro de una gama de variación comprendida entre:

$$V_{Pmin} - V_{Pmax} \quad e \quad I_{DSSmin} - I_{DSSmax}$$

Lo precedente indica que en la práctica no existe "una curva" de transferencia (a canal estrangulado) válida para un número "n" de transistores unipolares sino que se tendrá una "franja de transferencia", tal como la representada en la figura 3.36.

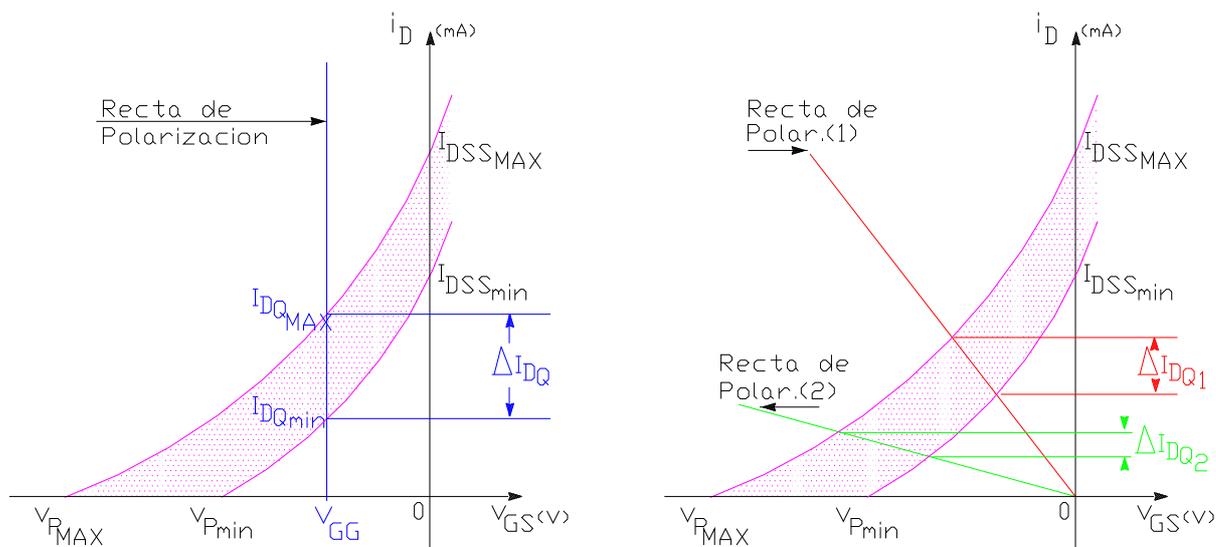


Figura 3.36 Influencia de la dispersión en los circuitos de polarización fija y en autopolarización para modo de vaciamiento

En los MOSFETs de canal inducido la dispersión de fabricación puede detectarse a través del rango de variación de la tensión de umbral V_T , lo que se traduce igualmente en que a los mismos se les puede adjudicar una franja de transferencia, similar a la representada en la figura pero trasladada sobre el eje de v_{GS} , sobre la porción de valores positivos. El siguiente análisis es entonces igualmente válido para cualquier tipo de MOSFET.

En la misma figura 3.36 también se ha representado la ecuación de la malla de entrada para el circuito que polariza en base a la utilización de dos fuentes de alimentación (figura 3.31.) y que arroja como resultado una recta vertical trazada por el valor $V_{GSQ} = -V_{GG}$ (polarización fija). De acuerdo con los conceptos adquiridos como el punto de polarización debe satisfacer simultáneamente tanto a la curva de transferencia como a la recta de polarización, el punto Q del MOSFET surge como intersección de la recta antes hallada con la franja de transferencia debido a la dispersión.

Se verifica que el resultado podrá ubicarse entre un valor I_{DQMAX} y otro I_{DQmin} , es decir que habrá una indeterminación ΔI_{DQ} . Dicha indeterminación es tan importante como para producir distorsión de la señal debido a que las excursiones de señal pueden tener lugar en las regiones del corte y de triodo.

Si mas tarde consideramos la misma característica pero ahora correspondiente al circuito de autopolarización representado en la figura 3.35., para el mismo la ecuación de su malla de entrada resultó ser la expresión (3.35) que seguidamente se reproduce:

$$V_{GSQ} = -I_{DQ} \cdot R$$

y que representada gráficamente en la figura 3.36. arroja como resultado una nueva recta, que pasa ahora por el origen de coordenadas ($V_{GS} = 0 ; I_D = 0$) y posee una pendiente negativa e inversamente proporcional a R, tal como la identificada Recta de Polarización (1) en dicha figura.

Para una situación genérica, tal como la considerada, se observa que el solo hecho de disponer una inclinación de la Recta de Polarización (en este caso recta de autopolarización) produce que el circuito presente una menor indeterminación en el valor de I_{DQ} (ΔI_{DQ1}) frente a la misma dispersión de fabricación del MOSFET en comparación a la que se daba en el circuito anterior. Quiere decir que otra recta de polarización del tipo de la que en la misma figura 3.36 hemos llamado Recta de Polarización (2), es decir mas acostada respecto a la (1) (que implica una mayor resistencia de autopolarización R), presenta una ventaja aún superior, ya que como allí se observa, el correspondiente ΔI_{DQ2} es todavía menor. El inconveniente de esta última recta (2) es que nos obligaría a trabajar con una reducida corriente I_{DQ} que puede resultar inconveniente para el caso que nos ocupa.

Si bien las dispersiones relativas en ambos casos analizados no presentan significativa diferencia, lo interesante es que el principio de disminución del ΔI_{DQ} puede ser aprovechado y extendido, introduciendo una modificación en la malla de polarización de entrada, de modo de que simultáneamente esta disminución del ΔI_{DQ} no signifique una reducción en el valor absoluto de I_{DQ} . Frente al mismo transistor disperso ya estudiado y tal como se observa en la figura 3.37 dicha solución se presenta al considerar el caso de una Recta de Polarización señalada con (3) con la que, puede constatar, con el mismo nivel de I_{DQ} se consigue el menor ΔI_{DQ3} . Matemáticamente ya que la ecuación correspondiente a dicha nueva Recta de Polarización (3) responde a la forma:.

$$V_{GS} = V_{GG} - I_D \cdot R \tag{3.37}$$

la malla de entrada que la satisface vuelve a contener una adicional fuente de alimentación V_{GG} con una polaridad tal que para el caso de los canales N haga positiva a la compuerta G respecto de su fuente S, tal como se indica en el circuito de la figura 3.38.

La solución práctica como respuesta a la necesidad de utilizar solo una fuente de alimentación, surge de considerar a la rama compuesta por V_{GG} y R_G como el equivalente Thevenin de un circuito divisor resistivo de tensión conectado entre la misma fuente V_{DD} y el terminal de compuerta G, es decir de una topología totalmente idéntica a la ya estudiada en el Ejemplo 3.4, tal como se observa en el circuito de la figura 3.39c). En dicho circuito, lo dicho precedentemente puede verificarse fácilmente, aplicando el Teorema de Thevenin entre los terminales de compuerta G y tierra T, a lo largo de la malla integrada por la fuente V_{DD} y los resistores R_{G1} y R_{G2} , ya que se obtendría:

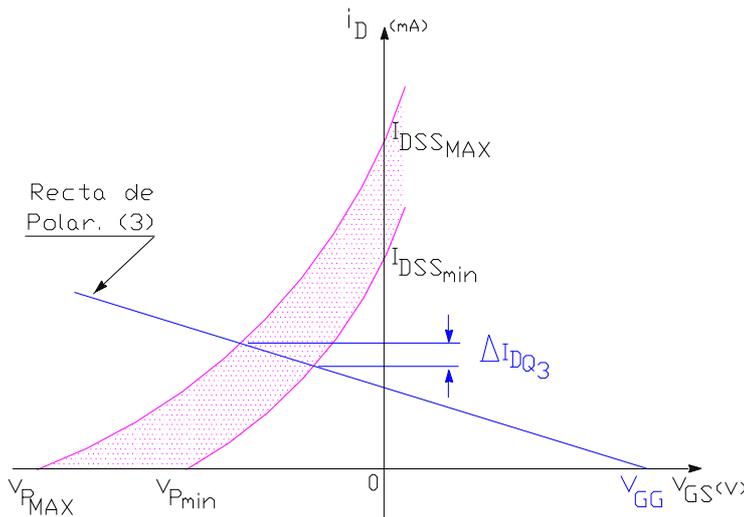


Figura 3.37 Recta de autopolarización y estabilización para modo de vaciamiento

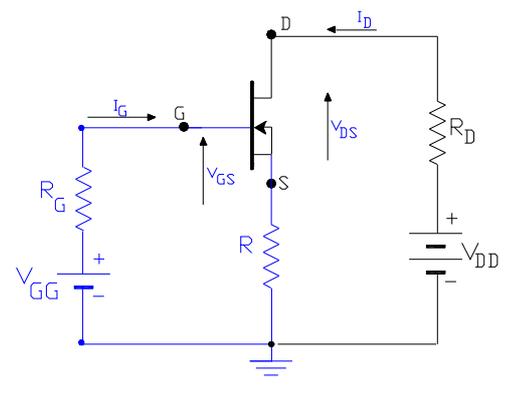


Figura 3.38 Circuito de autopolarización y estabilización que satisface la Recta (3)

$$V_{GT} = V_{GG} \cdot \frac{R_2}{R_1 + R_2} \quad (3.38.) \quad \text{y} \quad R_{GT} = \frac{R_1 \cdot R_2}{R_1 + R_2} \quad (3.39.)$$

con lo que la nueva ecuación de la malla de entrada del circuito equivalente al de la figura 3.39c) o ecuación de autopolarización resulta equivalente a la propuesta (3.37), es decir:

$$V_{GS} = V_{GT} - I_D \cdot R \quad (3.37a.)$$

Por otra parte, esta misma ecuación indica que el circuito se encuentra capacitado para polarizar tanto a un canal N como a un canal P (adaptando la polaridad de la fuente de alimentación V_{DD}) y para ambos casos ya sea en modo de vaciamiento [$V_{GT} < (I_D \cdot R)$] y por lo tanto $V_{GS} < 0$] o bien en modo de refuerzo [$V_{GT} > (I_D \cdot R)$] y por lo tanto $V_{GS} > 0$] con solo ajustar los valores de los componentes y así obtener la I_{DQ} requerida. Todavía más, con el mismo circuito puede imponerse un V_{GS} superior a una tensión de umbral o de arranque V_T de un eventual MOSFET de canal inducido situación que se representa en la misma figura 3.39 en su grafica b) por lo que el mismo circuito puede utilizarse para cualquier tipo de FET.

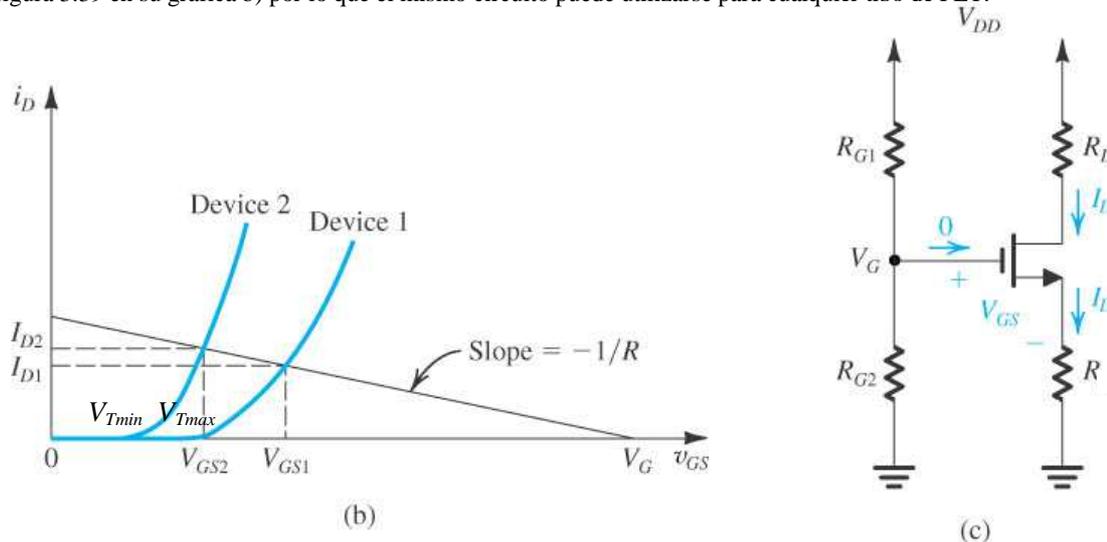


Figura 3.39 (c) Circuito de autopolarización y estabilización práctico que satisface la Recta (3) (b) Recta de autopolarización del mismo circuito polarizando a un MOSFET en modo de refuerzo.

Debido a que $I_G = 0$, puede decidirse que R_{G1} y R_{G2} sean muy grandes (en el orden del $M\Omega$), permitiendo que el MOSFET presente una gran resistencia de entrada a una fuente de señal que se conecte a la compuerta mediante un condensador de acoplamiento. Esta técnica de polarización resulta una excelente solución para los circuitos MOSFETS discretos ya que si en la ecuación (3.37a) V_{GT} o también llamada V_G es mucho mayor que V_{GS} , I_D estará determinada principalmente por los valores de V_G y R . Sin embargo, aunque V_G no sea mucho mayor que V_{GS} , el resistor R proporciona una *realimentación negativa*, lo que actúa para estabilizar el valor de la corriente de polarización. Para ver la manera en que se produce esto considere el caso en que I_D aumenta por alguna razón. En la ecuación (3.37a) si V_G es constante este aumento de I_D producirá una disminución de V_{GS} lo que en el transistor determina una baja de la corriente I_D , es decir un cambio opuesto al que se supuso inicialmente. Por ello puede concluirse que la acción de R es el mantenimiento de I_D lo mas constante posible. Esta acción de realimentación negativa de R le origina el nombre de resistencia de degeneración, efecto este que se apreciara mucho mejor mas adelante.

EJEMPLO 3.8

Es necesario diseñar el circuito de la figura 3.39c) para establecer una corriente de drenaje de C.C. de $I_D = 0,5 \text{ mA}$. El MOSFET es del tipo de refuerzo y esta especificado para tener $V_T = 1 \text{ V}$ y $B = 0,5 \text{ mA/V}^2$. Para mayor simplicidad omite el efecto de modulación de longitud de canal (es decir, suponga $\lambda = 0$). Utilice una fuente de alimentación $V_{DD} = 15 \text{ V}$. Calcule el porcentaje de variación en el valor de I_D obtenido cuando el MOSFET se reemplaza con otra unidad que tiene la misma constante B pero una $V_T = 1,5 \text{ V}$.

Solución

Como regla general para el diseño de este circuito clásico de polarización si no existe ninguna otra restricción o requerimiento, se eligen R_D y R para que sobre cada una de ellas y entre los terminales de drenaje y fuente del transistor (V_{DS}) se desarrolle una diferencia de potencial de C.C. de aproximadamente un tercio de la tensión de la fuente de alimentación. Así entonces a partir de la ecuación (3.36), considerando $V_{DS} = 0,33 V_{DD} = 5 \text{ V}$ y en consecuencia

$$R_D + R = \frac{V_{DD} - V_{DS}}{I_D} = \frac{15 - 5}{0,5 \cdot 10^{-3}} = 20 \text{ K}\Omega$$

y como sobre cada una de estas resistencias las caídas de C.C. también deben ser iguales a un tercio de la tensión de fuente

$$R_D = R = 10 \text{ K}\Omega$$

El valor requerido de V_{GS} surge de considerar la características de transferencia del MOSFET en la región de saturación, es decir

$$I_D = B \cdot (V_{GS} - V_T)^2 \quad \text{despejamos} \quad (V_{GS} - V_T) = \sqrt{\frac{I_D}{B}} = \sqrt{\frac{0,5}{0,5}} = 1 \text{ V}$$

Entonces al ser $V_{GS} = (V_{GS} - V_T) + V_T = 1 + 1 = 2 \text{ V}$
 Dado que $I_D \cdot R = 5 \text{ V}$ $V_G = V_{GS} + I_D \cdot R = 2 + 5 = 7 \text{ V}$ (también llamada V_{GT})

$$R_{G1} = \frac{V_{DD}}{V_G} R_{GT} \quad \text{y} \quad R_{G2} = \frac{V_{DD}}{V_{DD} - V_G} R_{GT}$$

y tomando R_{GT} del orden de 3,5 a 4 $\text{M}\Omega$ resultan $R_{G1} = 8 \text{ M}\Omega$ y $R_{G2} = 7 \text{ M}\Omega$

Observemos que para gran señal este punto de polarización permite una excursión máxima hacia el corte de 5 V ($I_{DQ} \cdot R_D$) y una excursión máxima hacia la región de triodo, es decir hasta $(V_{GS} - V_T) = 1 \text{ V}$ y por lo tanto de 4 V .

Por último, si el transistor se reemplazara por otro que tiene $V_T = 1,5 \text{ V}$ el nuevo valor de la corriente I_D puede encontrarse replanteando nuevamente las ecuaciones de malla de entrada y de transferencia del MOSFET, de la manera siguiente:

$$V_{GS} = 7 - I_D \cdot 10^4 \quad \text{e} \quad I_D = 0,5 \cdot 10^{-3} \cdot (V_{GS} - 1,5)^2$$

y al resolver este sistema de dos ecuaciones con dos incógnitas se obtiene:

$$I_D = 0,455 \text{ mA} \quad \text{y} \quad V_{GS} = 2,45 \text{ V}$$

Por lo tanto la variación en la corriente I_D es: $\Delta I_D = 0,5 - 0,455 = 0,045 \text{ mA}$ que corresponde a un -9% de variación.

EJERCICIO

3.16 Considere que el MOSFET utilizado en el ejemplo 3.8 se incluye en el circuito de polarización fija de la figura 3.33. Encuentre el valor requerido de V_{GS} para establecer una corriente de polarización $I_D = 0,5 \text{ mA}$. Recuerde que los parámetros del componente son $V_T = 1 \text{ V}$ y $B = 0,5 \text{ mA/V}^2$ con $\lambda = 0$. ¿Cuál es el porcentaje de cambio en I_D obtenido cuando se reemplaza el transistor con otro que tiene $V_T = 1,5 \text{ V}$?

Resp. $V_{GS} = 2 \text{ V}$, -75%

D3.17 Diseñe el circuito de la figura 3.40 para que opere con una corriente de drenaje de C.C. de $0,5 \text{ mA}$ y $V_{DT} = 2 \text{ V}$. Sean $V_T = 1 \text{ V}$, $B = 0,5 \text{ mA/V}^2$, $\lambda = 0$, $V_{DD} = V_{SS} = 5 \text{ V}$. Utilice valores de resistores estándar de 5% (consulte el apéndice G) y proporcione los valores resultantes de I_D y V_{DS} . Además determine el porcentaje de variación de I_D si

al cambiar el transistor $V_T = 1,5 \text{ V}$.

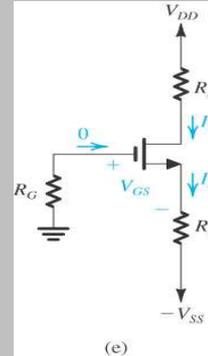


Figura 3.40 Circuito para el Ejercicio D3.17

Resp. $R_D = R_S = 6,2 \text{ K}\Omega$, $I_D = 0,49 \text{ mA}$, $V_{DS} = 3,92 \text{ V}$. Es posible seleccionar R_G en el orden de 1 a $10 \text{ M}\Omega$.
14,8 %

3.5.5 Polarización mediante un resistor de retroalimentación de drenaje a compuerta

En la figura 3.41 se muestra un diseño de polarización con componentes discretos simple y efectivo que utiliza un resistor de realimentación conectado entre el drenaje y la compuerta. Aquí la resistencia de realimentación R_G es grande (por lo general en el orden del $\text{M}\Omega$) y obliga a que la tensión de la compuerta sea igual que la del drenaje (porque $I_G = 0$). Por lo tanto se puede escribir

$$V_{GS} = V_{DS} = V_{DD} - I_D \cdot R_D$$

En este caso el transistor opera en la región de saturación ya que al ser $V_{GS} = V_{DS}$ se cumple la condición necesaria para que ello ocurra, y si reescribimos la precedente ecuación con la forma de

$$V_{DD} = V_{GS} + I_D \cdot R_D \quad (3.38)$$

Se puede observar que el circuito posee una ecuación de polarización similar a la ecuación (3.37) del circuito de auto polarización de la figura 3.38. Por lo tanto aquí también, si I_D cambia por alguna razón, por ejemplo aumenta, entonces la ecuación (3.38) indica que V_{GS} debe disminuir. La reducción en V_{GS} a su vez causa una disminución en I_D , un cambio que tiene sentido opuesto al que se supuso originalmente. Por lo tanto, la realimentación negativa, o degeneración, proporcionada por R_G funciona para mantener el valor de I_D lo mas constante posible.

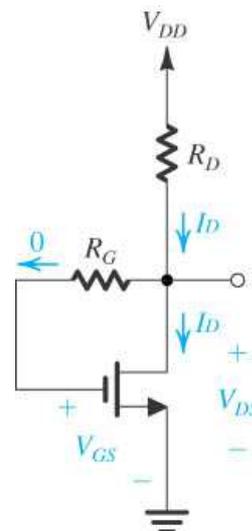


Figura 3.41 Polarización del MOSFET empleando una resistencia grande entre drenaje y compuerta R_G

El circuito de la figura 3.41 puede utilizarse como amplificador CS aplicándosele la señal de excitación de entrada a la compuerta mediante un condensador de acoplamiento, de modo que no perturbe las condiciones de polarización establecidas. La señal de salida amplificada en el drenaje se puede acoplar a otra parte del circuito, nuevamente mediante un condensador. Se analizara este tipo de amplificador CS mas adelante y se comprenderá que este circuito tiene la desventaja de una excursión mas bien limitada de la tensión de señal de salida.

3.5.6 Polarización empleando una fuente de corriente constante

El esquema más efectivo para la polarización de un amplificador MOSFET es el que utiliza una fuente de corriente constante. En la figura 3.42a) se muestra este tipo de diseño aplicado a un MOSFET discreto. Aquí R_G (por lo general en el orden del $M\Omega$) establece un potencial de masa de C.C. en la compuerta y presenta una resistencia grande a una fuente de señal de entrada que puede acoplarse capacitivamente al terminal de compuerta. Por su parte el resistor R_D tiene como objetivo establecer una tensión de valor apropiado entre drenaje y fuente para permitir una excursión de señal tal como fuese necesario, mientras asegura que el transistor permanezca siempre operando en la región de saturación.

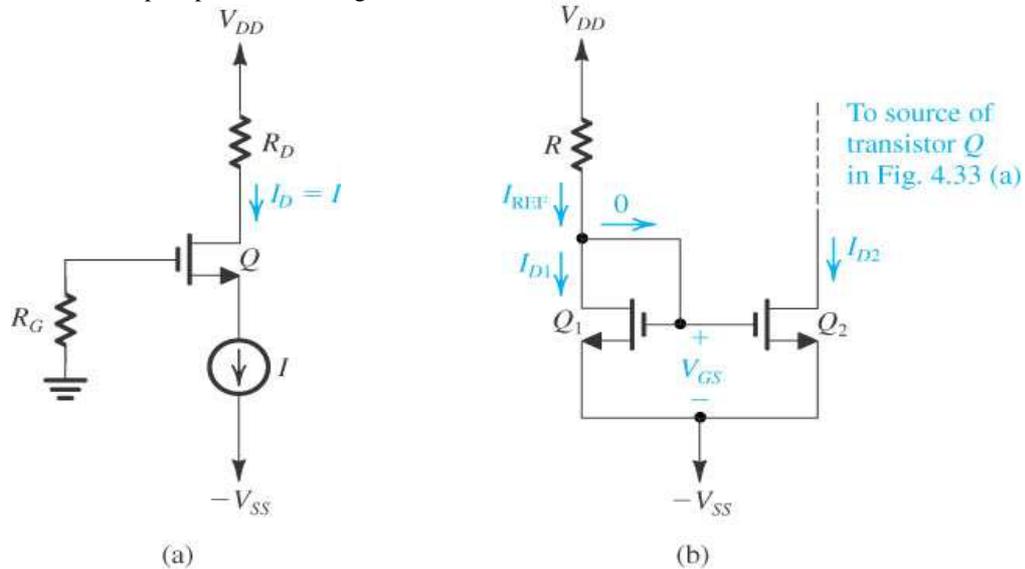


Figura 3.42 (a) Polarización del MOSFET empleando una fuente de corriente constante I . (b) Fuente de corriente constante tipo espejo

Un circuito para la concreción de la fuente de corriente constante I se muestra en la figura 3.42b). La esencia del circuito es el transistor Q_1 , cuyo drenaje se encuentra cortocircuitado con compuerta y, por lo tanto, opera en la región de saturación, de manera que

$$I_{D1} = B_1 \cdot (V_{GS} - V_T)^2 \tag{3.39}$$

donde se ha despreciado la modulación de la longitud de canal (es decir, se supuso $\lambda = 0$). La corriente del drenaje de Q_1 es impuesta por la fuente de alimentación V_{DD} y el resistor R , ya que debido a que las corrientes de compuerta son nulas

$$I_{D1} = I_{REF} = \frac{V_{DD} - V_{SS} - V_{GS}}{R} \tag{3.40}$$

donde la corriente que pasa por el resistor R se considera la *corriente de referencia* de la fuente de corriente y se denomina I_{REF} . Dados los valores de los parámetros de Q_1 y un valor deseado para I_{REF} , se pueden emplear las ecuaciones (3.39) y (3.40) para determinar el valor de R . Ahora consideremos el transistor Q_2 : tiene el mismo V_{GS} que Q_1 , por lo tanto, si se supone que esta operando en saturación, su corriente de drenaje, que es la corriente deseada I de la fuente de corriente, será:

$$I = I_{D2} = B_2 \cdot (V_{GS} - V_T)^2 \tag{3.41}$$

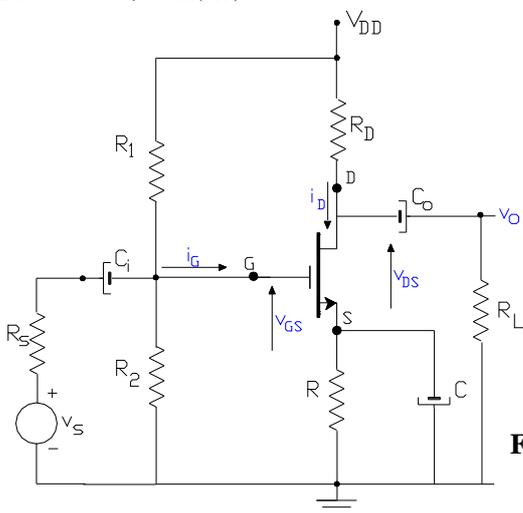
donde se despreció la modulación de la longitud de canal. Las ecuaciones (3.40) y (3.41) permiten relacionar a la corriente I con la de referencia I_{REF}

$$I = I_{REF} \frac{B_2}{B_1} \tag{3.42}$$

Por lo tanto, I esta relacionada con I_{REF} por el cociente de las proporciones dimensionales de Q_1 y Q_2 . Si ambos transistores fuesen iguales entonces las dos corrientes resultan idénticas. Este circuito, conocido como **fuelle de corriente espejo** o simplemente **espejo de corriente**, es muy popular en el diseño de amplificadores MOS de CI y se estudiará con detalle en el capítulo 6.

EJEMPLO 3.9

Se desea verificar el comportamiento del circuito amplificador tipo fuente común (CS) de la figura 3.43, determinando su punto de polarización y su capacidad de excursión simétrica máxima e interpretando el mecanismo de la amplificación sobre la familia de curvas características de salida del transistor utilizado. El circuito tiene los siguientes elementos constitutivos: $V_{DD} = 20\text{ V}$, $R_1 = 2\text{ MOhm}$, $R_2 = 470\text{ KOhm}$, $R = 2,7\text{ KOhm}$, $R_D = 3,3\text{ KOhm}$, $R_L = 10\text{ KOhm}$ y $R_S = 40\text{ KOhm}$ y para el MOSFET de Canal Permanente N consideraremos que sus parámetros típicos son: $BV_{DSS} = 35\text{ V}$, $I_{DSS} = 5\text{ mA}$ y $V_{GS(OFF)} = -4\text{ V}$.



Solución:

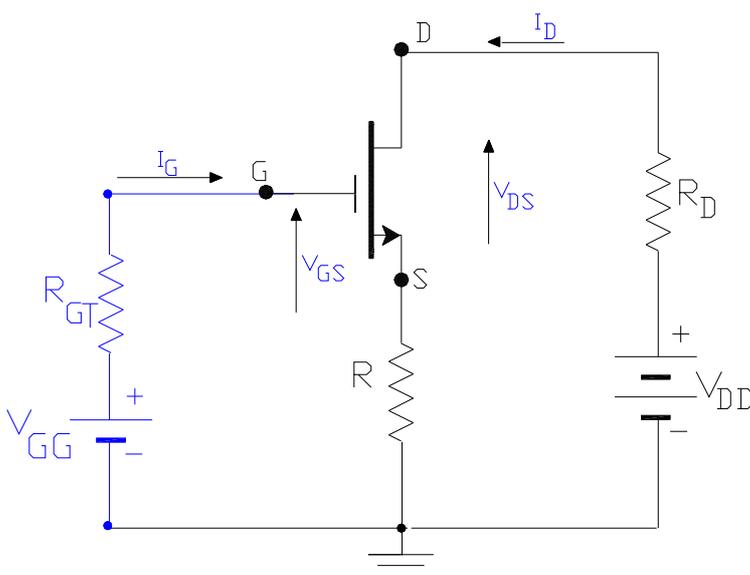
1) Circuito Equivalente Estático:

$$V_{GG} = V_{DD} \cdot [R_2 / (R_1 + R_2)] = 3,8\text{ V}$$

$$R_{GT} = R_1 // R_2 = 380\text{ K}\Omega$$

Estas son las relaciones de equivalencia que nos permiten pasar a estudiar el circuito equivalente estático que se indica en la figura 3.44

Figura 3.43 Circuito para el Ejemplo 3.9



2) Verificación de la polarización:

$$(1) V_{GS} = V_{GG} - I_D \cdot R$$

$$V_{GS} = 3,8 - I_D \cdot 2700$$

$$(2) V_{GS} = V_P [1 - (I_D / I_{DSS})^{0,5}]$$

$$V_{GS} = -4 [1 - (I_D / 0,005)^{0,5}]$$

Resolviendo este sistema de dos ecuaciones rotuladas (1) y (2) se obtienen los correspondientes valores de I_D y V_{GS} . Un posible método es por aproximaciones sucesivas, para lo cual construimos el siguiente cuadro de valores :

Figura 3.44 Circuito equivalente estático

se comprueba que el NMOS opera en la región de saturación ya que $V_{DS} > (V_{GS} - V_P)$ y en consecuencia el punto Q verificado es: $I_{DQ} = 1,96 \text{ mA}$, $V_{GSQ} = -1,49\text{V}$ y $V_{DSQ} = 8,24\text{V}$

3) Interpretaciones gráficas sobre las Curvas características del MOSFET:

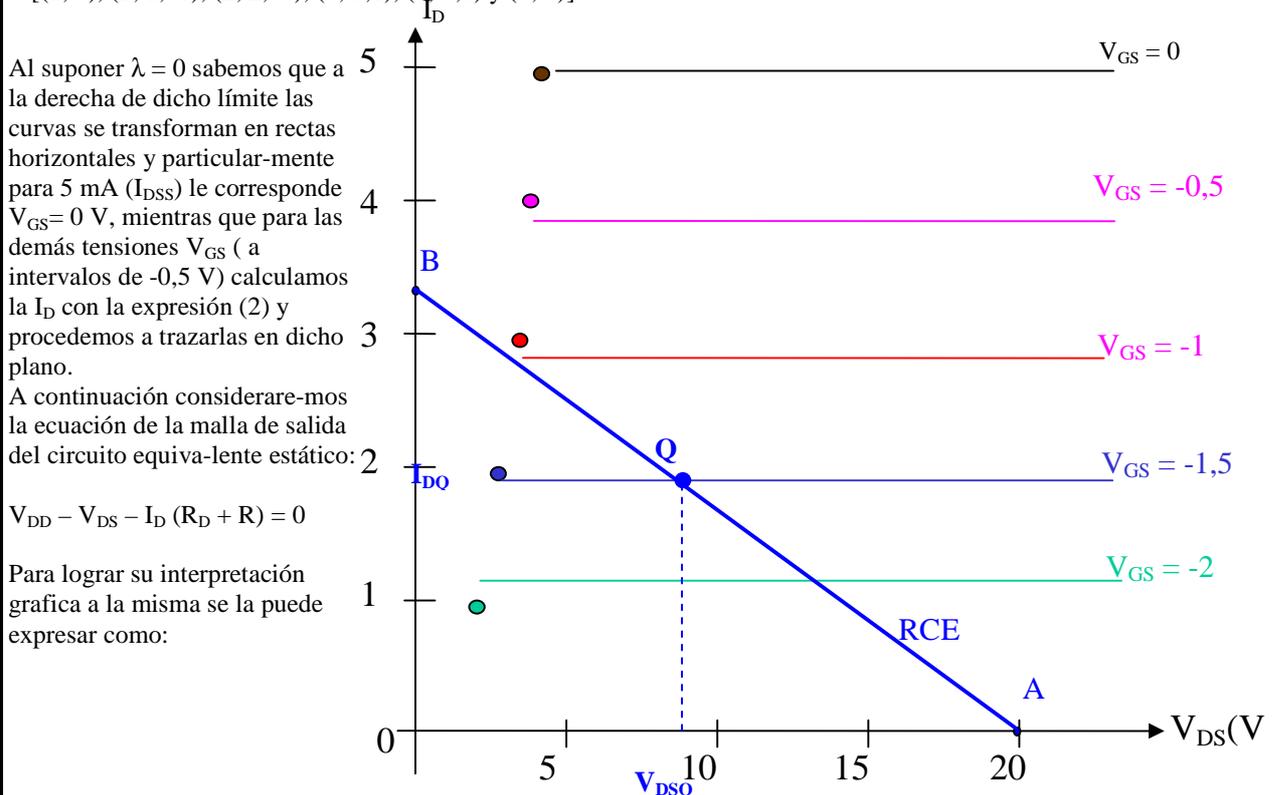
Atento la dispersión y a los efectos de realizar interpretaciones gráficas posteriores aproximaremos a:

$$I_{DQ} = 1,95 \text{ mA} , V_{GSQ} = -1,5 \text{ V} \text{ y } V_{DSQ} = 8,25\text{V}$$

A continuación construiremos las curvas características de salida en fuente común para nuestro transistor y en la zona activa y lineal. Para tal fin consideramos el par de ejes I_D , V_{DS} con un factor de escala que nos permita representar cómodamente el valor de la tensión de alimentación $V_{DD} = 20 \text{ V}$ y no menos del doble de la corriente de reposo (5 mA por ejemplo) y lo primero que haremos es ubicar el límite de la región de saturación del transistor considerando la condición de canal bloqueado en un punto es decir: $V_{DS} = V_{GS} - V_P$ por lo que para cada valor de I_D considerado, reemplazamos por el V_{GS} de la ecuación (2) usada anteriormente:

$$V_{DS} = \{V_P [1 - (I_D/I_{DSS})^{0,5}]\} - V_P = V_P (I_D/I_{DSS})^{0,5}$$

En la figura 3.45 puede observarse el mencionado plano y constatar los resultados obtenidos al tomar los valores enteros de 1, 2, 3, 4 y 5 mA de corriente I_D y la determinación de los puntos frontera que en el plano generan los puntos indicados [(0; 0), (1; 1,79), (2; 2,53), (3; 3,1), (4; 3,6) y (5; 4)]



Al suponer $\lambda = 0$ sabemos que a la derecha de dicho límite las curvas se transforman en rectas horizontales y particularmente para 5 mA (I_{DSS}) le corresponde $V_{GS} = 0 \text{ V}$, mientras que para las demás tensiones V_{GS} (a intervalos de $-0,5 \text{ V}$) calculamos la I_D con la expresión (2) y procedemos a trazarlas en dicho plano.

A continuación consideraremos la ecuación de la malla de salida del circuito equiva-lente estático:

$$V_{DD} - V_{DS} - I_D (R_D + R) = 0$$

Para lograr su interpretación grafica a la misma se la puede expresar como:

$$I_D = \frac{V_{DD} - V_{DS}}{R_D + R}$$

Figura 3.45 Interpretaciones graficas

En esta ecuación V_{DD} , R_D y R son constantes conocidas en este problema de verificación e I_D y V_{DS} son justamente los ejes del plano recién construido por lo que la mencionada ecuación se encuentra representada por una recta denominada **recta de carga estática**

(RCE), por lo que para trazarla elegimos el método de identificar los puntos de cruce de tal recta con los ejes de coordenadas, es decir:

$$V_{DSA} = V_{DD} = 20 \text{ V} \quad \text{e} \quad I_{DB} = \frac{V_{DD}}{R_D + R} = 3,33 \text{ mA}$$

Luego ingresando con el valor de $V_{GSQ} = -1,5 \text{ V}$ el único punto que satisface simultáneamente a las ecuaciones de malla consideradas y a las curvas características del transistor es el que resulta de la intersección de la R.C.E. con la recta horizontal correspondiente a dicho valor de tensión compuerta-fuente, por lo que proyectándolo sobre los ejes podemos comprobar que se obtienen como coordenadas los mismos valores de I_{DQ} y de V_{DSQ} calculados precedentemente.

4) A continuación pasaremos a estudiar el comportamiento dinámico del circuito amplificador fuente común que estamos verificando. Para tal fin lo primero que debemos realizar es el circuito equivalente para estas condiciones de operación, es decir para una señal, teniendo en cuenta que para su menor frecuencia de operación debe considerarse que todos los condensadores de acoplamiento y de "by pass" se comportan como cortocircuitos por lo que el circuito equivalente así obtenido se indica en la figura 3.46.

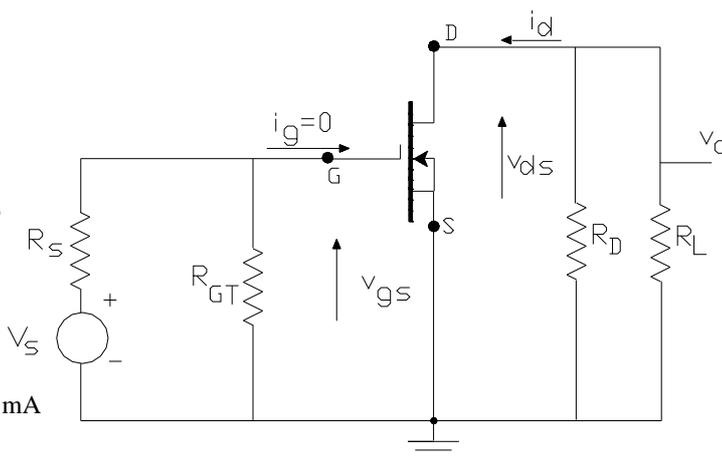
Puede comprobarse que en dicho circuito aprovechamos la definición de $R_{GT} = R_1 // R_2$ e introducimos el concepto de la resistencia de carga dinámica $R_d = R_D // R_L$ ya que en la malla de salida dinámica la ecuación de Kirchoff resulta:

$$v_o = v_{ds} \quad \text{y} \quad v_{ds} = -i_d \cdot (R_D // R_L) \quad \text{o} \quad v_{ds} = -i_d \cdot R_d$$

Esta resistencia equivalente, llamada R_d - Resistencia de Carga Dinámica, fija la pendiente de dicha RCD y atento a que la misma debe contener al punto Q, es posible trazarla por incrementos:

$$-i_d = \Delta I_D \quad \text{y eligiendo} \quad \Delta I_D = I_{DQ} = 1,95 \text{ mA}$$

$$\text{el correspondiente} \quad \Delta V_{DS} = I_{DQ} \cdot R_d = 4,84 \text{ V}$$



Estos incrementos se han trazado sobre las curvas características con las que veníamos realizando las interpretaciones gráficas arrojando como resultado un nuevo punto sobre el eje de abscisas, el que unido con el punto Q y continuado hacia valores de corrientes mayores determina una nueva recta de carga, la que mencionamos como R.C.D. que es el lugar geométrico de los puntos de trabajo para cada valor instantáneo de la señal. Este graficado se ha llevado a cabo en la figura 3.47 y representada en el anterior gráfico da lugar a la RECTA DE CARGA DINAMICA (R.C.D.)

$$R_d = R_D // R_L = 3,3 \text{ K} // 10 \text{ K} = 2,48 \text{ KOhm}$$

Dado que no existe corriente en la compuerta del Transistor:

$$v_{gs} = v_s \cdot [R_{GT} / (R_s + R_{GT})] = v_s \cdot$$

en consecuencia eligiendo una amplitud de señal $V_{smax} = 0,555 \text{ V}$ resulta $V_{gsmax} = 0,5 \text{ V}$ un valor adecuado para su representación grafica en la misma figura 3.47. El objetivo es visualizar gráficamente el mecanismo de la amplificación determinando la forma y amplitud de las componentes de señal en la salida del amplificador considerado.

Con esta finalidad en este método gráfico pasamos al tercer paso del teorema de superposición determinando los valores totales de tensiones y corrientes en el circuito amplificador.

Así, en la malla G-S:

$$V_{GS} = V_{GSQ} + V_{gsmax} \cdot \text{sen}(\omega t)$$

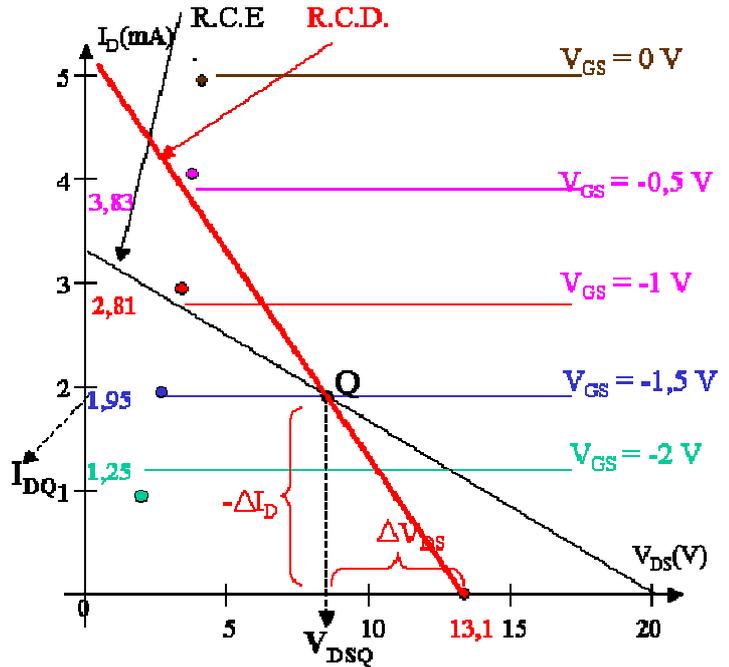


Figura 3.47 Trazado de la Recta de carga dinámica

y su representación en el plano arroja como resultado los oscilogramas que se han representado en la figura 3.48 ya que v_{gs} variará entre los valores de

$$V_{GSN} = V_{GSQ} - V_{gsmax} = -1,5 - 0,5 = -2 \text{ V} \quad \text{y} \quad V_{GSM} = V_{GSQ} + V_{gsmax} = -1,5 + 0,5 = -1 \text{ V}$$

generando sobre la RCD los puntos de máxima excursión denominados N y M respectivamente, resultado de la intersección de dicha RCD con las curvas características de salida del transistor correspondientes a dichos valores V_{GSN} y V_{GSM} .

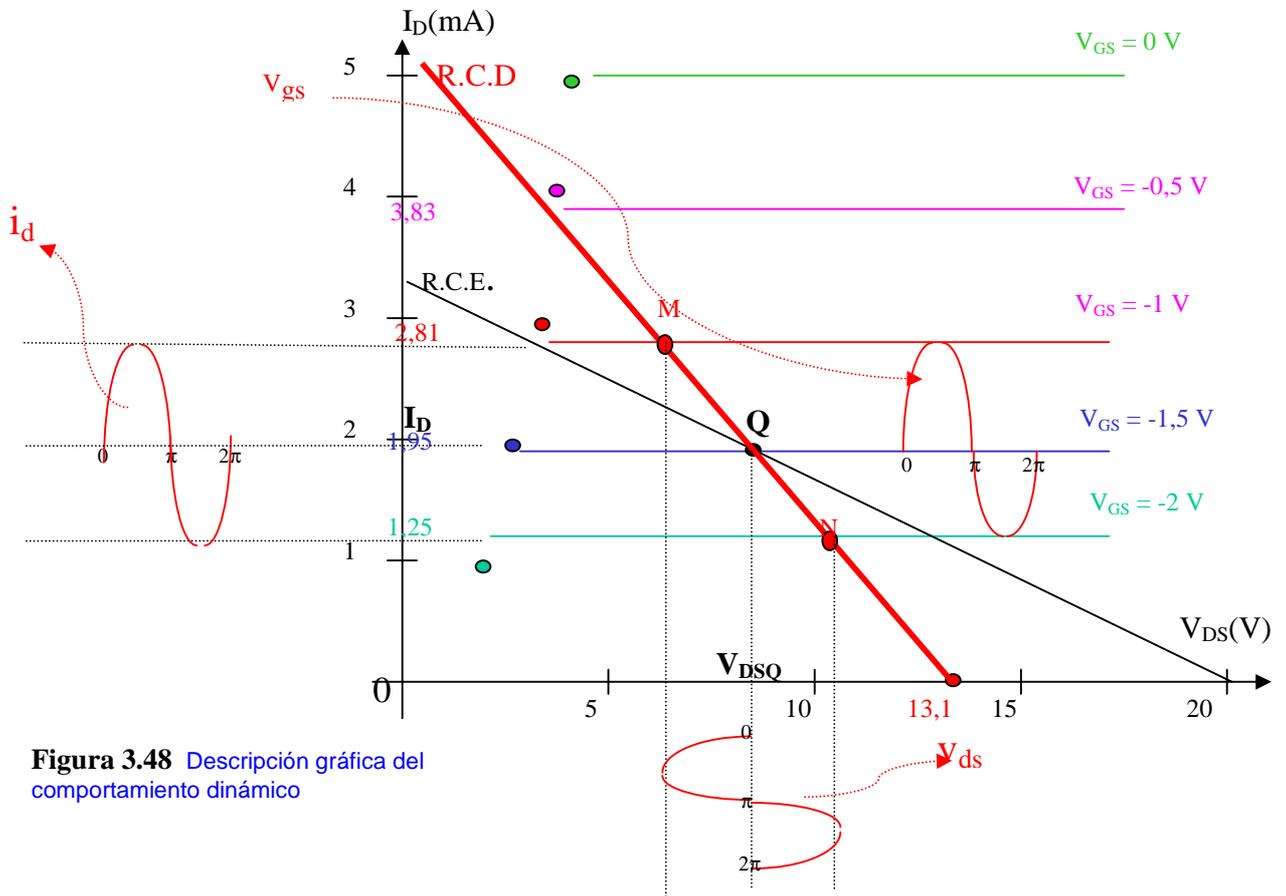


Figura 3.48 Descripción gráfica del comportamiento dinámico

Como consecuencia, el punto de trabajo, ahora dinámico se desplaza por la RCD excursionando desde los puntos M hasta N y la proyección del desplazamiento de tales puntos sobre ambos ejes nos permiten visualizar la señal de salida i_d y v_{ds} . Es posible cuantificar la Amplificación. por ejemplo la de Tensión sería:

$$A_V = \frac{V_{dsmax}}{V_{gsmax}} = \frac{2}{0,5} = 4 \text{ veces}$$

5) Una forma de expresar la capacidad potencial de proporcionar señal a la salida por parte del amplificador es describiendo las máximas elongaciones de los segmentos QN y QM para un funcionamiento lineal dentro de la región de saturación de las características de salida del transistor. Si se admite una señal a la entrada de características simétricas y suficiente amplitud el concepto se describe como la Excursión Simétrica Máxima y puede cuantificarse numéricamente a través de las proyecciones de dichos segmentos sobre los ejes del gráfico pertinente. Por ejemplo hacia el corte dicha excursión máxima en nuestro caso sería:

$$V_{dsmax(corte)} = I_{DQ} \cdot R_d = 4,84 \text{ V}$$

y teniendo en cuenta el límite de la zona de saturación para una corriente $2 I_{DQ} = 3,9 \text{ mA}$ (3,6 V aproximadamente)

$$V_{dsmax(saturacion)} = V_{DSQ} - 3,6 \text{ V} = 8,25 - 3,6 = 4,65 \text{ V}$$

debiendo tomarse la menor de las dos, es decir $V_{dsmax} = 4,65 \text{ V}$

3.6 DETERMINACIONES DE POTENCIA EN EL AMPLIFICADOR MOSFET FUENTE COMUN

En el capítulo 1 ya hemos descrito los conceptos generales de Potencia Media o de C.C. entregada por la/s fuente/s de alimentación de un amplificador P_{CC} , de Potencia de salida del amplificador entregada sobre la carga P_S , de Potencia disipada en el amplificador P_{DIS} y del Rendimiento o Eficiencia en la conversión de Potencias (η). Ahora trataremos de generalizar y ampliar los conceptos de potencias puestas en juego en el amplificador MOSFET tipo fuente común, tal como el considerado en el ejemplo reciente.

3.6.1 Potencia Suministrada por la Fuente de Alimentación V_{DD}

En un elemento cualquiera X, por definición la potencia media o de C.C. entregada o desarrollada se define como

$$P_{CC} = (1 / T) \int_0^T v_X \cdot i_X \cdot dt \quad (3.43)$$

en donde v_X e i_X son los valores totales (suma de las componentes continua y dinámicas) de tensión y de corriente sobre el elemento X considerado, es decir:

$$v_X = V_X + v_x \quad \text{e} \quad i_X = I_X + i_x$$

Con la definición anterior y teniendo en cuenta que en el caso de la fuente de alimentación V_{DD} del circuito amplificador que estamos estudiando se tiene:

$$v_X = V_{DD} \text{ (fuente de C.C.)}$$

mientras que la corriente a través de la misma (i_X) es: $i_D = I_{DQ} + I_{dmax} \cdot \text{sen}(\omega t)$

con lo que la potencia de continua entregada por la fuente es:

$$P_{CC} = (1 / T) \int_0^T V_{DD} \cdot [I_{DQ} + I_{dmax} \cdot \text{sen}(\omega t)] \cdot dt$$

y como la integral en un período de la función senoidal es nula finalmente se tendrá:

$$P_{CC} = V_{DD} \cdot I_{DQ} \quad (3.44)$$

3.6.2 Potencia de salida de señal entregada a la carga

Por definición la potencia de salida de señal resulta ser el producto de los valores eficaces de la corriente y la tensión entregadas en la salida del amplificador sobre la carga dinámica. Para el caso que nos ocupa, es decir el circuito amplificador fuente común excitado con una señal senoidal:

$$P_s = I_d \cdot V_{ds} \quad \text{en donde para la señal senoidal: } I_d = I_{dmax} / 1,41 \quad \text{y} \quad V_{ds} = V_{dsmax} / 1,41$$

ya que I_d y V_{ds} son los valores eficaces, mientras que I_{dmax} y V_{dsmax} son los llamados valores de pico y el coeficiente 1,41 el factor de cresta de la función senoidal. Así, reemplazando se tiene:

$$P_s = \frac{I_{dmax} \cdot V_{dsmax}}{2} \tag{3.45}$$

Trataremos de establecer un balance de potencias entre las que se le entrega al amplificador (P_{cc}), la que el devuelve sobre la carga dinámica (P_s) y las que se pierden en los componentes del circuito amplificador, introduciendo particularmente la potencia disipada en el transistor P_D :

$$P_{cc} - I_{DQ}^2 \cdot (R_D + R) - P_s - P_D = 0$$

Reemplazando P_{cc} :

$$V_{DD} I_{DQ} - I_{DQ}^2 \cdot (R_D + R) - P_s - P_D = 0$$

Sacando factor común I_{DQ} e introduciendo la definición de V_{DSQ} :

$$V_{DSQ} I_{DQ} - P_s - P_D = 0$$

3.6.3 Potencia Disipada Máxima y Rendimiento de conversión:

Definido el circuito y sus componentes de polarización el primer término de la última ecuación es una constante y como consecuencia P_s y P_D se complementan mutuamente. Así, si por alguna causa la potencia de señal se anula, la disipación de potencia en el transistor se hace máxima

$$P_{DMAX} = V_{DSQ} \cdot I_{DQ} \tag{3.46}$$

A continuación haremos las interpretaciones graficas de todas estas potencias recién definidas, y para tal fin sobre un plano de las características de salida del transistor en donde el área es sinónimo de potencia, representamos las diferentes ecuaciones de potencia de acuerdo a la figura geométrica que la repre-

P_s : Área del triángulo de base V_{dsmax} y altura I_{dmax} para máxima excursión senoidal (rojo rayado vertical)

P_{CC} : Área del rectángulo de base V_{DD} y altura I_{DQ} (área sombreada en color gris)

P_{DMAX} : Área del rectángulo de base V_{DSQ} y Altura I_{DQ} (área sombreada en color azul)

El gráfico supone que la excursión simétrica máxima queda limitada por la zona de triodo del transistor.

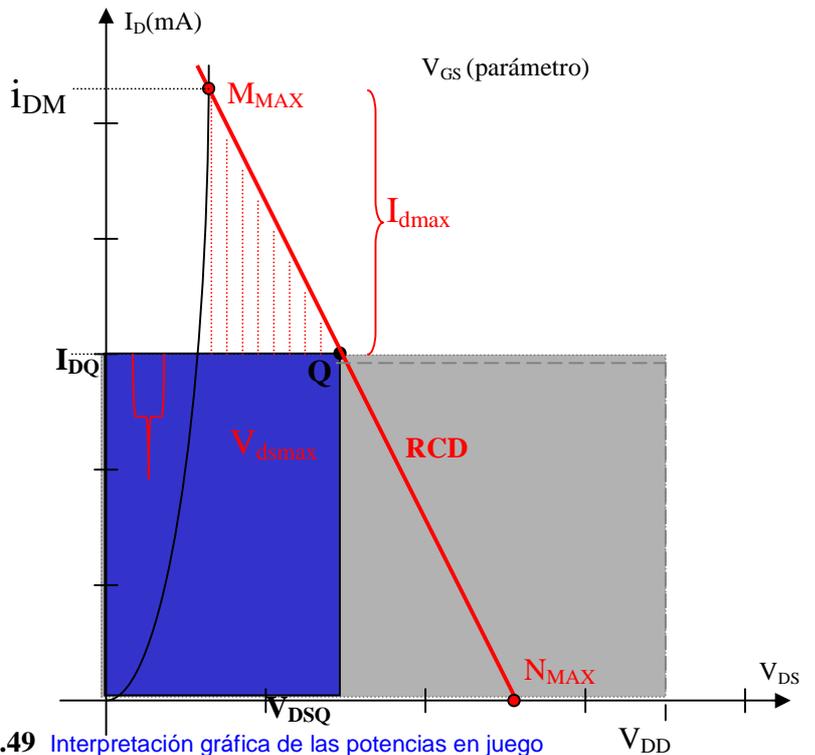


Figura 3.49 Interpretación gráfica de las potencias en juego

Puede constatarse una relación de áreas significativamente desigual al comparar la potencia de salida de señal entregada sobre la carga y la que suministra la fuente de alimentación. Una forma de cuantificar esta característica es a través de la definición del Rendimiento o Eficiencia de conversión de potencia de C.C. en potencia de señal que tal como habíamos anticipado en el capítulo 1 resulta:

$$\eta = \frac{P_s}{P_{cc}} \cdot 100 (\%) \quad (3.47)$$

3.6.4 Características del amplificador de Clase A:

Una nueva forma de clasificar a los circuitos amplificadores es de acuerdo al ángulo de circulación de corriente de salida del amplificador para un ciclo completo de la señal de entrada. En el amplificador bajo estudio y con la finalidad de no producir ningún tipo de recorte en la señal senoidal de salida la corriente de salida no puede llegar a anularse salvo instantáneamente cuando consideramos un ciclo completo de la señal de entrada. Por cuando este tipo de amplificador reúne una serie de características bien distintivas se lo suele clasificar como amplificador de clase A para diferenciarlo de otro tipo de configuraciones que serán estudiadas próximamente y que se diferencian por mostrar un ángulo de circulación de corriente en la salida inferior a 360 grados, para un ciclo completo de la señal de excitación (clase AB, B, C, etc).

Entre las características precedentemente aludidas pueden destacarse:

- con la finalidad de conseguir la máxima eficiencia en la conversión de potencia de C.C. provista por la fuente de alimentación en potencia de señal que el amplificador entrega a la salida sobre la resistencia de carga dinámica se hace preciso maximizar el área del triángulo que resultó de su interpretación grafica y ello únicamente se consigue operando con la mayor excursión simétrica posible. Esto significa operar con gran señal y polarizando con un punto de operación estático centrado en la parte útil de la Recta de Carga Dinámica,

$$\text{- Punto Q centrado: } \overline{Q M_{MAX}} = \overline{Q N_{MAX}}$$

- si a ello se le agrega que las pendientes de las RCE y RCD sean coincidentes y que un transistor idealizado no perdiera área debido a la zona de operación como triodo, entonces el Rendimiento Máximo Teórico del Clase A con señal senoidal resultaría:

$$\begin{aligned} & \text{- RCE coincidente con la RCD } (R_D+R) = (R_D//R_L) \\ & \text{- Zona de Resistencia Controlada por Tensión con área nula (aprovechamiento de todo el plano } I_D, V_{DS}) \\ & \eta_{\max \text{ teo}} = \frac{P_{s_{\max \text{ teo}}}}{P_{cc}} = 25 \% \end{aligned}$$

típicamente se consiguen valores de rendimiento para máxima excursión senoidal entre el 10 y el 15 %.

- otra característica distintiva del Clase A, y que explicaría en parte este bajo valor de rendimiento es que el transistor disipa la máxima cantidad de potencia exactamente cuando la señal de excitación se anula y resulta ser la potencia que se le suministra a través del punto de polarización Q:

$$P_{D_{MAX}} = V_{DSQ} \cdot I_{DQ}$$

- debido a la necesidad de operar con gran señal, el punto de funcionamiento dinámico se desplaza por la mayor parte de la curva de transferencia del transistor en la zona de saturación. Si realizamos la composición ortogonal de dicha curva de transferencia con una señal senoidal se puede obtener la forma de señal de salida y observar que

La resultante de salida ya no conserva la forma de señal senoidal y por ello podrá expresarse por una serie de Fourier con una fundamental de igual frecuencia que la entrada, pero con un contenido armónico tal como mas abajo se indica

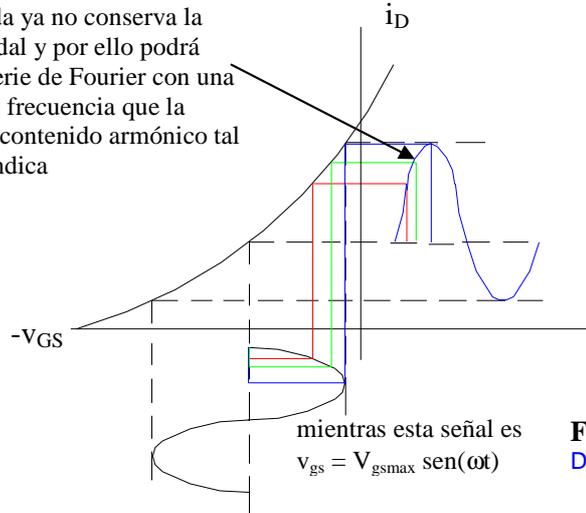


Figura 3.50 Interpretación de la Distorsión Armónica

$$V_{ds} = V_o + V_{dsmax} \text{sen}(\omega t) + B_2 \text{sen}(2\omega t) + B_3 \text{sen}(3\omega t) + B_4 \text{sen}(4\omega t) + \dots + B_n \text{sen}(n\omega t)$$

Una forma de caracterizar esta deformación de la señal en la salida es cuantificar la relación de las amplitudes de las diferentes componentes armónicas con referencia a la fundamental, definiendo así lo que se conoce como:

Distorsión Armónica: $D_2 = \frac{B_2}{V_{dsmax}}; D_3 = \frac{B_3}{V_{dsmax}} \dots D_n = \frac{B_n}{V_{dsmax}}$ (3.48)

y la distorsión armónica total es:

$$D = \sqrt{D_2^2 + D_3^2 + \dots + D_n^2}$$
 (3.49)

Si como excitación, en lugar de una única fuente de señal senoidal se presentaran dos tonos puros de distinta frecuencia, es decir:

$$V_{gs} = V_{gs1max} \text{sen}(\omega_1 t) + V_{gs2max} \text{sen}(\omega_2 t)$$

Debido a la alinealidad del transistor para cada una de las señales senoidales en la salida del amplificador aparecerán, no solo la componente de frecuencia fundamental sino todo su contenido armónico para cada uno de los dos tonos de la entrada. Pero además, fruto de la mencionada alinealidad en la salida del amplificador se presentaran otras componentes de frecuencia suma y diferencia de ω_1 y ω_2 y sumas diferencias de $n\omega_1$ y $m\omega_2$, es decir:

$$V_{ds} = V_{ds1max} \text{sen}(\omega_1 t) + V_{ds2max} \text{sen}(\omega_2 t) + B_2 \text{sen}(2\omega_1 t) + C_2 \text{sen}(2\omega_2 t) + B_3 \text{sen}(3\omega_1 t) + C_3 \text{sen}(3\omega_2 t) + \dots + B_n \text{sen}(n\omega_1 t) + C_m \text{sen}(m\omega_2 t) + D_n \text{sen}(n\omega_1 + m\omega_2) + C_m \text{sen}(n\omega_1 - m\omega_2)$$

Los términos de frecuencias $(n\omega_1 + m\omega_2)$ y $(n\omega_1 - m\omega_2)$ son representantes de un nuevo tipo de distorsión llamada Distorsión de Intermodulación. En amplificadores de audio frecuencias estos términos son mucho más molestos que la Distorsión Armónica.

3.6.5 Capacidad de disipación del transistor:

Consideremos una junta semiconductor incluida dentro de un determinado encapsulado y el conjunto inmerso en un determinado medio ambiente, tal como se representa en la siguiente figura 3.51

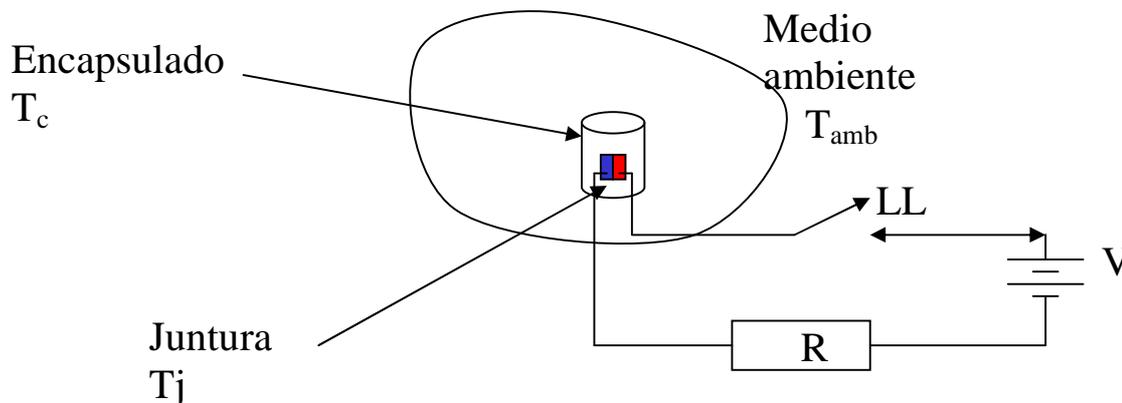


Figura 3.51 Interpretación de la capacidad de disipación

Mientras la llave LL se encuentre abierta durante un tiempo prudencial, muy aproximadamente puede afirmarse que si el medio ambiente posee una temperatura que llamaremos T_{amb} , tanto el encapsulado como la junta presentaran temperaturas (T_c y T_j , respectivamente) que no difieren significativamente de la del medio ambiente, es decir:

1) con la llave LL abierta (durante un tiempo prudencial): $T_{amb} = T_c = T_j$

A partir del instante en que se cierra la llave LL y por consecuencia la junta recibe energía eléctrica por su polarización y procedente de la fuente de alimentación V , dicha junta produce disipación de calor modificándose la temperatura de cada una de las partes individualizadas precedentemente. Así la temperatura de la junta y la temperatura del encapsulado variarían siguiendo una ley de tipo exponencial, similar a la que se registra en las tensiones y corrientes de los circuitos $R-C$, hasta alcanzar el estado de régimen en que todas las temperaturas se estabilizan.

Existe una ley física que describe la modificación de las temperaturas de las distintas partes en estado de régimen. Dicha ley física es muy similar a la ley de Ohm de la física electrostática y dada nuestra mayor afinidad con los acontecimientos eléctricos interpretaremos como una *Ley de Ohm Térmica*. En este acontecimiento térmico las diferencia de temperaturas entre los diferentes medios considerados es equivalente a la diferencia de potencial eléctrico, la potencia disipada en alguna de las partes consideradas, tal como la junta, es equivalente a la corriente eléctrica de la Ley de Ohm y la constante de proporcionalidad que relaciona a las diferencias de temperaturas y a la potencia disipada es la resistencia térmica (R_{th}).

2) así en estado de régimen: $T_j - T_{amb} = R_{th_{ja}} \cdot P_{DIS}$ (*Ley de Ohm Térmica*)

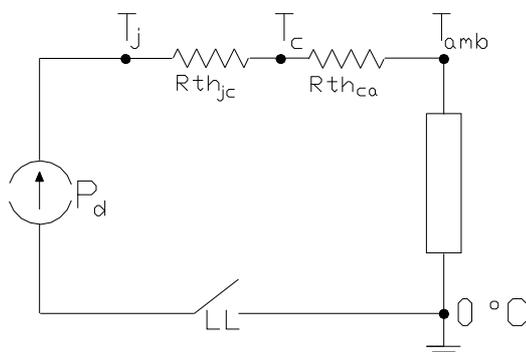


Figura 3.52 Modelo eléctrico de la *Ley de Ohm Térmica*

Más aún, con nuestro criterio eléctrico dicho efecto térmico puede ser modelado eléctricamente mediante un circuito equivalente tal como se describe en la figura 3.52 en donde se ha puesto en evidencia también al encapsulado y al concepto de temperatura de referencia de 0 grado centígrado o potencial de masa.

Asimismo y por tratarse de un circuito serie:

$$R_{th_{ja}} = R_{th_{jc}} + R_{th_{ca}}$$

Dado que para que una junta se comporte como tal, es sabido que su temperatura no debe superar cierto valor máximo $T_{j_{max}}$, que por lo general, en el caso del Silicio es de 150 grados centígrados, la misma ley describe que para que no se supere dicho valor máximo debe existir un máximo de disipación de potencia en la junta, es decir:

$$P_{D_{\max. adm.}} = \frac{T_{j_{\max}} - T_{amb}}{R_{th_{ja}}} \quad (3.50)$$

Fabricado el transistor con su correspondiente encapsulado, la resistencia térmica $R_{th_{jc}}$ entre la juntura y la cápsula queda totalmente definida y es inmodificable. En cambio la otra parte de la resistencia térmica entre la juntura y el medio ambiente, es decir la $R_{th_{ca}}$ (resistencia térmica entre encapsulado y medio ambiente) puede ser modificada mediante el montaje del transistor en dispositivos disipadores, tal como se verá al abordar el tema de los amplificadores de potencia.

Lo conceptualmente importante por el momento es que dicha capacidad de disipación de potencia no puede ser superada sin riesgo de destrucción del componente, de manera que deberemos comprobar que en nuestro amplificador MOSFET de clase A:

$$(I_{DQ} \cdot V_{DSQ}) < \frac{T_{j_{\max}} - T_{amb}}{R_{th_{ja}}}$$

EJERCICIO

3.18 Para el circuito amplificador MOSFET clase A del ejemplo 3.9 encuentre los valores de la máxima potencia de salida entregada a la carga P_{SMAX} para máxima excursión y señal senoidal, la potencia media que la fuente de alimentación le suministra al circuito P_{CC} y la eficiencia con que el mismo transforma potencia de continua en potencia de señal.

Resp. $P_{SMAX} = 4,36 \text{ mW}$, $P_{CC} = 39 \text{ mW}$ y $\eta = 11,2 \%$.

3.19 Considerando que el transistor utilizado en el ejemplo 3.9 se encuentra realizado en semiconductor de silicio y el fabricante del mismo asegura $T_{j_{\max}} = 150 \text{ }^\circ\text{C}$ y una resistencia térmica entre la juntura y el ambiente de $R_{th_{ja}} = 300 \text{ }^\circ\text{C/W}$, se solicita verificar la necesidad o no de montarlo sobre un disipador cuando el dispositivo amplificador opera en un medio ambiente en donde $T_{amb} = 50 \text{ }^\circ\text{C}$.

Resp. Como $P_{D_{MAX}} = I_{DQ} \cdot V_{DSQ} = 16,1 \text{ mW}$ y $P_{D_{\max. adm.}} = (T_{j_{\max}} - T_{amb}) / R_{th_{ja}} = 330 \text{ mW}$ no se requiere el uso de disipador.

3.7 OPERACION Y CIRCUITOS EQUIVALENTES DE PEQUENA SENAL

En el estudio de la operación a gran señal del amplificador MOSFET de fuente común que se tratara en las secciones 3.5. y 3.6. se describió que puede conseguirse amplificación casi lineal sin recortes, al polarizar adecuadamente al MOSFET para que opere en la región de saturación y mantener a la excursión de señal por debajo de la excursión simétrica máxima. También pudo comprobarse que aun operando en la zona de saturación, debido a su característica de transferencia no lineal era posible observar un efecto de distorsión que caracterizamos a través de los conceptos de la distorsión armónica y de intermodulación. Una vez estudiados los métodos para la polarización del transistor MOS en las secciones anteriores, ahora debe volverse la atención para explorar con cierto detalle la operación a pequeña señal. Para este fin se utiliza el circuito amplificador de fuente común mostrado en la figura 3.53. Aquí el transistor MOS se polariza al aplicar una tensión de C.C. V_{GS} , un arreglo que evidentemente resulta poco práctico pero que es simple y útil para los fines que en esta sección perseguimos. La señal de entrada que habrá de amplificarse, v_{gs} , se muestra superpuesta en serie con la fuente de polarización V_{GS} . La señal de salida se toma en el drenaje.

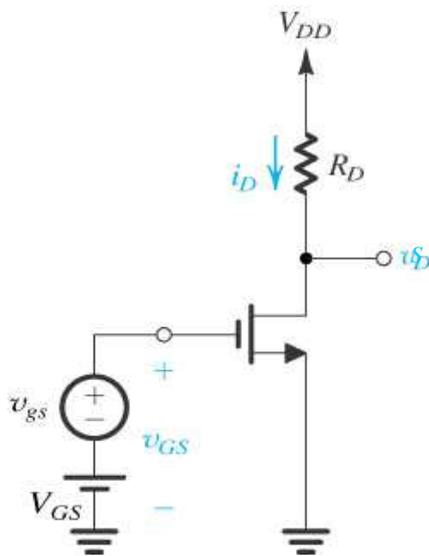
3.7.1 El punto de polarización de C.C.

Dada la tensión de polarización ubicada entre la compuerta y fuente V_{GS} , la corriente de polarización de C.C. I_D se encuentra al anular la fuente de señal v_{gs} , por lo tanto:

$$I_D = B \cdot (V_{GS} - V_T)^2$$

donde se ha despreciado la modulación de la longitud del canal (es decir, se ha supuesto que $\lambda = 0$). La tensión de C.C. entre drenaje y fuente V_{DS} resultara:

$$V_{DS} = V_{DD} - I_D \cdot R_D$$



Para asegurar la operación en la región de saturación se debe tener: $V_{DS} > (V_{GS} - V_T)$ más aún, debido a que el valor total de la tensión drenaje - fuente v_{DS} será la superposición de las componentes estáticas y dinámicas, esta tensión V_{DS} tiene que ser lo suficientemente mayor que $(V_{GS} - V_T)$ para permitir la excursión máxima de señal requerida hacia la zona de saturación ($V_{dsmax(satur)}$).

Figura 3.53 Circuito conceptual empleado para estudiar la operación del MOSFET como amplificador con pequeña señal

3.7.2 La corriente de señal en el terminal de drenaje

A continuación consideraremos la situación con la señal de entrada v_{gs} aplicada. El valor total instantáneo de la tensión compuerta - fuente será:

$$v_{GS} = V_{GS} + v_{gs}$$

lo que resulta en un valor total instantáneo de corriente de drenaje i_D dado por:

$$i_D = B \cdot (V_{GS} + v_{gs} - V_T)^2$$

$$\text{o sea} \quad i_D = B \cdot (V_{GS} - V_T)^2 + 2 \cdot B \cdot (V_{GS} - V_T) \cdot v_{gs} + B \cdot v_{gs}^2 \quad (3.51)$$

Se reconoce que el primer término de la ecuación (3.51) es la corriente de polarización I_D , el segundo término representa una componente de corriente que es directamente proporcional a la señal de entrada v_{gs} . El tercer término es una componente de la corriente que resulta proporcional al cuadrado de la señal de entrada. Esta última componente es indeseable porque representa distorsión por alinealidad. Para reducir la distorsión no lineal o armónica, tal como la hemos definido antes, introducida por la característica de funcionamiento del MOSFET, la señal de entrada debe mantenerse pequeña para que:

$$B \cdot v_{gs}^2 \ll 2 \cdot B \cdot (V_{GS} - V_T) \cdot v_{gs}$$

$$\text{de lo que resulta en que:} \quad v_{gs} \ll 2 \cdot (V_{GS} - V_T) \quad (3.52)$$

Se esta condición de pequeña señal se satisface, se puede despreciar el ultimo termino de la ecuación (4.51) y expresar a i_D como:

$$i_D = I_D + i_d \quad (3.53)$$

$$\text{donde} \quad i_d = 2 \cdot B \cdot (V_{GS} - V_T) \cdot v_{gs} \quad (3.54)$$

El parámetro que relaciona a i_d con v_{gs} es la **transconductancia** del MOSFET g_m ,

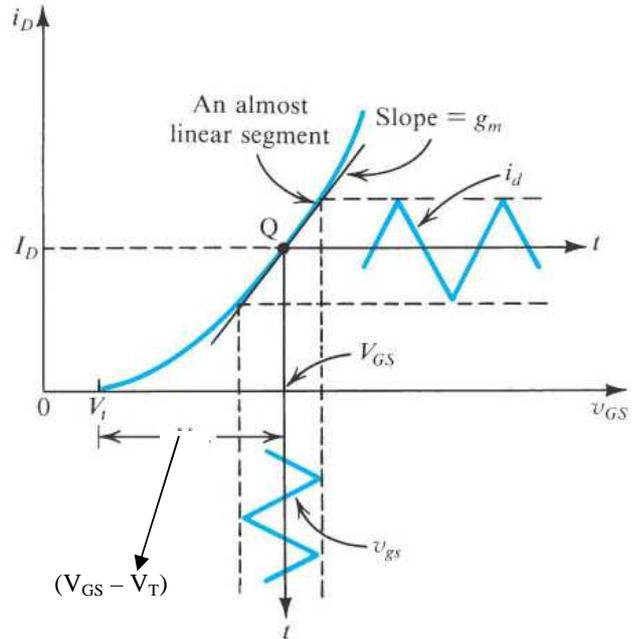
$$g_m = \frac{i_d}{v_{gs}} = 2 \cdot B \cdot (V_{GS} - V_T) \quad (3.55)$$

En la figura 3.54 se presenta una interpretación de la operación en pequeña señal del amplificador MOSFET de refuerzo. Observe que g_m es igual a la pendiente de la curva característica de transferencia del transistor en el punto de operación estático Q,

$$g_m = \left. \frac{d i_D}{d v_{GS}} \right|_{v_{GS} = V_{GS}} \quad (3.56)$$

La anterior es la definición formal de la transconductancia g_m , la cual puede demostrarse que lleva a la expresión dada por la ecuación (3.55).

Figura 3.54 Operación con pequeña señal del amplificador MOSFET de refuerzo



3.7.3 La ganancia de tensión

De vuelta al circuito de la figura 3.53, es posible expresar al valor total instantáneo de la tensión de salida presente entre el terminal de drenaje y masa v_{DS} tal como sigue:

$$v_{DS} = V_{DD} - i_D \cdot R_D$$

y dada la condición de operación con pequeña señal

$$v_{DS} = V_{DD} - R_D (I_D + i_d)$$

que puede escribirse también como

$$v_{DS} = V_{DS} - R_D i_d$$

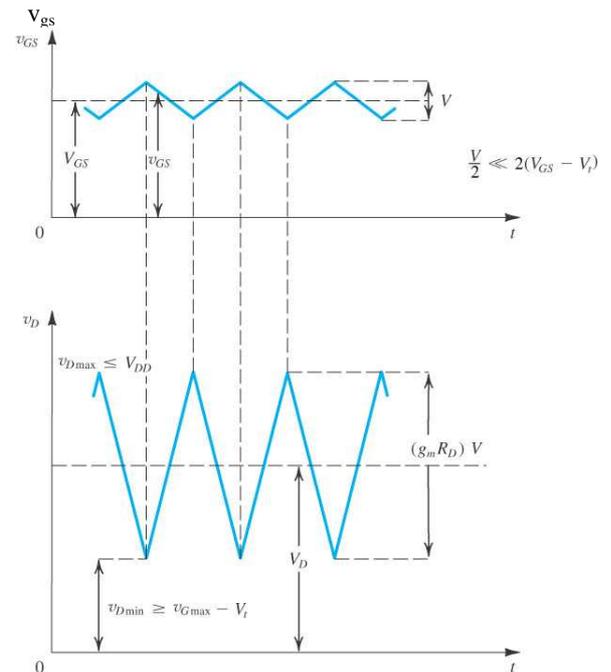
Por lo tanto la componente de señal de la tensión de salida es $v_{ds} = -R_D i_d = -g_m \cdot v_{gs} \cdot R_D$ (3.57)

que indica que la ganancia de tensión esta dada por

$$A_V = \frac{v_{ds}}{v_{gs}} = -g_m \cdot R_D \quad (3.58)$$

El signo negativo en la ecuación (3.58) indica que la tensión de señal de salida v_{ds} se encuentra 180° desfasada con respecto a la tensión de señal de entrada v_{gs} . Esto ya pudo comprobarse a través de la resolución del Ejemplo 3.9 así como en la ilustración de la figura 3.55, que muestra a ambas señales. Se supone que la señal de entrada tiene una forma triangular con una amplitud mucho menor que $2(V_{GS} - V_T)$, la condición de pequeña señal de la ecuación (3.52), para asegurar la operación lineal. Para operación permanente en la región de saturación, el valor mínimo de v_{DS} debe quedar por debajo del valor correspondiente de V_{GS} en una cantidad mayor que V_T . Además, el valor máximo de v_{DS} debe ser menor que V_{DD} (tener presente que en este circuito R.C.E. es coincidente con la R.C.D.), de otra manera el FET entraría en la región de Corte y se recortarían los picos de la forma de señal de la salida.

Figura 3.55 Valores totales instantáneos de tensiones v_{GS} y v_{DS} para el circuito de la figura 3.53



3.7.4 Separación de los análisis de C.C. y de señal

Mediante el análisis anterior se ve que dada la aproximación a pequeña señal, componentes de pequeña señal se superponen a componentes de C.C.. Por ejemplo, la corriente total de drenaje i_D es igual a la corriente de C.C. I_D más la corriente de señal i_d , el valor total de la tensión drenaje fuente $v_{DS} = V_{DS} + v_{ds}$, etc. De esto se desprende que es posible simplificar en gran medida el análisis y el diseño si se separan los cálculos de C.C. o de polarización de los de pequeña señal. Es decir, una vez que se ha establecido un punto de operación de C.C. estable y se han calculado todas las componentes de C.C., se puede realizar el análisis de la señal ignorando las componentes de C.C.

3.7.5 Circuitos equivalentes de pequeña señal

Desde el punto de vista de la señal, el FET se comporta como una fuente de corriente controlada por tensión. Acepta una señal v_{gs} entre la compuerta y fuente y proporciona una corriente $g_m \cdot v_{gs}$ en el terminal de drenaje. La resistencia de entrada de esta fuente controlada es muy alta (idealmente infinita). La resistencia de salida (es decir, la resistencia entre el drenaje y la fuente) también es elevada y hasta ahora se ha supuesto que podría ser infinito. Si se considera todo lo anterior en conjunto, se llega al circuito de la figura 3.56 a), que representa la operación a pequeña señal del MOSFET y es por lo tanto, un modelo de pequeña señal o un circuito equivalente de pequeña señal.

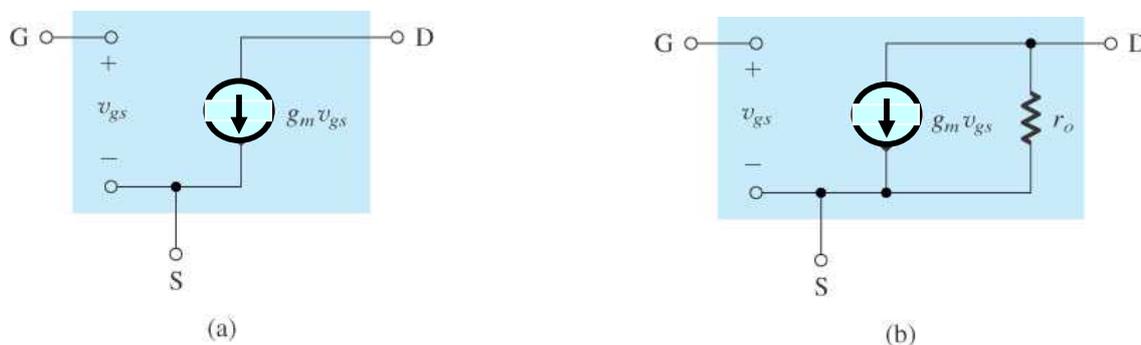


Figura 3.56 Modelos de pequeña señal para el MOSFET: a) despreciando la dependencia de i_D respecto de v_{DS} en saturación (el efecto de modulación de longitud del canal), b) incluyendo el efecto de modulación modelado por la resistencia de salida $r_o = (V_A/I_D)$.

En el análisis de un circuito amplificador MOSFET, el transistor puede reemplazarse con el modelo de circuito equivalente mostrado en la figura 3.56 a). El resto del circuito permanece sin cambios, excepto que las *fuentes ideales de tensión constante de C.C. son reemplazadas por cortocircuitos*. Esto es resultado del hecho de que la tensión no cambia en una fuente ideal de tensión constante de C.C. Por lo tanto, siempre habrá una señal de tensión cero a través de dicha fuente de tensión constante de C.C. Una afirmación dual se aplica a fuentes de corriente constante de C.C., des decir, la corriente de señal de una fuente de corriente constante de C.C. siempre será cero y, por lo tanto, una *fente ideal de corriente constante de C.C. puede reemplazarse con un circuito abierto* en el circuito equivalente de pequeña señal del amplificador. El circuito resultante puede usarse entonces para realizar cualquier análisis de señal requerido, como el cálculo de la ganancia de tensión por ejemplo.

La desventaja más seria del modelo de pequeña señal de la figura 3.56 a) es que supone que la corriente de drenaje en saturación es independiente de la tensión entre drenaje y fuente. A partir del estudio de las características del MOSFET en saturación, se sabe que la corriente de drenaje en realidad depende linealmente de v_{DS} . Esta dependencia fue modelada por una resistencia finita r_o entre los terminales de drenaje y fuente, cuyo valor fue dado por la ecuación (3.22) de la sección 3.2.3 que se repite aquí como

$$r_o = \frac{V_A}{I_D} \quad (3.59)$$

Donde $V_A = 1/\lambda$ es un parámetro del MOSFET que se ha especificado o que puede medirse. Debe recordarse que, para una tecnología de proceso dada, V_A es proporcional a la longitud del canal del MOSFET. La corriente I_D es el valor de la corriente de C.C. de drenaje sin tomar en cuenta la modulación de longitud del canal, es decir,

$$I_{DQ} = B (V_{GSQ} - V_T)^2 \quad (3.60)$$

Por lo general, r_o se encuentra en el intervalo de 10 a 1000 K Ω . De esto se desprende que la exactitud del modelo de pequeña señal se mejora al incluir r_o en paralelo con la fuente controlada, como se muestra en la figura 3.56 b).

Es importante observar que los parámetros del modelo de pequeña señal g_m y r_o dependen del punto de polarización de C.C. del MOSFET.

Regresando al circuito amplificador de la figura 3.53 se encuentra que el reemplazo del MOSFET por el modelo de pequeña señal de la figura 3.56 b) arroja como resultado la expresión de la ganancia de tensión

$$A_V = -g_m \cdot (R_D/r_o) \quad (3.61)$$

Por lo tanto la resistencia de salida finita r_o produce una reducción en la magnitud de la ganancia de tensión.

Aunque el análisis anterior se realiza sobre un transistor NMOS, los resultados, y los modelos de circuito equivalente de la figura 3.56, se aplican igualmente bien a dispositivos PMOS, adaptando adecuadamente los signos y polaridades en las ecuaciones y circuitos y reemplazando la movilidad de los portadores que corresponda a cada caso.

3.7.6 La transconductancia g_m

Ahora se realizara una revisión de detalle de la transconductancia de los MOSFET dada por la ecuación (3.55) que se repite aquí como

$$g_m = 2 B (V_{GS} - V_T) \quad (3.62)$$

y teniendo en cuenta el significado de la constante B la ecuación precedente indica que g_m es proporcional al parámetro de transconductancia del proceso ($\mu \cdot C_{ox}$) y de la relación W/L del transistor MOS, de allí que, para obtener una transconductancia relativamente grande, el dispositivo debe ser corto y ancho. También se observa que para un dispositivo dado la transconductancia es proporcional a la diferencia entre la tensión de polarización compuerta fuente y la tensión de formación del canal. Sin embargo se debe tomar nota de que al aumento de g_m al polarizar el dispositivo con un V_{GS} mas grande tiene la desventaja de reducir la excursión simétrica máxima hacia la zona de corte.

Otra expresión útil para g_m se obtiene al sustituir $(V_{GS} - V_T)$ en la ecuación (3.62) con $\sqrt{\frac{I_{DQ}}{B}}$ obtenido de la ecuación (3.60), con lo cual:

$$g_m = 2 \sqrt{B I_{DQ}} \quad (3.63)$$

expresión que demuestra que

- 1) para un MOSFET determinado, g_m es proporcional a la raíz cuadrada de la corriente de polarización de C.C.
- 2) para una corriente de polarización determinada, g_m es proporcional \sqrt{B} o bien a $\sqrt{W/L}$.

En contraste con ello, y tal como veremos oportunamente la transconductancia del transistor bipolar de unión (BJT) es directamente proporcional a la corriente de polarización I_{CQ} e independiente del tamaño y la geometría del componente.

Para conocer mejor los valores de g_m obtenidos en los MOSFET, consideremos un componente de circuito integrado que opera a $I_{DQ} = 0,5$ mA y tiene un $(\mu_n \cdot C_{ox}) = 120 \mu A/V^2$. En la ecuación (4.63) se muestra que para $W/L = 1$, $g_m = 0,35$ mA/V, mientras que para un componente para el que $W/L = 100$ la transconductancia es $g_m = 3,5$ mA/V. En contraste, un BJT que opere a una corriente de colector de 0,5 mA tiene una transconductancia $g_m = 20$ mA/V. En este aspecto numérico reside la principal desventaja que han debido de afrontar los transistores MOSFET frente a los bipolares en algunas aplicaciones del campo lineal.

Otra expresión útil para g_m del MOSFET se obtiene al multiplicar y dividir dentro de la raíz cuadrada de la expresión (3.63) por I_{DQ} e introducir $(V_{GS} - V_T)$ a partir de la ecuación (3.60) de modo que:

$$g_m = \frac{2 I_{DQ}}{(V_{GS} - V_T)} \quad (3.64)$$

En resumen, hay tres relaciones diferentes para determinar g_m -las ecuaciones (3.62), (3.63) y (3.64)- y hay tres parámetros de diseño - W/L , $(V_{GS} - V_T)$ e I_{DQ} y pueden elegirse dos de manera independiente -. Es decir, el diseñador de un circuito integrado tiene la opción de elegir si opera el MOSFET con cierta tensión V_{GS} y una corriente particular I_D ; entonces puede encontrarse la relación W/L requerida y determinarse el g_m resultante (característica esta que no es compartida por la tecnología bipolar y por ello ante algún requerimiento transformarse en ventajosa para los MOSFET).

EJEMPLO 3.10

En la figura 3.57 se muestra un amplificador MOSFET discreto en la configuración de fuente común que utiliza el diseño de polarización mediante un resistor entre drenaje y compuerta o también llamado resistor de realimentación. La señal de entrada v_i esta acoplada a la compuerta por medio de un condensador grande, y la señal de salida en el drenaje esta acoplada a la resistencia de carga R_L por medio de otro condensador grande. Se desea analizar este circuito amplificador para determinar su ganancia de tensión de pequeña señal, su resistencia de entrada, la resistencia de salida y la máxima señal de entrada permisible para un funcionamiento lineal sin recortes. El transistor tiene un $V_T = 1,5$ Volt, $B = 0,125$ mA/V² y una tensión de Early $V_A = 50$ V. Suponga que los condensadores de acoplamiento son lo suficientemente grandes como para comportarse como un cortocircuito para la menor frecuencia de la señal de excitación.

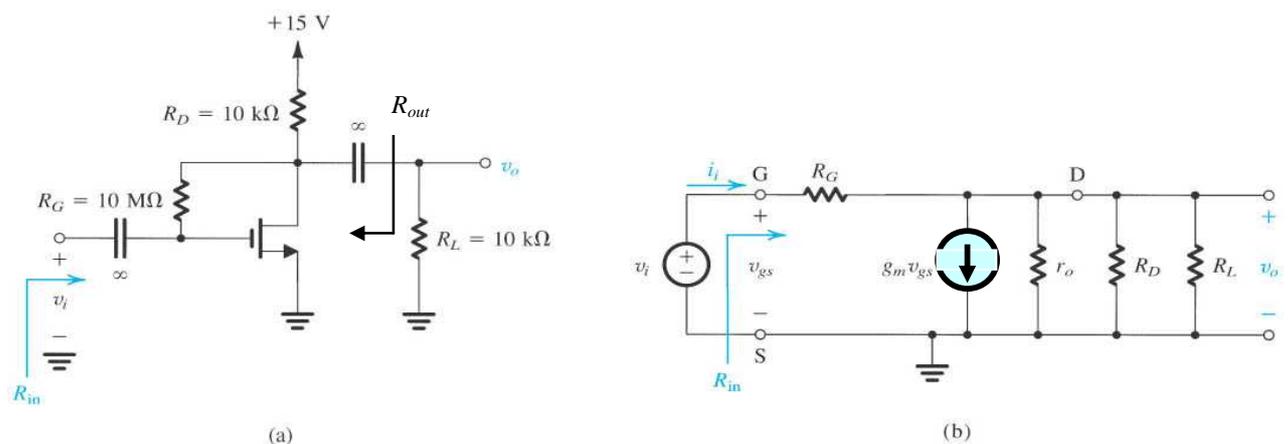


Figura 3.57 Ejemplo 3.10: a) circuito amplificador; b) modelo de circuito equivalente

Solución:

En primer lugar, evalúese el punto de operación de C.C. como sigue:

$$I_D = B \cdot (V_{GS} - V_T)^2 \quad \text{o sea} \quad I_D = 0,125 \cdot 10^{-3} \cdot (V_{GS} - 1,5)^2 \quad (3.65)$$

donde para simplificar, se ha despreciado el efecto de modulación de la longitud del canal. Debido a que la corriente de C.C. en la compuerta es cero, no habrá caída de tensión de C.C. en R_G ; por lo tanto, $V_{GS} = V_{DS}$, la cual cuando se sustituye en la ecuación (3.65) produce,

$$I_D = 0,125 \cdot 10^{-3} \cdot (V_{DS} - 1,5)^2 \quad (3.66)$$

Además

$$V_{DS} = V_{DD} - I_D \cdot R_D \quad \text{o sea} \quad V_{DS} = 15 - I_D \cdot 10 \cdot 10^3 \quad (3.67)$$

y al resolver el sistema de dos ecuaciones (3.66) y (3.67)

$$I_{DQ} = 1,06 \text{ mA} \quad ; \quad V_{DSQ} = 4,4 \text{ V}$$

(Observe que la otra solución de la ecuación cuadrática no tiene significado físico.)

El valor de g_m esta dado por

$$g_m = 2 B (V_{GS} - V_T) = 0,25 (4,4 - 1,5) = 0,725 \text{ mA/V}$$

La resistencia de salida r_o esta dada por

$$r_o = \frac{V_A}{I_D} = \frac{50}{1,06 \cdot 10^{-3}} = 47 \text{ K}\Omega$$

En la figura 3.57b) se muestra el circuito equivalente de pequeña señal del amplificador, donde se observa que los condensadores de acoplamiento se han reemplazado con un cortocircuito a tierra. Debido a que R_G es muy grande (10 M Ω), la corriente que la atraviesa puede despreciarse en comparación con la de la fuente controlada $g_m \cdot v_{gs}$, lo que permite escribir para la tensión de salida

$$v_o = -g_m v_{gs} (R_D // R_L // r_o)$$

y debido a que $v_{gs} = v_i$, la ganancia de tensión es

$$A_V = \frac{v_o}{v_{gs}} = -g_m (R_D // R_L // r_o)$$

$$= -0,725 \cdot (10 // 10 // 47) = -3,3 \text{ (V/V)}$$

Para evaluar la resistencia de entrada R_{in} se observa que la corriente de entrada i_i esta dada por

$$i_i = (v_i - v_o) / R_G$$

$$= \frac{v_i}{R_G} \left(1 - \frac{v_o}{v_i}\right) \quad \text{por lo que} \quad R_{in} = \frac{v_i}{i_i} = \frac{R_G}{(1 - A_V)} \quad (3.68)$$

Por lo tanto

$$R_{in} = \frac{10 \cdot 10^6}{[1 - (-3,3)]} = 2,33 \text{ M}\Omega$$

Por su parte, la resistencia de salida del amplificador, que “ve” la carga R_L y que hemos llamado R_{out} desactivando la fuente de excitación en la entrada resulta

$$R_{out} = R_G // r_o // R_D \quad \text{y por el valor de } R_G \quad R_{out} = r_o // R_D \quad (3.69)$$

$$\text{o sea } R_{out} = 8,2 \text{ K}\Omega$$

La máxima señal de entrada permisible, V_{imax} esta determinada por la necesidad de mantener todo el tiempo al MOSFET en saturación, es decir fuera del corte y cumplimentando la condición

$$v_{DS} > v_{GS} - V_T \quad (3.70)$$

por ello con una resistencia de carga dinámica de valor $R_d = R_D // R_L = 5 \text{ K}\Omega$ determinamos la excursión simétrica máxima $V_{dsmax(CORTE)} = I_{DQ} \cdot R_d = 1,06 \cdot 5 = 5,3 \text{ V}$ y como $V_{DSQ} = 4,4 \text{ V}$ comprobamos que la excursión máxima estará limitada la el lado de la zona de triodo, por ello reforzando esta condición (3.70) con la igualdad, en ese punto v_{GS} es máximo y, de manera correspondiente v_{DS} es mínimo, por lo tanto, puede escribirse

$$v_{D_{smin}} = v_{G_{smax}} - V_T \quad \text{o sea} \quad V_{DSQ} - |A_V| V_{imax} = V_{GSQ} + V_{imax} - V_T \quad \text{con lo que reemplazando valores}$$

$$4,4 - 3,3 V_{imax} = 4,4 + V_{imax} - 1,5 \quad \text{por lo tanto} \quad 4,3 V_{imax} = 1,5 \quad \text{y finalmente}$$

$$V_{imax} = 0,349 \text{ V}$$

Observe que en la dirección negativa (hacia el corte) esta amplitud de señal de entrada da como resultado

$$v_{G_{smin}} = 4,4 - 0,349 = 4,051 \text{ V}$$

que es mayor que V_T , por lo tanto, el transistor sigue conduciendo. De esta manera, como se ha supuesto, la limitación en la amplitud de la señal de entrada se determina mediante las consideraciones en el extremo superior u opuesto (zona de triodo), y el pico de la máxima señal de entrada permisible es de 0,349 V.

3.8 AMPLIFICADORES MOS DE UNA ETAPA

Una vez que se ha estudiado la polarización de amplificadores MOS (sección 3.5), que se han descriptos los conceptos básicos de un amplificador de clase A (sección 3.6) y la operación de amplificadores de pequeña señal así como su modelo circuital equivalente (sección 3.7), nos encontramos en condiciones de analizar las diversas configuraciones utilizadas en el diseño de los amplificadores MOS. En esta sección se estudiarán amplificadores MOS discretos, dejando el estudio de los amplificadores MOS de circuito integrado (CI) para el capítulo 6. Además de su propia utilidad, es un poco más fácil comprender a los amplificadores MOS discretos que sus contrapartes de CI, por dos razones principales: la separación entre las componentes de C.C. y de señal es más obvia en los circuitos discretos, que utilizan componentes resistores como cargas del amplificador. En contraste, como se verá en el capítulo 6, los amplificadores MOS de CI emplean fuentes de corriente constante como cargas del amplificador (técnica de carga activa) y deben aplicarse utilizando MOSFET adicionales, lo que da como resultado circuitos más complejos. Por lo tanto, los circuitos estudiados en esta sección deben proporcionarle una introducción al tema de las configuraciones de amplificadores MOS y una base sólida para el estudio de los amplificadores MOS de CI en el capítulo 6.

En razón de que los terminales de fuente del MOSFET en circuitos discretos suelen unirse al sustrato, el efecto de cuerpo estará ausente. Por lo tanto, en esta sección no se tomara en cuenta este efecto. Además en algunos circuitos se despreciara r_o para que el análisis siga siendo simple y en donde la experiencia indica que este procedimiento no introduce errores apreciables en los resultados obtenidos de manera de enfocarse en las características sobresalientes de las configuraciones amplificadoras que se estudien.

3.8.1 La estructura básica

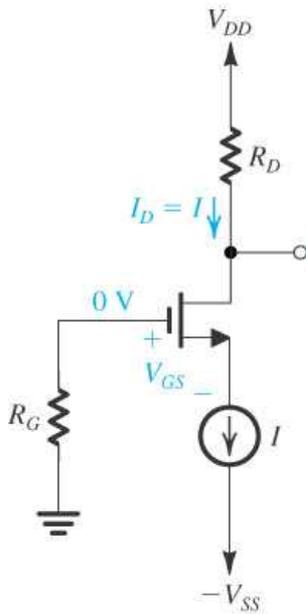
En la figura 3.58 se muestra el circuito básico que se empleara para estudiar las diversas configuraciones de los amplificadores MOS realizados a componentes discretos. En relación a ello no debe perderse de vista que en los estudios que siguen sobre manera interesan el comportamiento dinámico de pequeña señal del circuito amplificador en tanto que los requisitos de polarización si bien importantes como en cualquier amplificador, en esta etapa del estudio quedaran relegados a un segundo plano.

Puede constatar que entre los diversos esquemas para la polarización de los transistores como amplificador (sección 3.5) se ha seleccionado, por su efectividad y sencillez, el circuito de polarización que emplea una fuente de corriente constante. En la misma figura 3.58 se indica la corriente y las tensiones de C.C. resultantes en dicho circuito.

EJERCICIO

3.20 Considere el circuito de la figura 3.58 para el caso en que $V_{DD} = V_{SS} = 10 \text{ V}$, $I = 0,5 \text{ mA}$, $R_G = 4,7 \text{ M}\Omega$, $R_D = 15 \text{ K}\Omega$, $V_T = 1,5 \text{ V}$ y $B = 0,5 \text{ mA/V}^2$. Encuentre $(V_{GS} - V_T)$; V_{GS} ; V_{DT} ; V_{ST} y V_{DS} . Además calcule los valores de g_m y r_o , suponiendo una tensión de Early $V_A = 75 \text{ V}$. Cual es la excursión simétrica máxima para funcionamiento dentro de la zona lineal de saturación del MOSFET?

Resp. Para la primera parte del problema revise la figura E3.59; sin tomar en cuenta la señal de excitación necesaria en compuerta, la excursión simétrica máxima es de 3,7 V.



$$I_{DQ} = I$$

$$v_{DS} = V_{DD} - I_D \cdot R_D$$

$$v_{GSQ} = V_T + \sqrt{\frac{I}{B}}$$

Figura 3.58 Circuito básico empleado para describir las características de las configuraciones amplificadoras MOS de circuito discreto de una etapa

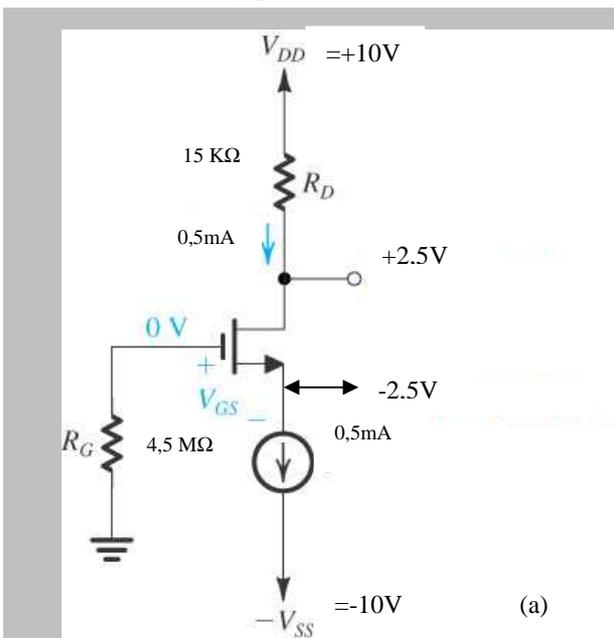


Figura E3.59

$$V_{GS} = V_T + \sqrt{\frac{0,5}{0,5}} = 2,5 \text{ V}$$

$$(V_{GS} - V_T) = 2,5 - 1,5 = 1 \text{ V}$$

$$V_{DT} = 10 - 0,5 \cdot 15 = 2,5 \text{ V}$$

Como en R_G no hay caída de tensión:

$$V_{ST} + V_{GS} = 0 \quad \text{asi} \quad V_{ST} = -V_{GS} = -2,5 \text{ V}$$

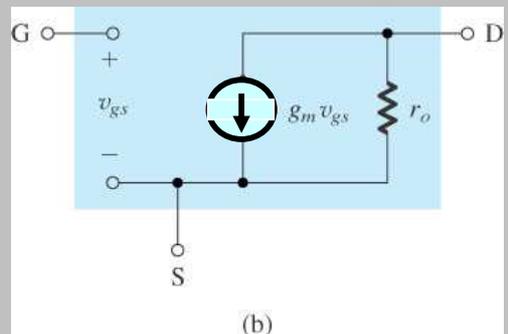
$$V_{DS} = V_{DT} - V_{ST} = 5 \text{ V}$$

Dado que $I_{DQ} \cdot R_D = 7,5 \text{ V}$ mientras $V_{DSQ} = 5 \text{ V}$ la excursión simétrica estará limitada por la zona de triodo y prácticamente condicionada a que $v_{DS} > (v_{GS} - V_T)$ por lo que por aproximaciones sucesivas se determina en 3,7 V.

$$g_m = 2 B (V_{GS} - V_T) = 1 (2,5 - 1,5) = 1 \text{ mS}$$

$$r_o = \frac{V_A}{I_{DQ}} = \frac{75}{0,5 \cdot 10^{-3}} = 150 \text{ K}\Omega$$

Figura E3.59 (continuación)



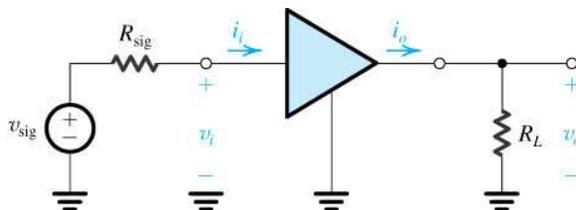
(b)

3.8.2 Caracterización de amplificadores

Para comenzar a estudiar los circuitos amplificadores MOS, es importante conocer la manera de caracterizar su desempeño como bloques de construcción de circuitos. En la sección 1.5 se presentó este tema. Sin embargo, el material de dicha sección estaba limitado a los **amplificadores unilaterales**. Varios de los circuitos amplificadores que se estudiarán en lo sucesivo (aunque no en este capítulo) no son unilaterales; es decir, tienen retroalimentación o realimentación interna incorporada que puede causar (entre otros efectos) que su resistencia de entrada dependa de la resistencia de carga. De manera similar, la realimentación interna puede causar que la resistencia de salida dependa del valor de la resistencia interna de la fuente de excitación. Para describir el comportamiento de los amplificadores no unilaterales, en la Tabla 3.2 se presenta un conjunto general de parámetros y circuitos equivalentes que se emplearán en la caracterización y comparación de los amplificadores de transistores. Al respecto, son pertinentes varios comentarios

TABLA 3.2 Parámetros característicos de los circuitos amplificadores

Circuito



Definiciones

- Resistencia de entrada sin carga

$$R_{en} = \frac{v_i}{i_i} \Big|_{R_L \text{ infinito}}$$

- Resistencia de entrada

$$R_i = \frac{v_i}{i_i}$$

- Ganancia de Tensión a circuito abierto

$$A_v = \frac{v_o}{v_i} \Big|_{R_L \text{ infinito}}$$

- Ganancia de Tensión

$$A_V = \frac{v_o}{v_i}$$

- Ganancia de corriente en cortocircuito

$$A_i = \frac{i_o}{i_i} \Big|_{R_L = 0}$$

- Ganancia de corriente

$$A_I = \frac{i_o}{i_i}$$

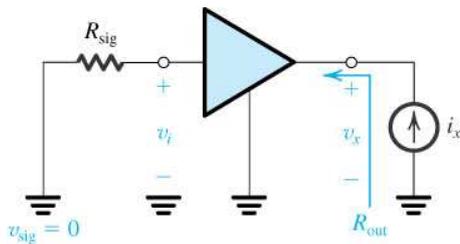
- Transconductancia de cortocircuito

$$G_m = \frac{i_o}{v_i} \Big|_{R_L = 0}$$

- Ganancia de Tensión del sistema amplificador

$$A_{V_S} = \frac{v_o}{v_{señal}}$$

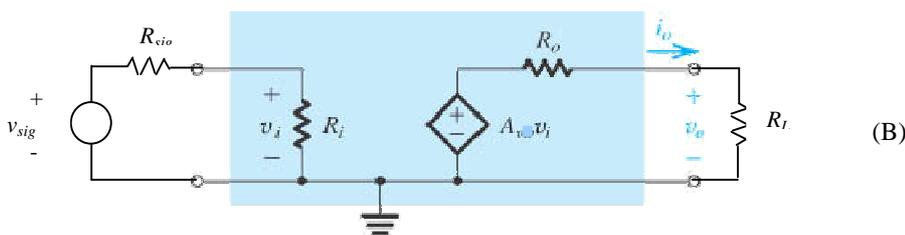
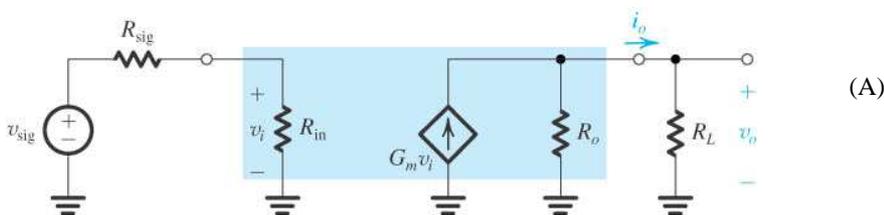
Tal como se observa en el circuito mas abajo indicado, la definición de la resistencia de salida de un amplificador demanda relacionar dicho parámetro con el procedimiento experimental que se debe emplear para efectuar la medición del mismo. En consecuencia se puede observar que para ello, además de alimentar al circuito amplificador bajo medición, se debe desactivar el generador de señal de excitación (en la jerga pasivarlo) reemplazándolo por un resistor de igual valor de resistencia que la resistencia interna de la fuente de excitación. Luego colocando un generador de prueba en el lugar de la carga, la resistencia de salida del amplificador queda definida por la relación tensión – corriente en los terminales de salida del mismo, es decir sobre el generador de prueba



- Resistencia de salida del amplificador

$$R_o = \frac{v_x}{i_x} \Big|_{v_{señal} = 0}$$

Circuitos equivalentes



Relaciones

$$\frac{v_i}{v_{señal}} = \frac{R_i}{R_i + R_s}$$

$$v_o = A_v v_i \frac{R_L}{R_{sal} + R_L}$$

$$A_{V_s} = \frac{v_o}{v_{señal}} = A_v \cdot \frac{R_i}{R_i + R_s}$$

$$A_V = A_v \frac{R_L}{R_{sal} + R_L} \text{ mientras } A_{V_s} = A_{v_s} \frac{R_L}{R_o + R_L}$$

1. El amplificador se muestra alimentado con una fuente de excitación de señal que tiene como tensión de circuito abierto a $v_{señal}$ y una resistencia interna R_s . Estos pueden ser los parámetros de una fuente de señal real o el equivalente de Thevenin del circuito de salida de una etapa amplificadora precedente a la que se está estudiando dentro de un sistema de etapas en cascada. De igual manera, R_L puede ser una resistencia de carga real o la resistencia de entrada de una etapa amplificadora subsiguiente del sistema de etapas en cascada.
2. Los parámetros R_{en} , A_v , A_i y G_m pertenecen al *propio amplificador* (es decir no dependen de los valores de R_s y R_L). En contraste R_i , R_o , A_v , A_i , G_{Ms} y A_{vs} pueden depender de R_s , de R_L o de ambas. Además, observe la relación de los pares relacionados de estos parámetros, por ejemplo $R_{ent} = [R_i(\text{con } R_L \text{ infinito})]$, $R_{sal} = [R_o(\text{con } R_s = 0)]$, $G_m = [G_M(\text{con } R_L = 0)]$ o $G_M = [G_{Ms}(\text{con } R_s = 0)]$.
3. Como ya se menciona, para el caso de los amplificadores no unilaterales R_{en} puede depender de R_L y R_{sal} de R_s . Aunque ninguno de los amplificadores que se estudian en este capítulo son de este tipo, encontrará amplificadores MOSFET no unilaterales en el capítulo 6 y en general cuando se estudian a los amplificadores realimentados negativamente. Dichas dependencias no existen para los amplificadores unilaterales, para los que $R_i = R_{en}$ y $R_o = R_{sal}$.
4. La *carga* que ejerce el amplificador sobre la fuente de señal de excitación está determinada por la resistencia de entrada R_i . El valor de esta determina la corriente i_i que el amplificador toma de la fuente de señal y la proporción v_i de la señal $v_{señal}$ que aparece en la entrada del propio amplificador.
5. Cuando se evalúa la ganancia A_v a partir del valor de la misma transferencia con la salida a circuito abierto A_v , R_{sal} es la resistencia de salida que se habrá de usar para tener en cuenta el divisor resistivo de tensión de la salida del amplificador. Esto se debe a que A_v se basa en la configuración del amplificador excitado con un generador de tensión de señal ideal v_i . Por otra parte, si se está evaluando la ganancia de tensión del sistema amplificador A_{vs} , la resistencia de salida que se utilizara es R_o . Esto es así porque A_{vs} está basado en la excitación del amplificador con una fuente real de tensión de excitación que dispone de una resistencia interna R_s . Esto debe resultar evidente en el circuito equivalente (B) de la tabla 3.2.
6. Se invita al lector a que examine con cuidado las definiciones y las relaciones que se presentan en la tabla 3.2 así como las que se encuentran implícitas y que reflexione sobre ellas. El Ejemplo 3.11 debe servirle de ayuda en este caso.

EJEMPLO 3.11

Un amplificador de transistores es excitado con una fuente de señal que tiene una tensión a circuito abierto $v_{señal}$ de 10 mV y una resistencia interna R_s de 100 K Ω . La tensión v_i en la entrada del amplificador y la tensión de salida v_o se miden sin y con una resistencia de carga R_L de 10 K Ω conectada a la salida del amplificador. Los resultados obtenidos son los siguientes

Condición de medición	v_i (mV)	v_o (mV)
Sin R_L	9	90
Con R_L conectada	8	70

Encuentre todos los parámetros dinámicos característicos del amplificador.

Solución:

Primero se utilizan los datos obtenidos para $R_L = \text{infinito}$ para determinar

$$A_v = \frac{90}{9} = 10$$

y

$$A_{vs} = \frac{90}{10} = 9$$

Ahora, debido a que la relación entre estas dos ganancias es

$$A_{vs} = A_v \frac{R_{ent}}{R_{ent} + R_s}$$

con lo cual $R_{ent} = 900 \text{ K}\Omega$

A continuación se emplean los datos obtenidos cuando $R_L = 10 \text{ K}\Omega$ esta conectada a la del amplificador para determinar

$$A_v = \frac{70}{8} = 8,75$$

y

$$A_{vs} = \frac{70}{10} = 7$$

Los valores de A_v y A_{vs} pueden usarse para determinar R_{sal} como sigue:

$$A_v = A_v \frac{R_L}{R_{sal} + R_L} \quad \text{o sea} \quad 8,75 = 10 \frac{10}{R_{sal} (\text{K}) + 10}$$

Lo cual arroja como resultado un $R_{sal} = 1,43 \text{ K}\Omega$

De manera similar se emplean los valores de A_{vs} y A_{vs} :

$$A_{vs} = A_{vs} \frac{R_L}{R_o + R_L} \quad \text{o sea} \quad 7 = 9 \frac{10}{R_o (\text{K}) + 10}$$

que produce un

$$R_o = 2,86 \text{ K}\Omega$$

El valor de R_i puede determinarse a partir de

$$\frac{v_i}{v_{señal}} = \frac{R_i}{R_i + R_s} \quad \text{o sea que} \quad \frac{8}{10} = \frac{R_i}{R_i + 100 \text{ K}\Omega} \quad \text{que produce } R_i = 400 \text{ K}\Omega$$

La transconductancia con la salida en cortocircuito se calcula como:

$$G_m = \frac{i_o}{v_i} \Big|_{R_L=0} = \frac{v_o}{R_o} \cdot \frac{1}{v_i} = \frac{A_v}{R_o} \quad \text{por lo tanto} \quad G_m = \frac{10}{1,43 \cdot 10^{-3}} = 7 \text{ mA/V}$$

y la ganancia de corriente resulta

$$A_I = \frac{i_o}{i_i} = \frac{v_o}{R_L} \cdot \frac{R_i}{v_i} = A_v \frac{R_i}{R_L} \quad \text{por ello} \quad A_I = 8,75 \cdot \frac{400}{10} = 350$$

3.8.3 Amplificador Fuente Común (SC)

El amplificador tipo fuente común o configuración MOS con fuente a masa es el de uso más amplio entre los circuitos amplificadores MOSFET. En la figura 3.60a) se muestra un amplificador fuente común con la estructura básica de la figura 3.58. Observe que, para establecer una tierra de señal en el terminal de fuente se ha conectado un condensador grande C_s entre la fuente y tierra. Este condensador, normalmente con un valor de varios μF es necesario para imponer una impedancia muy pequeña (idealmente cero, es decir, un cortocircuito) a todas las frecuencias de interés. De esta manera, la corriente de señal atraviesa C_s a tierra constituye, para la señal, un "by pass" (en la jerga) de la resistencia de salida de la

fuente de polarización I (y de cualquier otro componente del circuito que este conectado al terminal de fuente del MOSFET) por ello a C_s se lo denomina como condensador de by pass. Obviamente, cuanto menor sea la frecuencia de la señal menos efectivo será el condensador de by pass. Este tema se estudiara en la sección 3.9. Para nuestros fines se supondrá que C_s actúa como un perfecto cortocircuito y, por lo tanto, establece una tensión de señal nula en el terminal de fuente del MOSFET.

Para evitar que las componentes de C.C. de polarización a las cuales es sometido el MOSFET amplificador considerado no interactúe con las que eventualmente puedan observarse en el circuito de excitación de señal (mostrado como un generador de tensión de señal v_s con resistencia interna R_s) el mismo es conectado entre la compuerta y masa a través de otro condensador grande C_{C1} , conocido como condensador de acoplamiento de entrada. Es necesario que este condensador actúe como un cortocircuito perfecto a todas las frecuencias que interesan amplificar mientras bloquee la C.C. Aquí una vez mas se observa que a medida que disminuye la frecuencia de la señal la impedancia de C_{C1} (es decir $1/j\omega C_{C1}$) aumentará y su efectividad como condensador de acoplamiento se reducirá de manera correspondiente. Este problema también se tomara en consideración en la sección 3.9, cuando se estudie la dependencia que tiene la operación del amplificador respecto de la frecuencia. Para los fines actuales, aquí se supondrá que C_{C1} actúa como un cortocircuito perfecto en relación con la señal. Antes de dejar de referirnos a C_{C1} , cabe señalar que en situaciones en las que la fuente de señal puede proporcionar la referencia de tierra necesaria en C.C. para la compuerta, la misma puede conectarse directamente al excitador de señal y prescindir así de R_G y C_{C1} .

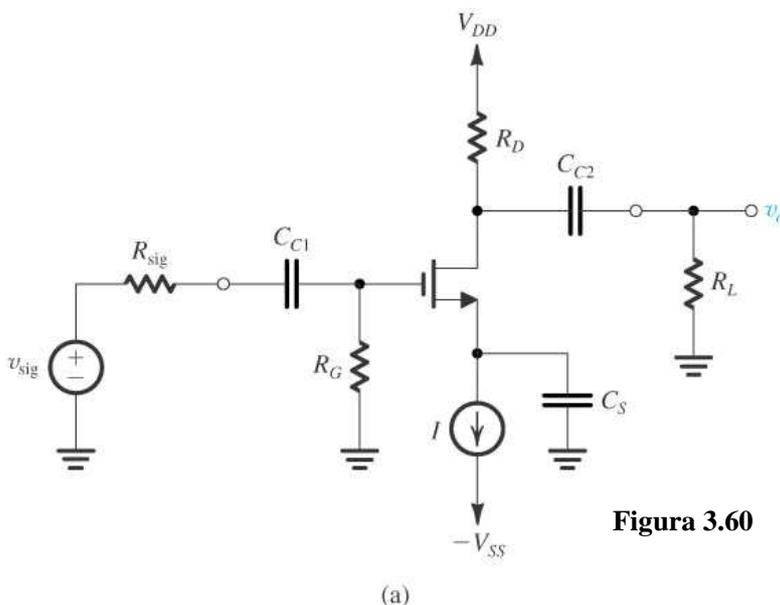


Figura 3.60 Amplificador fuente común basado en el circuito de la figura 3.58

De la misma forma, la señal de salida resultante en el drenaje esta acoplada a la resistencia de carga R_L mediante otro condensador de acoplamiento C_{C2} para el cual valen las mismas consideraciones recién hechas para C_{C1} . Se supondrá que este nuevo condensador de acoplamiento actúa como un cortocircuito perfecto en todas las frecuencias de señal de interés y, por lo tanto $v_o = v_{ds}$. Observe que R_L puede ser un resistor de carga real, al que el amplificador debe proporcionar su señal de salida, o la resistencia de entrada de otra etapa amplificadora en casos en donde se requiere mas de una etapa. (estudiara los amplificadores multietapa en el capítulo 7)

Para determinar las características de los terminales de entrada y de salida del amplificador CS (es decir, sus resistencias de entrada y de salida) así como su ganancia de tensión se reemplazara al MOSFET con el circuito equivalente de pequeña señal. El circuito resultante se muestra en la figura 3.61b). Para empezar se observa que este amplificador es unilateral por lo tanto R_i no depende de R_L y en consecuencia $R_{ent} = R_i$. Además R_o no dependerá de R_s y, por ello $R_{sal} = R_o$. El análisis de este circuito es simple y se realiza paso a paso, desde la fuente de excitación de señal hasta la carga del amplificador. En la entrada:

$$i_s = 0 \quad R_i = R_G \quad \text{y en consecuencia}$$

$$v_i = v_{señal} \frac{R_i}{R_i + R_s} \quad \text{entonces} \quad v_i = v_{señal} \frac{R_G}{R_G + R_s}$$

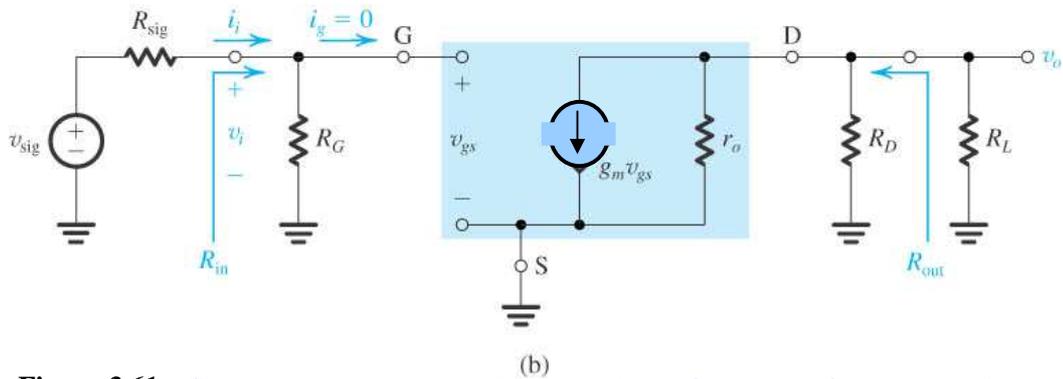


Figura 3.61 Circuito equivalente del amplificador fuente común para el análisis de pequeña señal

Por lo general R_G se selecciona muy grande (por ejemplo, en el orden de los $M\Omega$) con el resultado de que en muchas aplicaciones $R_G \gg R_s$ y en consecuencia $v_i = v_{señal}$. Ahora, como $v_{gs} = v_i$ y $v_o = -g_m v_{gs} (r_o // R_D // R_L)$

Por lo tanto, la ganancia de tensión A_V es

$$A_V = -g_m (r_o // R_D // R_L) \tag{3.71}$$

La ganancia de tensión del sistema amplificador, referida a la Fuente de señal será:

$$A_{V_s} = A_V \frac{R_G}{R_G + R_s} \quad \text{o sea} \quad A_{V_s} = -g_m (r_o // R_D // R_L) \frac{R_G}{R_G + R_s} \tag{3.72}$$

Por ultimo, para determinar la resistencia de salida del amplificador R_o se desactiva la fuente de señal de excitación –es decir se reemplaza el generador de señal, $v_{señal}$ con un cortocircuito y se mira al amplificador desde el terminal de salida como se indico en la figura 3.61b) y por simple inspección se determina

$$R_o = r_o // R_D \tag{3.73}$$

Como se ha visto, la inclusión de la resistencia de salida r_o en el análisis del amplificador CS es muy sencilla: debido a que r_o aparece entre el drenaje y la fuente, se encuentra realmente en paralelo con R_D . Debido a que suele suceder que $r_o \gg R_D$, el efecto de r_o será un ligero decremento en la ganancia de tensión y una disminución de la resistencia de salida R_o (este ultimo un efecto benéfico!).

Aunque los modelos de circuito equivalente de pequeña señal se brindan como una herramienta apropiada para la aplicación de un proceso sistemático de estudio de cualquier circuito amplificador, el esfuerzo que se requiere para dibujarlo no siempre se justifica. Es decir en situaciones simples y después de una gran cantidad de practica, puede realizarse el análisis de pequeña señal directamente sobre el circuito original. En esta situación el modelo del MOSFET de pequeña señal se emplea de manera implícita. Para que el lector empiece en esa dirección en la figura 3.61c) se muestra el análisis de pequeña señal del amplificador CS realizado en una versión algo simplificada del circuito. Se invita al lector a que examine este análisis y lo relacione con el estudio que emplea el circuito equivalente de la figura 3.61b).

EJERCICIO

3.21 Considere un amplificador CS basado en el circuito analizado en el ejercicio 3.20. De manera especifica, revise los Resultados del ejercicio mostrado en la figura E3.59. Encuentre R_i , A_V y R_o sin tomar en cuenta r_o y tomándola en cuenta. Luego calcule la ganancia de tensión del sistema referida al generador de señal de excitación (A_{V_s}) tomando en cuenta a r_o , para el caso en que $R_s = 100\text{ K}\Omega$ y $R_L = 15\text{ K}\Omega$. Si $v_{señal}$ es una senoide de 0,4 V de pico a pico, que amplitud de señal v_o se obtiene a la salida?

Resp. Sin r_o : $R_i = 4,7\text{ M}\Omega$, $A_V = -15$ y $R_o = 15\text{ K}\Omega$. Con r_o : $R_i = 4,7\text{ M}\Omega$, $A_V = -13,6$ y $R_o = 13,6\text{ K}\Omega$.
 $A_{V_s} = -7$; v_o es una senoide de pico a pico de 2,8 V superpuesta con una tensión de C.C. de drenaje de +2,5 V

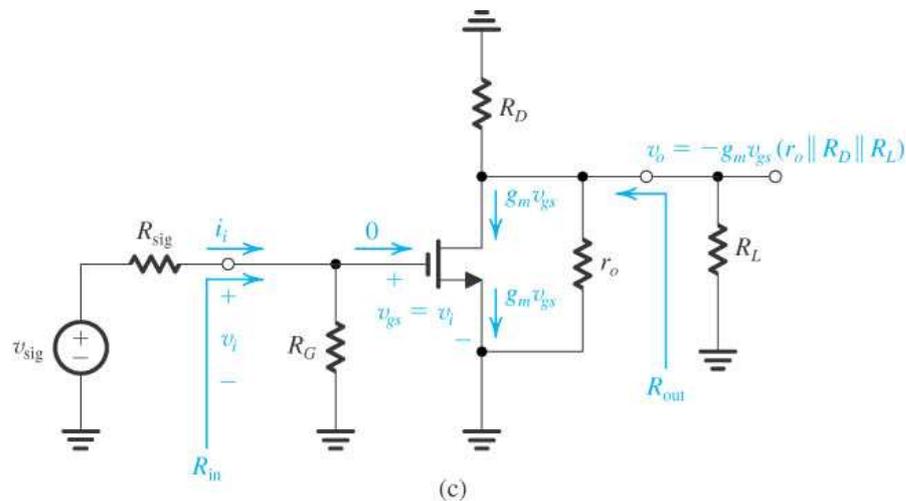


Figura 3.61 Analisis de pequeña señal realizado directamente en el circuito amplificador con el modelo MOSFET utilizado implícitamente

Se concluye el estudio del amplificador fuente común indicando que tiene una resistencia de entrada muy alta, una ganancia de tensión moderadamente alta y una resistencia de salida relativamente alta.

3.8.4 Amplificador Fuente Común con una resistencia en la fuente

A menudo resulta ser apropiado insertar una resistencia R_S en el terminal de fuente del amplificador fuente común, tal como se muestra en la figura 3.62a). el circuito equivalente de bajo nivel correspondiente se muestra en la figura 3.62b) en donde se observa que el transistor ha sido reemplazado con una variante de circuito equivalente dinámico de bajo nivel, resultado

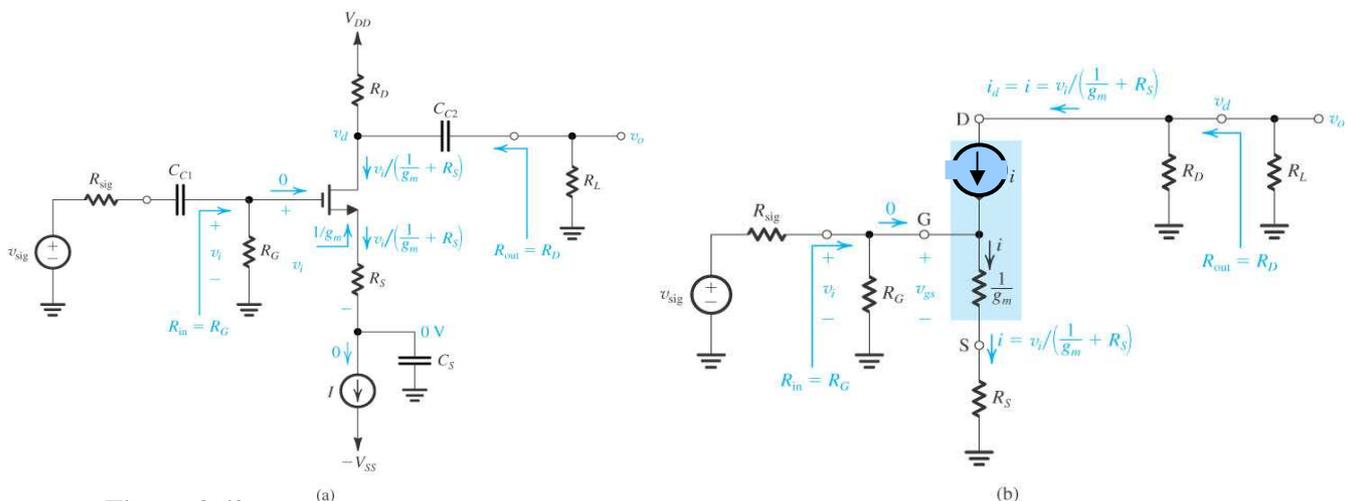


Figura 3.62 a) Amplificador fuente común con una resistencia R_S en el terminal de fuente: b) circuito equivalente de pequeña señal en el que se ha despreciado r_o

de las siguientes consideraciones sobre el circuito de la figura 3.56a): b) el agregado de otro generador controlado de corriente en serie y con el mismo valor $g_m v_{gs}$ no modifica la equivalencia (la modificación se transcribe en la figura 3.63 en donde además se describen las modificaciones subsiguientes), c) como el terminal de compuerta no posee corriente la conexión del mismo sobre el borne X tampoco modifica la relación de equivalencia y d) finalmente el generador precedentemente agregado se sustituye por el elemento pasivo $(1/g_m)$ y como se encuentra sometido a la misma tensión

controladora v_{gs} tampoco modifica la relación de equivalencia. e) el ultimo circuito equivalente, en ocasiones conocido como modelo T, es el que se ha empleado en la figura 3.62 precedente.

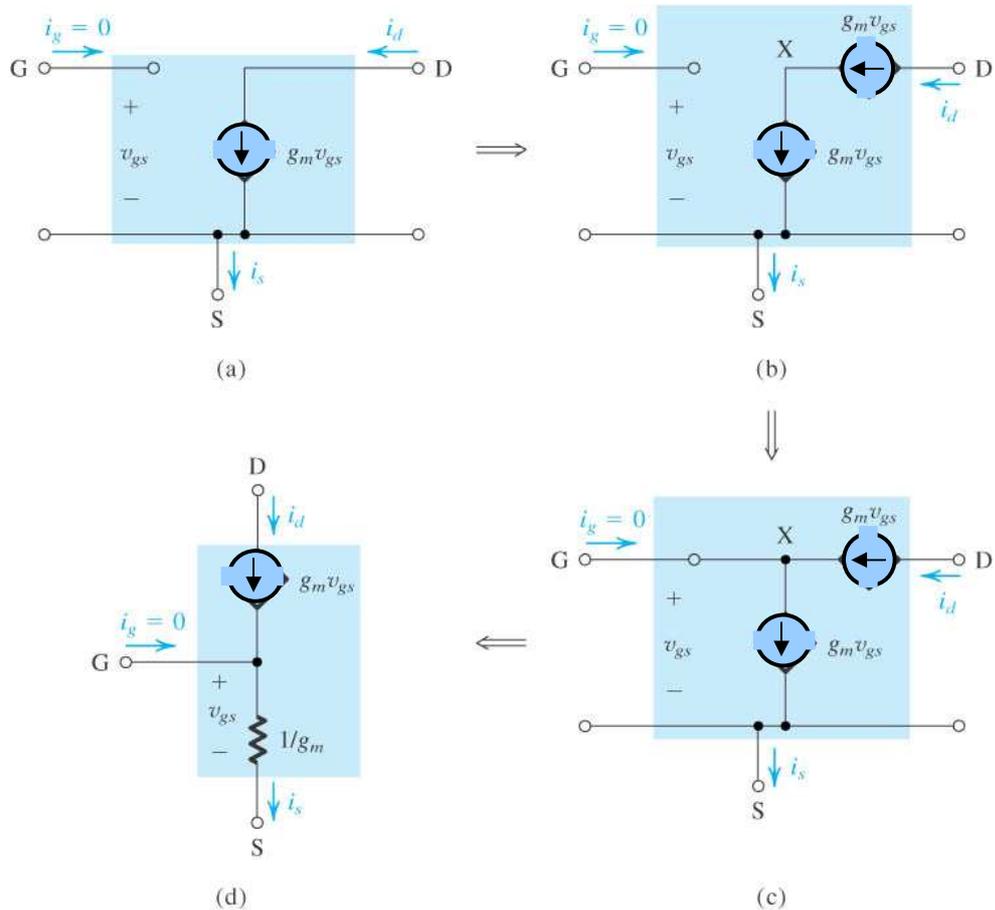


Figura 3.63 d) Variante de circuito equivalente de pequeña señal conocido como modelo T del MOSFET

Se prefiere el modelo T sobre el original conocido como modelo π ya que en este caso simplifica un tanto el análisis. En general, siempre que una resistencia este conectada en el terminal de fuente, como en el circuito seguidor de fuente que se analizara en breve, en modelo en T es el preferido: entonces la resistencia en la fuente aparece en serie con la resistencia $(1/g_m)$ que representa la resistencia entre la fuente y la compuerta, viendo hacia la fuente.

Debe observarse que no se ha incluido r_o en el modelo de circuito equivalente. Su inclusión complicaría de manera importante el estudio; r_o conectaría el nodo de salida del amplificador a la entrada y, por lo tanto, haría que el amplificador fuera no unilateral. Por fortuna no es importante el efecto de r_o en la operación de este amplificador de circuito discreto. Esto se comprueba comparando los resultados obtenidos con la simulación con SPICE (sección 3.12). Sin embargo este no es el caso para la versión de circuito integrado en el que r_o desempeña un papel importante y debe tomarse en cuenta en el análisis y el diseño del circuito, que es lo que se hará en el capítulo 6

Del circuito equivalente de la figura 3.62b) se ve que, como en el caso del amplificador CS.

$$R_{ent} = R_i = R_G \tag{3.74}$$

y por lo tanto

$$v_i = v_{señal} \frac{R_i}{R_i + R_{señal}} \quad \text{entonces} \quad v_i = v_{señal} \frac{R_G}{R_G + R_{señal}} \tag{3.75}$$

Sin embargo, a diferencia del circuito CS, aquí v_{gs} solo es una fracción de v_i . Puede determinarse a partir del divisor de tensión compuesto por $(1/g_m)$ y R_S que aparece a través de la entrada del amplificador de la siguiente manera:

$$v_{gs} = v_i \frac{(1/g_m)}{(1/g_m) + R_S} = \frac{v_i}{1 + g_m R_S} \quad (3.76)$$

Por lo tanto, se puede usar el valor de R_S para controlar la magnitud de la señal v_{gs} y, por lo tanto, asegurar que esta no se vuelva demasiado grande y cause una distorsión por alinealidad inaceptable (recuerde la restricción sobre v_{gs} impuesta por la ecuación 3.52). Este es la primer ventaja que se puede resaltar por el hecho de incluir el resistor R_S . Otros beneficios se podrán encontrar en secciones y capítulos posteriores. Por ejemplo en la sección 3.12 se demostrara con simulación SPICE que R_S provoca que se extienda el ancho de banda útil del amplificador. Lamentablemente, el precio que se paga por estas mejoras es una reducción en la ganancia de tensión comparando con el circuito CS, como se demostrara seguidamente.

La corriente i_d en el terminal de drenaje es igual a la corriente i que circula por el terminal de fuente del circuito equivalente de la figura 3.62, por lo tanto

$$i_d = i = \frac{v_i}{(1/g_m) + R_S} = \frac{g_m v_i}{1 + g_m R_S} \quad (3.77)$$

Por ello la inclusión de R_S reduce i_d en un factor $(1 + g_m R_S)$, cosa que apenas sorprende porque es el factor que relaciona v_{gs} con v_i y el MOSFET produce $i_d = g_m v_{gs}$. La ecuación (3.77) indica también que puede considerarse que el efecto de R_S reduce el g_m efectiva en el mismo factor $(1 + g_m R_S)$.

La tensión de salida puede encontrarse ahora a partir de

$$v_o = -i_d \cdot (R_D/R_L) \quad \text{por ello} \quad v_o = - \frac{g_m \cdot (R_D/R_L)}{1 + g_m R_S} v_i$$

por lo tanto, la ganancia de tensión es

$$A_V = - \frac{g_m \cdot (R_D/R_L)}{1 + g_m R_S} \quad (3.78)$$

y refiriendo dicha ganancia a la fuente ideal de tensión de excitación:

$$A_{V_s} = - \frac{R_G}{R_G + R_{señal}} \cdot \frac{g_m \cdot (R_D/R_L)}{1 + g_m R_S} \quad (3.79)$$

La comparación de las ecuaciones (3.78) y (3.79) con sus contrapartes del amplificador CS sin R_S indica que la inclusión de R_S produce una reducción de la ganancia igual a un factor $(1 + g_m R_S)$. En el capítulo 8 se estudiara con cierto detalle la realimentación negativa. Allí se aprenderá que a ese factor se lo denomina Diferencia de Retorno (D) y que es por dicho factor que la realimentación negativa modifica todas las características dinámicas del amplificador realimentado. En este punto debe recordarse que en la sección 3.5 se vio que una resistencia R en el terminal de fuente producía la estabilización de la polarización (es decir, reduce las variaciones de I_{DQ}) y esta acción realizada sobre la componente de continua es exactamente la misma que se esta observando ahora con la componente dinámica: R_S en el circuito de la figura 3.61 esta reduciendo i_d , lo cual es, después de todo, solo una variación de I_{DQ} . Debido a su acción de reducir la ganancia, a R_S se le llama resistencia de degeneración de fuente.

Otra interpretación útil de la expresión de la ganancia en la ecuación (3.78) es que *la ganancia de tensiones entre el drenaje y la compuerta es simplemente el cociente de las resistencias totales en el drenaje (R_D/R_L) y la resistencia total en la fuente $[(1/g_m) + R_S]$.*

Por ultimo, se desea llamar la atención del lector al análisis de pequeña señal que se realiza y que esta directamente indicado en el circuito de la figura 3.62a). Una vez mas, con cierta practica, el lector debe tener la capacidad de prescindir, en

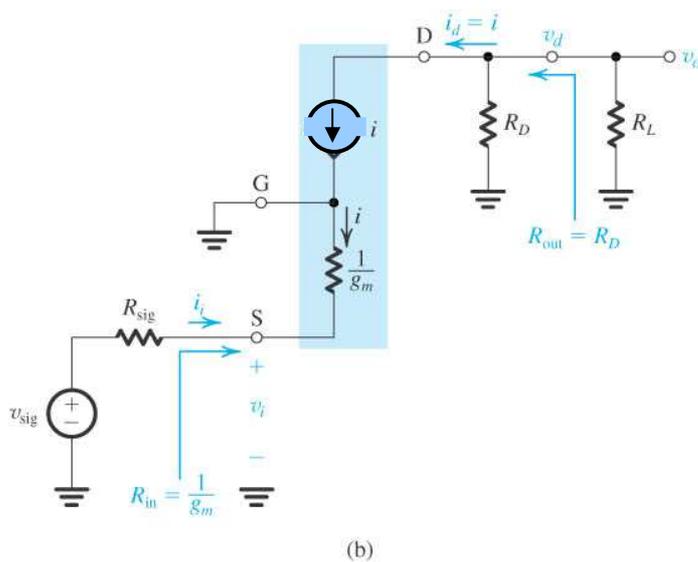


Figura 3.64 b) Circuito equivalente de bajo nivel del Amplificador Compuerta Común de la figura 3.64a)

Esto era de esperar ya que se esta mirando hacia el terminal de fuente del MOSFET y la compuerta esta a tierra ⁷. Mas aun, debido a que el circuito es unilateral, R_i es independiente de R_L y $R_i = R_{ent}$. Debido a que g_m es del orden del mS, la resistencia de entrada del amplificador CG puede ser relativamente baja (del orden del $K\Omega$ o menor) y, por supuesto, mucho mas baja que en el caso del amplificador CS. De esto se desprende que puede ocurrir una importante perdida de nivel de la señal al acoplar la misma con la entrada del amplificador CG, ya que

$$v_i = v_{señal} \frac{R_i}{R_i + R_{señal}}$$

y por lo tanto

$$v_i = v_{señal} \frac{(1/g_m)}{(1/g_m) + R_{señal}} = v_{señal} \frac{1}{1 + g_m R_{señal}}$$

a partir de lo cual se ve que para mantener baja la perdida de nivel de la señal, la resistencia interna de la fuente de excitación de señal debe ser pequeña

$$R_{señal} \ll \frac{1}{g_m}$$

La corriente i_i esta dada por

$$i_i = \frac{v_i}{R_i} \quad \text{por lo que} \quad i_i = g_m v_i$$

y la corriente en el terminal de drenaje:

$$i_d = i = -i_i = -g_m v_i$$

Por lo tanto la tensión de salida puede encontrarse con

$$v_o = v_d = -i_d \cdot (R_D // R_L) = g_m v_i \cdot (R_D // R_L)$$

de lo que se deduce que la ganancia de tensión resulta

$$A_v = g_m \cdot (R_D // R_L) \tag{3.80}$$

a partir de la cual puede encontrarse la ganancia de tensión a circuito abierto como

$$A_v = g_m \cdot R_D \tag{3.81}$$

La ganancia de tensión referida a la fuente ideal de tensión de excitación

$$A_{v_s} = A_v \frac{(1/g_m)}{(1/g_m) + R_{señal}} = \frac{A_v}{1 + g_m R_{señal}} \tag{3.82a}$$

que arroja como resultado

$$A_{V_s} = \frac{g_m \cdot (R_D // R_L)}{1 + g_m R_{señal}} \quad (3.82b)$$

por ultimo, la resistencia de salida se encuentra que es, mediante simple inspección del circuito,

$$R_o = R_{sal} = R_D \quad (3.83)$$

Al comparar estas expresiones con las del amplificador tipo fuente común se hacen las siguientes observaciones:

1. A diferencia del amplificador CS, que es inversor, el amplificador CG es no inversor. Sin embargo, esto apenas resulta importante.
2. Mientras que el amplificador CS tiene una resistencia de entrada muy elevada, la del amplificador CG es baja.
3. Mientras que los valores de A_V de los amplificadores CS y CG son casi idénticos, le ganancia de tensión del sistema amplificador referida a la fuente ideal de tensión de excitación del primero es mayor en un factor $(1 + g_m R_{señal})$ [ecuación (3.82b)], lo que se debe a la baja resistencia de entrada del circuito CG.

Las observaciones anteriores no muestran ninguna ventaja particular para el circuito CG; para explorar este circuito mas a fondo se dará un vistazo a su operación. En la figura 3.64c) se muestra el amplificador CG excitado con una fuente de corriente de señal $i_{señal}$ que tiene una resistencia interna $R_{señal}$. Por supuesto esto puede ser el equivalente de Norton de la fuente de señal usada en la figura 3.64a). Ahora empleando $R_i = (1/g_m)$ y la regla del divisor resistivo de corrientes, se encuentra la fracción de $i_{señal}$ que ingresa por el terminal de fuente del MOSFET, i_i

$$i_i = i_{señal} \frac{R_{señal}}{R_{señal} + R_i} = i_{señal} \frac{R_{señal}}{R_{señal} + (1/g_m)} \quad (3.84)$$

Como por lo general $R_{señal} \gg (1/g_m)$ en general

$$i_i = i_{señal} \quad (3.84a)$$

Por lo tanto, se ve que el circuito presenta una resistencia de entra relativamente baja $(1/g_m)$ a la fuente de corriente de la señal de entrada, lo que da como resultado muy poca atenuación de corriente de señal. Entonces el MOSFET reproduce esta corriente en el terminal de drenaje a una resistencia de salida mucho más elevada. Por lo tanto, el circuito actúa realmente como **amplificador de corriente de ganancia unitaria o seguidor de corriente**. Este concepto de la operación del amplificador de compuerta común ha llevado a su aplicación más popular, una configuración conocida como circuito en cascada que se estudiara en el capitulo 6.

Otra área de aplicación del amplificador CG aprovecha su desempeño superior de alta frecuencia en comparación con el de la etapa de CS. En el capitulo 6 se estudiaran los circuitos amplificadores de banda ancha. Aquí se debe indicar que la baja resistencia de entrada del amplificador CG puede ser una ventaja en algunas aplicaciones de muy alta frecuencia, en las que la fuente de excitación de señal de entrada es una línea de transmisión y puede hacerse que la resistencia de entrada $(1/g_m)$ del amplificador CG presente la misma resistencia característica de la línea.

EJERCICIO

3.23 Se ha diseñado un amplificador CG empleando el circuito de la figura 3.58, que se analizo en el ejercicio 3.20 y cuyos resultados del análisis se mostraron en la figura E3.58. Observe que $g_m = 1 \text{ mS}$ y $R_D = 15 \text{ K}\Omega$. Encuentre R_i , R_o , A_v , A_V y A_{V_s} , para $R_L = 15 \text{ K}\Omega$ y $R_{señal} = 50 \Omega$. Cual será la ganancia de tensión del sistema amplificador excitado con una fuente de tensión de señal ideal para $R_{señal} = 1 \text{ K}\Omega$? $10 \text{ K}\Omega$? $100 \text{ K}\Omega$?

Resp. $1 \text{ K}\Omega$, $15 \text{ K}\Omega$, $+15$, $+7,5$, $+6,85$, $+3,75$, $0,68$, $0,07$

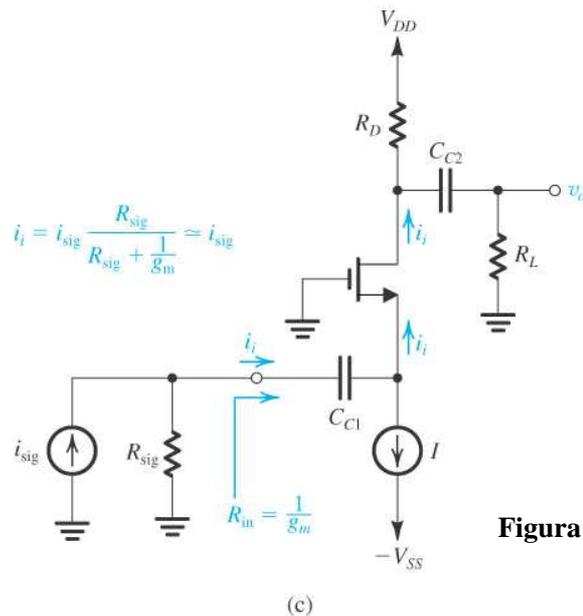


Figura 3.64 c) Circuito Amplificador compuerta común excitado con una fuente de corriente de señal.

3.8.6 Amplificador Drenaje Común (CD) o seguidor de fuente

La ultima configuración del amplificador MOSFET monoetapa que se estudiara es la que se obtiene al establecer una tierra de señal en el terminal de drenaje del transistor al que se lo utiliza como terminal común al par de terminales de entrada (entre la compuerta y drenaje) y al par de terminales de salida (entre fuente y drenaje). Por analogía con las configuraciones de amplificadores CS y CG, a este circuito se la denomina **amplificador tipo drenaje común** o de **drenaje a tierra**. Sin embargo se le conoce mas popularmente como seguidor de fuente, por las razones que se describirán en breve.

En la figura 3.65a) se muestra un amplificador drenaje común basado en el circuito de la figura 3.58. Debido a que el drenaje habrá de funcionar como una tierra de señal, no es necesario incluir en el circuito al resistor de drenaje R_D . La señal de entrada esta acoplada mediante el condensador C_{C1} a la compuerta del MOSFET y la señal de salida en la fuente del MOSFET se encuentra acoplada mediante el condensador C_{C2} a la carga R_L .

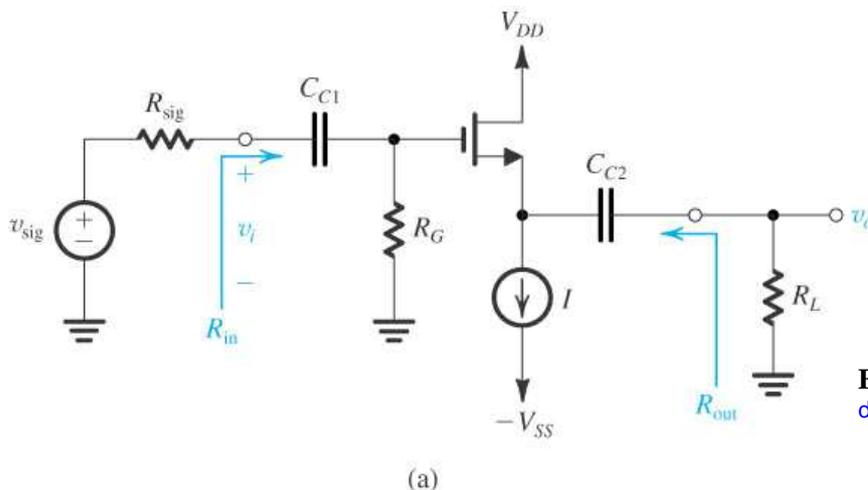
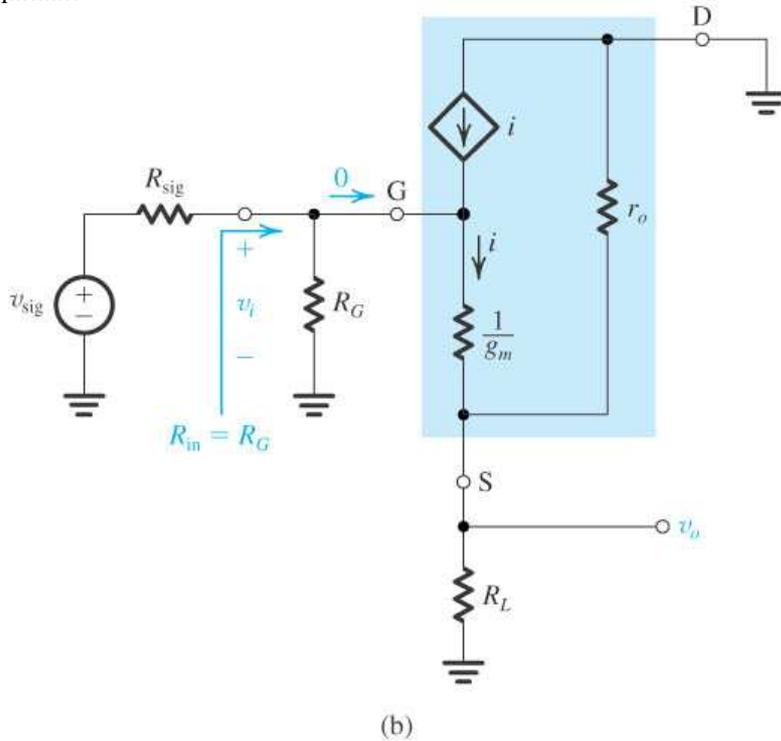


Figura 3.65 a) Circuito Amplificador drenaje común o seguidor de fuente.

Debido a que R_L realmente esta conectada en serie con el terminal de fuente del transistor (la corriente I actúa como circuito abierto en relación con las señales), es más conveniente usar el modelo T del MOSFET. En la figura 3.65b) se muestra el circuito equivalente de bajo nivel resultante del amplificador de drenaje común. El análisis de este circuito es sumamente sencillo y se hace de la siguiente manera. La resistencia de entrada R_i esta dada por

$$R_i = R_G \tag{3.85}$$

dado que al no haber corriente en el terminal de compuerta ello equivale a que la impedancia de entrada del MOSFET sea infinito



Por lo tanto

$$v_i = v_{señal} \frac{R_i}{R_i + R_{señal}} = v_{señal} \frac{R_G}{R_G + R_{señal}}$$

(3.86) Por lo general se selecciona R_G mucho mayor que $R_{señal}$ con el resultado de que

$$v_i = v_{señal}$$

Para continuar con el análisis, es importante observar que r_o aparece realmente en paralelo con R_L y como resultado entre la compuerta y tierra se tiene una resistencia $(1/g_m)$ en serie con $(R_L//r_o)$. La señal v_i aparece a través de este resistencia total. Por lo tanto, es posible usar la regla del divisor de tensión para determinar v_o como

$$v_o = v_i \frac{(R_L//r_o)}{(R_L//r_o) + (1/g_m)} \quad (3.87)$$

a partir de la cual se obtiene la ganancia de tensión A_V como

Figura 3.65 b) Modelo de circuito equivalente de bajo nivel del Amplificador drenaje común o seguidor de fuente.

$$A_V = \frac{(R_L//r_o)}{(R_L//r_o) + (1/g_m)} \quad (3.88)$$

y la ganancia de tensión con la salida a circuito abierto A_v como

$$A_v = \frac{r_o}{r_o + (1/g_m)} \quad (3.89)$$

Por lo general, $r_o \gg (1/g_m)$, causando que la ganancia de tensión a circuito abierto de la compuerta a la fuente, A_v en la ecuación (3.89) resulte prácticamente unitaria. Por lo tanto, la tensión en la fuente sigue a la tensión de la compuerta, tanto en modulo como en fase, dando lugar al nombre popular del circuito amplificador **seguidor de fuente**. Además, en muchas aplicaciones de circuito discreto, $r_o \gg R_L$ lo que permite que la ecuación (3.88) sea aproximada por

$$A_V = \frac{R_L}{R_L + (1/g_m)} \quad (3.88a)$$

La ganancia de tensión del sistema amplificador referida al generador ideal de excitación A_{Vs} puede encontrarse al combinar las ecuaciones (3.86) y (3.88), con el siguiente resultado

$$A_{Vs} = \frac{R_G}{R_G + R_{señal}} \cdot \frac{(R_L//r_o)}{(R_L//r_o) + (1/g_m)} \quad (3.90)$$

Lo que se aproxima a la unidad para $R_G \gg R_{señal}$, $r_o \gg (1/g_m)$ y $r_o \gg R_L$.

Para destacar el hecho de que suele ser más rápido realizar el análisis de pequeña señal directamente sobre el diagrama del circuito, empleando solo implícitamente el modelo de pequeña señal del MOSFET, se muestra ese análisis en la figura 3.65c). Una vez más, observe que para separar la acción intrínseca del MOSFET del efecto Early, se ha extraído la resistencia de salida r_o y se la muestra por separado.

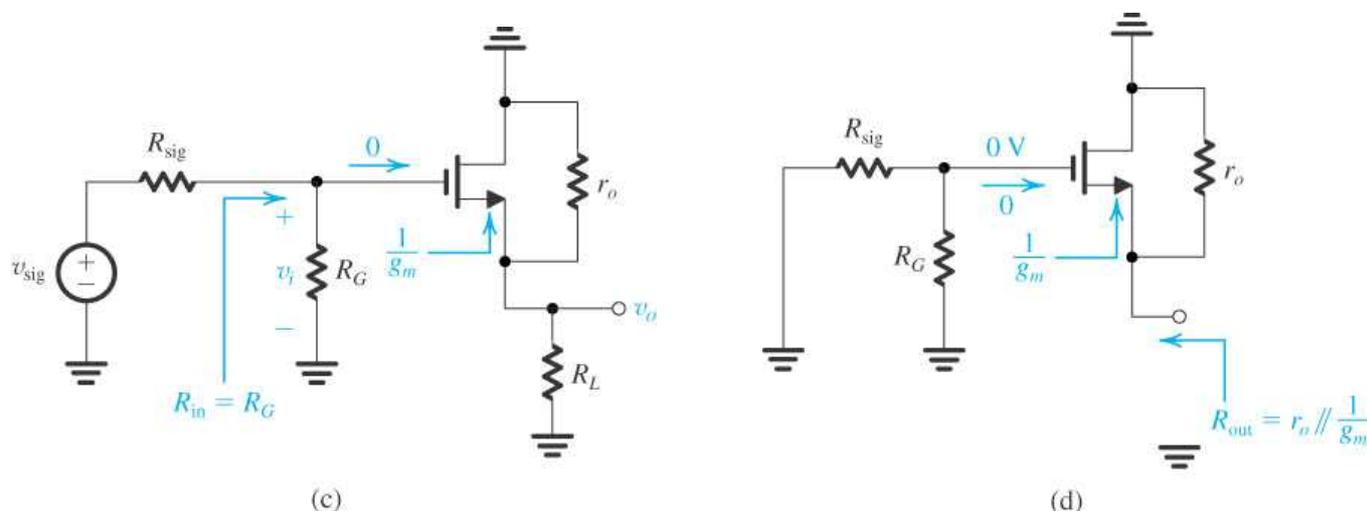


Figura 3.65 c) Análisis de bajo nivel del Amplificador drenaje común directamente sobre el circuito. d) circuito para determinar la resistencia de salida R_o del seguidor de fuente.

El circuito para determinar la resistencia de salida R_o se muestra en la figura 3.65d). Debido a que ahora la tensión de salida es cero, al mirar hacia atrás hacia la fuente se ve, entre la fuente y tierra, una resistencia $1/g_m$ en paralelo con r_o , por ello

$$R_o = (1/g_m) \parallel r_o \quad (3.91)$$

Normalmente, $r_o \gg (1/g_m)$ reduciendo R_o a

$$R_o = (1/g_m) \quad (3.92)$$

que indica que R_o será moderadamente baja.

Se observa que, a pesar de que el circuito seguidor de fuente tiene una gran cantidad de realimentación interna (como se vera en el capítulo 8), su R_i es independiente de R_L (y por lo tanto $R_{ent} = R_i$) y su resistencia de salida R_o es independiente de $\gg R_{señal}$ (y por lo tanto $R_{sal} = R_o$). Sin embargo esto esta motivado en que la corriente de compuerta es siempre nula.

Como conclusión, el seguidor de fuente presenta una resistencia de entrada muy elevada, una resistencia de salida relativamente baja y una ganancia de tensión que es menor que la unidad, pero cercana a esta. Tiene aplicación en situaciones en las que se necesita conectar una fuente de excitación de tensión de señal que proporciona una señal de magnitud razonable, pero con una muy alta resistencia interna, a una resistencia de carga mucho más pequeña (es decir, como amplificador separador o “buffer” de ganancia de tensión unitaria. La necesidad de estos amplificadores se analizo en la sección 1.5 El seguidor de fuente también se usa como etapa de salida en un amplificador de varias etapas, en el que su función consiste en proveer al amplificador multietapa con una resistencia de salida baja, lo que le permite suministrar corrientes de carga relativamente grandes sin pérdida de ganancia (es decir, con poca reducción del nivel de señal de salida). El diseño de las etapas de salida se estudiara mas adelante .

EJERCICIO

3.24 Considere un seguidor de fuente como el que se muestra en la figura 3.65a) diseñado sobre la base del circuito de la figura 3.58, los resultados de su análisis se muestran en la figura E3.59. De manera específica, observe que $g_m = 1 \text{ mS}$

y $r_o = 150 \text{ K}\Omega$. Sean $R_{señal} = 1 \text{ M}\Omega$ y $R_L = 15 \text{ K}\Omega$. a) encuentre R_i , A_v , A_{V_s} y R_o sin tomar en cuenta a r_o , y tomándola en cuenta, b) encuentre la ganancia de tensión referida a la fuente ideal de excitación y de bajo nivel A_{V_s} tomando en cuenta a r_o .

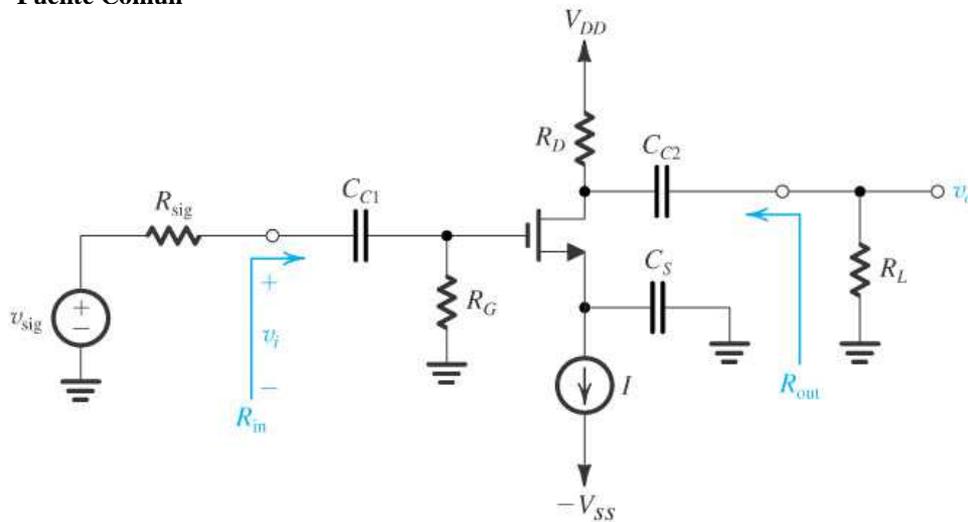
Resp. a) $R_i = 4,7 \text{ M}\Omega$, $A_v = 1$ (sin r_o), $0,993$ (con r_o), $A_{V_s} = 0,938$ (sin r_o), $0,932$ (con r_o), $R_o = 1 \text{ K}\Omega$ (sin r_o), $0,993 \text{ K}\Omega$ (con r_o), b) $A_{V_s} = 0,768$.

3.8.7 Resumen y Comparaciones

A manera de referencia fácil en la tabla 3.3 se presenta un resumen de las características de las diversas configuraciones de amplificadores MOSFET discretos de una sola etapa. Además de los comentarios ya hechos en toda esta sección sobre los meritos relativos de las diversas configuraciones, el resultado desplegado en la tabla 3.3 permite concluir lo siguiente:

TABLA 3.3 Características de los amplificadores MOS de una etapa

Fuente Común



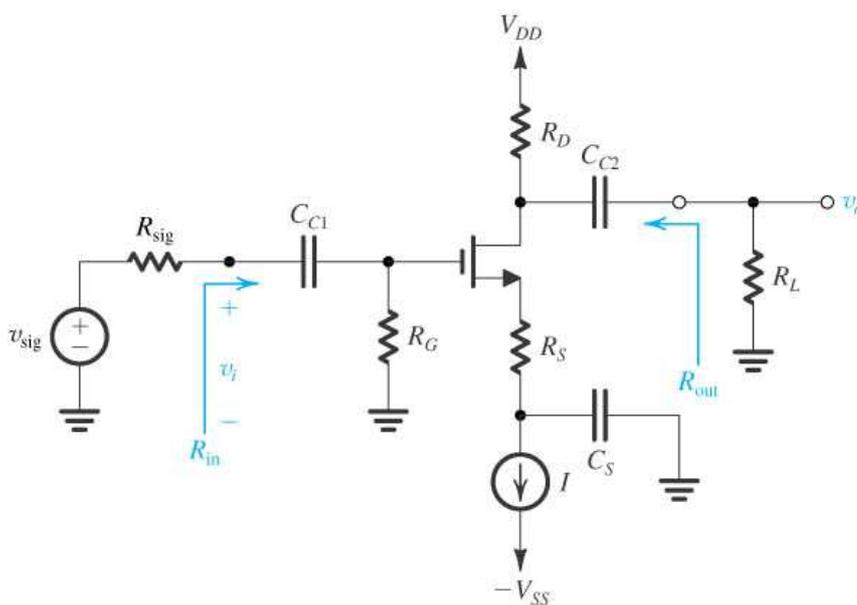
$$R_i = R_G$$

$$A_v = -g_m (r_o // R_D // R_L)$$

$$R_o = r_o // R_D$$

$$A_{V_s} = -g_m (r_o // R_D // R_L) \frac{R_G}{R_G + R_s}$$

Fuente Común con resistencia en la fuente



Despreciando r_o :

$$R_i = R_G$$

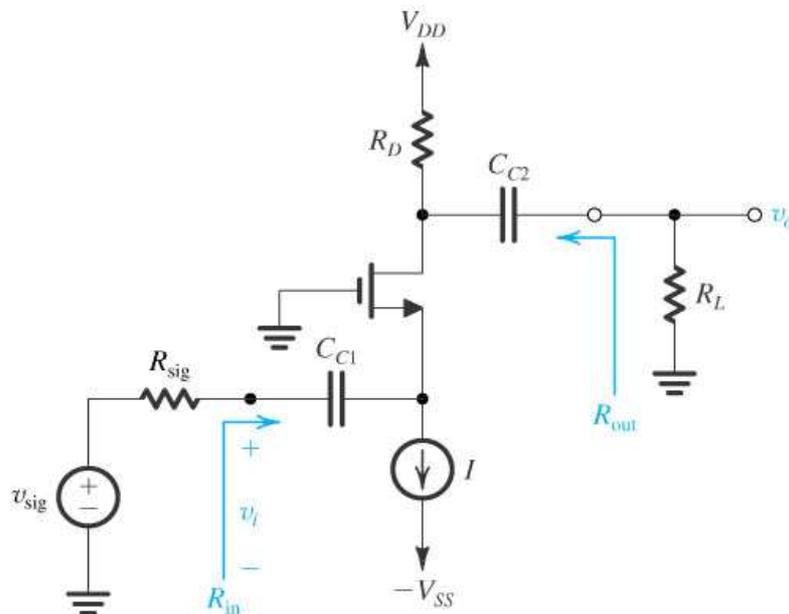
$$A_v = -\frac{g_m \cdot (R_D // R_L)}{1 + g_m R_S}$$

$$R_o = R_D$$

$$A_{V_s} = -\frac{R_G}{R_G + R_{señal}} \cdot \frac{g_m \cdot (R_D // R_L)}{1 + g_m R_S}$$

$$\frac{v_{gs}}{v_i} = \frac{1}{1 + g_m R_S}$$

Compuerta Común



Despreciando r_o :

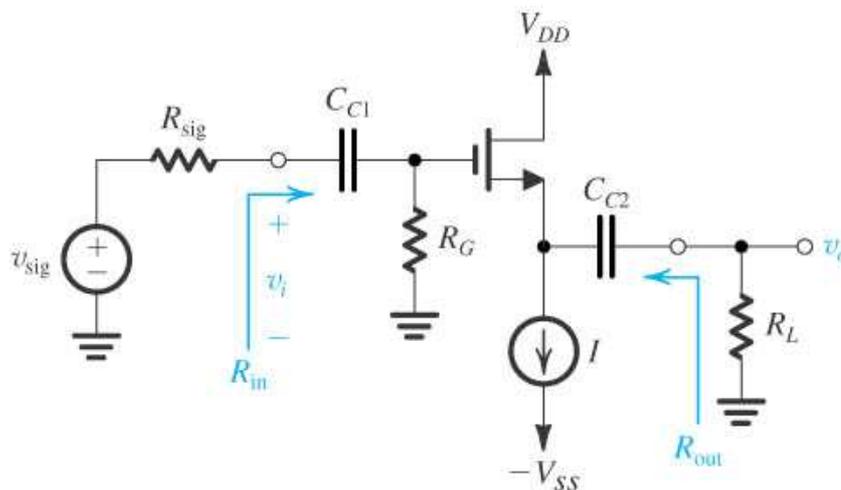
$$R_i = (1/g_m)$$

$$A_v = g_m (R_D // R_L)$$

$$R_o = R_D$$

$$A_{v_s} = \frac{g_m \cdot (R_D // R_L)}{1 + g_m R_{señal}}$$

Drenaje Común o Seguidor de Fuente



$$R_i = R_G$$

$$A_v = \frac{(r_o // R_L)}{(r_o // R_L) + (1/g_m)}$$

$$R_o = [r_o // (1/g_m)] = (1/g_m)$$

$$A_{v_s} = \frac{R_G}{R_G + R_{señal}} \cdot \frac{(R_L // r_o)}{(R_L // r_o) + (1/g_m)}$$

- 1) La configuración CS es la mas adecuada para obtener toda la ganancia requerida en un amplificador. Dependiendo de la magnitud de la ganancia requerida, puede usarse un CS de una etapa o uno de dos o tres etapas en cascada.
- 2) La inclusión de un resistor R_S en la terminal de la fuente de la etapa CS proporciona varias mejoras en su desempeño, como se vera en capítulos posteriores, a costa de una ganancia reducida.

- 3) La resistencia de entrada baja del amplificador CG solo es útil en aplicaciones específicas. Esto incluye amplificadores de tensión que no requieren una resistencia de entrada alta y que aprovechan el excelente desempeño a alta frecuencias de la configuración CG (consulte el capítulo 6) y amplificadores de corriente de ganancia unitaria o seguidores de corriente. Este último da lugar a la aplicación más popular de la configuración de compuerta común, el amplificador cascode.
- 4) El seguidor de fuente tiene aplicación como separador (buffer) seguidor de tensión para interconectar una fuente de excitación de alta resistencia interna a una carga de baja resistencia como etapa de salida en un amplificador de varias etapas.

3.9 EL MODELO DE MOSFET DE SPICE Y EJEMPLO DE SIMULACION

Se concluye este capítulo con un análisis de los modelos que SPICE usa para simular el MOSFET. También se ilustrará el uso de SPICE en la simulación del circuito amplificador CS.

3.9.1 Modelos de MOSFET

Para emular la operación de un componente MOSFET, un simulador necesita un modelo matemático para representar las características de aquel. El modelo que se ha seleccionado en este capítulo para representar el MOSFET es uno simplificado o de primer orden, llamado **modelo de la ley de los cuadrados** debido a la relación cuadrática $i - v$ en la zona de saturación que funciona bien con transistores con canales relativamente *largos*. Sin embargo, para dispositivos con canales *cortos*, especialmente transistores cuyas dimensiones se miden en submúltiplos del micrón, entran en juego muchos efectos físicos que se han pasado por alto, como consecuencia el modelo de primer orden que se utiliza ya no representa con exactitud la operación real del MOSFET.

El modelo simple de la ley de los cuadrados es útil para comprender la operación básica del MOSFET como elemento de un circuito y, por supuesto, se emplea para obtener diseños de circuito aproximados logrados con lápiz y papel. Sin embargo, modelos más elaborados, que son responsables de efectos de canal corto, se requieren para predecir con cierto grado de precisión el desempeño de los circuitos integrados antes de fabricarlos. Estos modelos se han desarrollado y siguen afinándose para representar con más exactitud los efectos de orden superior en transistores de canal corto mediante una mezcla de relaciones físicas y datos empíricos. Entre los ejemplos se incluyen el modelo IGFET de canal corto de Berkeley (BSIM) y el EKV, más popular en Europa. En la actualidad los fabricantes de semiconductores dependen de estos complicados modelos para representar con exactitud el proceso de fabricación. Estos fabricantes seleccionan un modelo MOSFET y luego extraen los valores de los parámetros del modelo correspondiente empleando su conocimiento de los detalles del proceso de fabricación y múltiples mediciones de diversos MOSFET fabricados. Se dedica gran cantidad de esfuerzo para extraer los valores de los parámetros del modelo. Este esfuerzo arroja como beneficio la creación de circuitos fabricados que muestran un desempeño muy parecido al pronosticado por la simulación, reduciendo así la necesidad de volver a diseñar a un alto costo.

Aunque esta fuera de los propósitos de este libro ahondar en el tema del modelado de MOSFET y los efectos del canal corto, es importante que el lector este consciente de las limitaciones del modelo de la ley de los cuadrados y de la disponibilidad de modelos MOSFET más exactos, pero desgraciadamente más complejos. En realidad, las ventajas de la simulación por computadora son más evidentes cuando se tienen que usar estos complejos modelos de componentes y dispositivos en el análisis y diseño de circuitos integrados.

Los simuladores basados en SPICE, como Pspice, proporcionan al usuario una opción de modelos MOSFET. Entre los parámetros correspondientes del modelo de SPICE (cuyos valores son proporcionados por el fabricante del semiconductor) se incluye uno llamado LEVEL (nivel), que selecciona el modelo de MOSFET que habrá de utilizar el simulador. Aunque el valor de este parámetro no siempre es indicativo de exactitud, ni de la complejidad del modelo MOSFET correspondiente, LEVEL = 1 corresponde al modelo más simple de primer orden (denominado modelo Shichman-Hodges) que está basado en las ecuaciones MOSFET de la ley de los cuadrados presentada en este capítulo. Para simplificar el análisis se usará este modelo para ilustrar la descripción de los parámetros del modelo MOSFET en SPICE y para simular el circuito de ejemplo en Pspice. Sin embargo, se recuerda de nuevo al lector la necesidad de usar un modelo más sofisticado que el de nivel 1 para predecir con exactitud el desempeño del circuito, sobre todo para transistores cuyas dimensiones se miden en micrones.

3.9.2 Parámetros del modelo MOSFET

En la Tabla 3.4 se proporciona una lista de algunos de los parámetros del modelo MOSFET usados en el modelo de nivel 1 de SPICE. El lector ya debe estar familiarizado con esos parámetros, salvo con unos cuantos que se describen enseguida.

TABLA 3.4 Parámetros del modelo MOSFET de nivel 1 de SPICE (lista parcial)

Parámetro De SPICE	Símbolo del libro	Descripción	Unidades
Parámetros del modelo básico			
LEVEL		Selector de modelo MOSFET	
TOX	t_{ox}	Espesor del oxido de la compuerta	m
COX	C_{ox}	Capacitancia de las placas paralelas MOS , por unidad de arrea	F/m ²
UO	μ	Movilidad de los portadores	cm ² /V.s
KP	k'	$k' = \mu \cdot C_{ox}$ parámetro de transconductancia del proceso	A/V ²
LAMBDA	λ	Coefficiente de modelación de longitud del canal	V ⁻¹
Parámetros de la tensión de umbral			
VTO	V_{t0}	Tensión de umbral de polarización cero	V
GAMMA	γ	Parámetro de efecto de cuerpo	V ^{1/2}
NSUB	N_A, N_D	Contaminación del sustrato	cm ⁻³
PHI	$2\Phi_f$	Potencial de inversión de la superficie	V
Parámetros del diodo MOSFET			
JS		Densidad de la saturación de corriente de la unión del cuerpo	A/m ²
CJ		Capacitancia de unión del cuerpo con polarización cero, por unidad de área sobre la región drenaje-fuente	F/m ²
MJ		Coefficiente de graduación, por componente de área	
CJSW		Capacitancia de unión del cuerpo con polarización cero, por unidad de longitud a lo largo de la pared lateral (periferia) de la región drenaje-fuente	F/m
MJSW		Coefficiente de graduación, para componente de pared lateral	
PB	V_0	Potencial integrado de unión de cuerpo	V
Parámetros de dimensión del MOSFET			
LD	L_{sup}	Difusión lateral en el canal a partir de las regiones de difusión fuente-drenaje	m
WD		Difusión lateral en el canal a partir del cuerpo por todo el ancho	m
Parámetros de la capacitancia MOS			
CGBO		Capacitancia de superposición de compuerta y cuerpo, por unidad de longitud de canal	F/m
CGDO	C_{sup}/W	Capacitancia de superposición de compuerta y drenaje, por unidad de ancho de canal	F/m
CGSO	C_{sup}/W	Capacitancia de superposición de compuerta y fuente, por unidad de ancho de canal	F/m

Parámetros del diodo MOSFET En el caso de los diodos de polarización inversa formados entre cada una de las regiones de difusión de la fuente, el drenaje y el cuerpo (véase la figura 3.1), la densidad de corriente de saturación esta representada en SPICE por el parámetro JS, Mas aun con base en los parámetros especificados en la tabla 3.4, SPICE calculara las capacitancias de la región de transición (unión) como

$$C_{db} = \frac{CJ}{\left(1 + \frac{V_{DB}}{PB}\right)^{MJ}} AD + \frac{CJSW}{\left(1 + \frac{V_{DB}}{PB}\right)^{MJSW}} PD \quad (3.93)$$

$$C_{sb} = \frac{CJ}{\left(1 + \frac{V_{SB}}{PB}\right)^{MJ}} AS + \frac{CJSW}{\left(1 + \frac{V_{SB}}{PB}\right)^{MJSW}} PS \quad (3.94)$$

donde AD y AS son las areas, mientras que PD y PS son los perímetros de las regiones del drenaje y de la Fuente del MOSFET, respectivamente. El primer termino de capacitancia en las ecuaciones (3.92) y (3.93) representa la capacitancia de la zona de transición (unión) sobre la placa inferior de las regiones del drenaje y la fuente. El segundo termino de capacitancia involucra la de la zona de transición a lo largo de la pared lateral (periférica) de esas regiones. Ambos términos se expresan mediante la formula desarrollada en la sección 2. El usuario debe especificar los valores de AD, AS, PD y PS con base en las dimensiones del dispositivo que se esta usando.

Parámetros de dimensión y capacitancia de compuerta del MOSFET En un MOSFET fabricado, la longitud efectiva del canal L_{ef} es menor que la nominal (o dibujada) L (de acuerdo con lo especificado por el diseñador), porque las regiones de difusión de la fuente y el drenaje se extienden ligeramente debajo del oxido de la compuerta durante la fabricación. Mas aun, el ancho efectivo del canal W_{ef} del MOSFET es menor que el ancho nominal o dibujado del canal W debido a la difusión lateral en el canal a partir del cuerpo y por todo el ancho. Con base en los parámetros especificados en la tabla 3.4

$$L_{ef} = L - 2 LD \quad (3.95)$$

$$W_{ef} = W - 2 WD \quad (3.96)$$

De manera análoga al uso de L_{sub} para denotar LD, se usa el símbolo W_{sub} para denotar WD. Por lo tanto, la capacitancia entre compuerta y fuente C_{gs} y la de compuerta drenaje C_{gd} debe incrementarse mediante un componente de superposición de, respectivamente,

$$C_{gs.sup} = W CGSO \quad (3.97)$$

y

$$C_{gd.sup} = W CGDO \quad (3.98)$$

De igual forma, la capacitancia de compuerta y cuerpo C_{gb} debe aumentarse en un componente de superposición de

$$C_{gb.sup} = L CGBO \quad (3.99)$$

Tal vez el lector haya observado que existe una redundancia incorporada al especificar los parámetros del modelo MOSFET en SPICE. Por ejemplo, el usuario puede especificar el valor de KP para el MOSFET o, como opción, especificar TOX y UO y dejar que SPICE calcule KP como UO TOX. De igual manera, GAMMA puede especificarse directamente, o pueden proporcionarse los parámetros físicos que permiten que SPICE lo determine (es decir, NSUB). En cualquier caso, *los valores especificados por el usuario siempre tendrán preferencia sobre los valores calculados por SPICE*. Como otro ejemplo, observe que el usuario tiene la opción de especificar directamente las capacitancias de superposición CGBO, CGDO y CGSO o dejar que SPICE los calcule como CGDO = CGSO = LD COX y CGBO = WD COX.

En la tabla 3.5 se proporcionan valores típicos para los parámetros del modelo MOSFET de nivel 1 de una tecnología CMOS moderna de 0,5 μm y, en comparación, la de una antigua (incluso obsoleta) de 5 μm . Los valores correspondientes para la longitud mínima de canal L_{min} , ancho mínimo del canal W_{min} y tensión de alimentación máxima $(V_{DD} + |V_{FF}|)_{max}$ son los siguientes:

Tecnología	L_{min}	W_{min}	$(V_{DD} + V_{FF})_{max}$
CMOS de 5 μm	5 μm	12,5 μm	10 V
CMOS de 0,5 μm	0,5 μm	1,25 μm	3,3 V

Debido a que la capa de oxido debajo de la compuerta es más delgada en las tecnologías CMOS, la máxima tensión de alimentación debe reducirse para asegurar que las tensiones de los terminales no causen una ruptura de dicho dieléctrico. La reducción de la tensión de alimentación es uno de los aspectos de diseño más desafiantes de los circuitos integrados analógicos en las tecnologías CMOS avanzadas. En la tabla 3.5 tal vez el lector haya observado algunas otras tendencias en los procesos CMOS. Por ejemplo, a medida que se reduce L_{min} , el efecto de modulación de longitud del canal se vuelve más pronunciado y, por lo tanto, aumenta el valor de λ . Esto arroja como resultado que los MOSFET tengan una resistencia de salida r_o más pequeña y, por ello, “ganancias intrínsecas” más pequeñas (capítulo 6). Otro ejemplo es la disminución en la movilidad de superficie μ en las tecnologías CMOS modernas y el aumento correspondiente en la relación μ_n/μ_p desde el valor de 2 hasta un valor cercano a 5. El impacto de esta y otras tendencias en el diseño de circuitos integrados en tecnologías CMOS avanzadas se analizará en el capítulo 6 (consulte en particular, la sección 6.2)

TABLA 3.5 Valores de los parámetros de MOSFET de nivel 1 para las dos tecnologías CMOS

Parámetro De SPICE	Proceso CMOS de 5 μm		Proceso CMOS de 0,5 μm	
	NMOS	PMOS	NMOS	PMOS
LEVEL	1	1	1	1
TOX	85E ⁻⁹	85E ⁻⁹	9,5E ⁻⁹	9,5E ⁻⁹
UO	750	250	460	115
LAMBDA	0,01	0,03	0,1	0,2
GAMMA	1,4	0,65	0,5	0,45
VTO	1	-1	0,7	-0,8
PHI	0,7	0,65	0,8	0,75
LD	0,7E ⁻⁶	0,6E ⁻⁶	0,08E ⁻⁶	0,09E ⁻⁶
JS	1E ⁻⁶	1E ⁻⁶	10E ⁻⁹	5E ⁻⁹
CJ	0,4E ⁻³	0,18E ⁻³	0,57E ⁻³	0,93E ⁻³
MJ	0,5	0,5	0,5	0,5
CJSW	0,8E ⁻⁹	0,6E ⁻⁹	0,12E ⁻⁹	0,17E ⁻⁹
MJSW	0,5	0,5	0,4	0,35
PB	0,7	0,7	0,9	0,9
CGBO	0,2E ⁻⁹	0,2E ⁻⁹	0,38E ⁻⁹	0,38E ⁻⁹
CGDO	0,4E ⁻⁹	0,4E ⁻⁹	0,4E ⁻⁹	0,35E ⁻⁹
CGSO	0,4E ⁻⁹	0,4E ⁻⁹	0,4E ⁻⁹	0,35E ⁻⁹

Cuando se simula un circuito MOSFET, el usuario debe especificar ambos valores de los parámetros del modelo y las dimensiones de cada MOSFET en el circuito que se está simulando. Al final, deben especificarse la longitud del canal L y el ancho W . También deben especificarse las áreas AD y AS y los perímetros PD y PS para que SPICE modele las capacitancias de unión del cuerpo (de otra manera, se supondrían capacitancias cero). Los valores exactos de estos parámetros de geometría dependen del diseño real del dispositivo (apéndice A). Sin embargo, para estimar estas dimensiones, se supondrá que se habrá de hacer un contacto de metal para cada una de las regiones de fuente y drenaje del MOSFET. Con este fin, estas regiones de difusión deben extenderse por lo general *mas allá* del extremo del canal (es decir, en la dirección L en la figura 3.1) al menos en $2,75 L_{min}$. Por lo tanto, el área y el perímetro mínimos de una región de difusión drenaje-fuente con un contacto son, respectivamente,

$$AD = AS = 2,75 L_{min} W \quad (3.100)$$

y

$$PD = PS = 2 \cdot 2,75 L_{min} + W \quad (3.101)$$

A menos que se especifique lo contrario, se usaran las ecuaciones (3.100) y (3.101) para estimar las dimensiones de las regiones drenaje-fuente en los ejemplos.

Por ultimo, observe que SPICE calcula los valores de los parámetros del modelo MOSFET de pequeña señal con base en el punto de operación (punto de polarización). Entonces SPICE los emplea para realizar el análisis de pequeña señal (análisis de AC).

EJEMPLO 3.12

EL AMPLIFICADOR CS

En este ejemplo se utilizara Pspice para proyectar y verificar el comportamiento del circuito amplificador tipo fuente común que se presenta en la figura 3.66:

PARAMETERS:

CCI = 10u
 CCO = 10u
 CS = 10u
 RD = 4.2K
 RG1 = 2E6
 RG2 = 1.3E6
 RL = 50K
 RS = 630
 Rsig = 10K
 W = 22u
 L = 0.6u
 VDD = 3.3

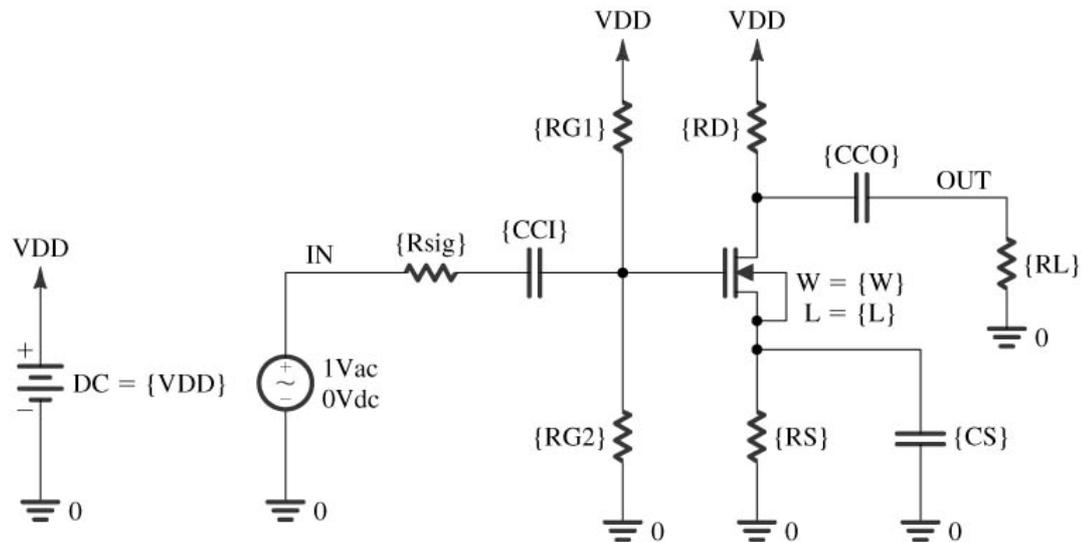


Figura 3.66 Esquema de captura del amplificador CS del ejemplo 3.12.

Observe que el MOSFET tiene su fuente y el cuerpo conectados entre sí para cancelar el efecto del cuerpo. Se supondrá una tecnología de 0,5 μm para el MOSFET y se usarán los parámetros de modelo SPICE de nivel 1 que aparecen en la tabla 3.5. Se supondrá también una resistencia interna de la fuente de señal de excitación $R_{señal} = 10 \text{ K}\Omega$, una resistencia de carga $R_L = 50 \text{ K}\Omega$ y condensadores de paso y de “by pass” de 10 μF .

Las especificaciones de diseño para este amplificador CS son una ganancia de tensión $A_{Vs} = 10$ y un consumo máximo de potencia $P_{CC} = 1,5 \text{ mW}$.

Como siempre sucede en este tipo de problemas se comenzará con un diseño aproximado con lápiz y papel. Luego se usará Pspice para afirmar el diseño y para investigar el desempeño del diseño final. De esta manera, se obtendrán las mayores ventajas y el mayor conocimiento de la simulación.

Solución:

Para esta tecnología y el circuito propuesto la fuente de alimentación que seleccionamos es de 3,3 V, entonces la corriente de drenaje del MOSFET debe estar limitada por el consumo máximo permitido de dicha fuente, es decir

$$I_D = \frac{P_{CC}}{V_{DD}} = \frac{1,5 \cdot 10^{-3}}{3,3} = 0,45 \text{ mA}$$

Por otra parte un valor común de $(V_{GS} - V_T)$ para los diseños de bajas tensiones es de 0,3 V y seleccionando un $V_{DS} = (V_{DD}/3)$ para alcanzar una excursión simétrica máxima de gran señal adecuada de salida, es posible así asignársele dimensiones al MOSFET, de acuerdo con lo siguiente:

$$B = \frac{I_D}{(V_{GS} - V_T)^2} \frac{1}{(1 + \lambda \cdot V_{DS})} = \frac{0,45 \cdot 10^{-3}}{(0,3)^2 (1 + 0,1 \cdot 1,1)} = 4,5045 \text{mA/V}^2$$

en donde se recabó el valor de λ a partir de la tabla 3.5 y luego como

$$B = 0,5 (\mu_n C_{ox}) \left(\frac{W}{L_{ef}} \right)$$

tomando también de dicha tabla los valores de las constantes $\mu_n C_{ox}$ se obtiene $\mu_n C_{ox} = 170,1 \mu\text{A/V}^2$ por lo que

$$\frac{W}{L_{ef}} = \frac{4,5045 \cdot 10^{-3}}{0,5 \cdot 170,1 \cdot 10^{-6}} = 53 \text{ aproximadamente}$$

Aquí se adaptó la ecuación (3.7) correspondiente a la constante B empleando L_{ef} en lugar de L para obtener un calculo más exacto de I_D . El efecto de utilizar W_{ef} en lugar de W es mucho menos importante, porque generalmente $W \gg W_{sub}$. Por lo tanto si se elige $L = 0,6 \mu\text{m}$ esto arroja como resultado $L_{ef} = L - 2 L_{sub} = 0,44 \mu\text{m}$ y $W = 23,3 \mu\text{m}$. Observe que se eligió L ligeramente mayor que L_{min} . Esta es una practica común en el diseño de CI analógicos para reducir los efectos de los elementos de fabricación no ideales en el valor real de L . Como se estudiara en capítulos posteriores, esto es particularmente importante cuando el desempeño del circuito depende de la coincidencia entre las dimensiones de dos o más MOSFET (por ejemplo, en los circuitos fuente de corriente tipo espejo que se estudiaran en capítulo 6).

A continuación aplicando (3.69)

$$g_m = \frac{2 I_{DQ}}{(V_{GS} - V_T)} = \frac{0,9 \cdot 10^{-3}}{0,3} = 3 \text{ mS}$$

y estimando una tensión de Early de 10 V resultaría $r_o = 22,2 \text{ K}\Omega$, de modo que a partir de la ganancia pedida calculamos

$$(r_o // R_L) = 22,2 \text{ K}\Omega // 50 \text{ K}\Omega = 15,37 \text{ K}\Omega \quad (r_o // R_L // R_D) = \frac{|A_v|}{g_m} \quad \text{previando } A_v = A_{v_s}$$

al suponer $R_{GT} \gg R_{señal}$ entonces $(r_o // R_L // R_D) = \frac{10}{0,003} = 3,3 \text{ K}\Omega$ y por ello $R_D = 4,2 \text{ K}\Omega$

Por lo tanto para la tensión de polarización $V_{DS} = V_{DD} / 3 = 1,1 \text{ V}$ resulta $I_D R_S = 3,3 - 1,1 - 0,45 \cdot 4,2 = 0,31 \text{ V}$ y para que ello sea factible R_S debe ser

$$R_S = \frac{0,31}{0,45 \cdot 10^{-3}} = 630 \Omega$$

Finalmente como V_{GS} debe ser aproximadamente 1 V [recordar que hemos impuesto $(V_{GS} - V_T) = 0,3 \text{ V}$ y que para estos MOSFET de baja tensión es común que $V_T = 0,7 \text{ V}$] y dado que en la malla compuerta-fuente $V_{GS} = V_{GT} - I_D R_S$ entonces $V_{GT} = 1 + 0,45 \cdot 0,63 = 1,3 \text{ V}$ para lo cual se implementa un divisor de compuerta con valores $R_{G1} = 2 \text{ M}\Omega$ y $R_{G2} = 1,3 \text{ M}\Omega$ de modo que

$$V_{GT} = V_{DD} \cdot \frac{R_{G2}}{R_{G1} + R_{G2}} = 3,3 \frac{1,3}{2 + 1,3} = 1,3 \text{ V}$$

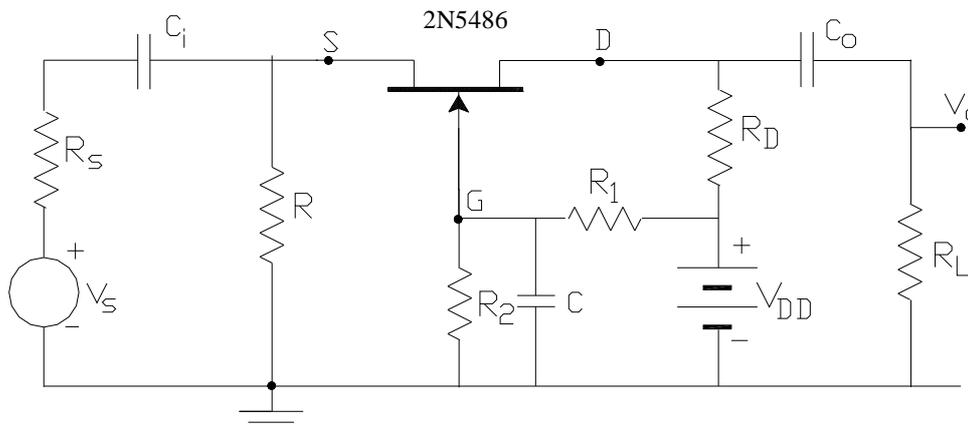
Mediante el empleo de valores más grandes para estos resistores de compuerta, se asegura que su consumo de potencia y su efecto de carga en la fuente de señal de entrada serán despreciables. Tome nota que se desprecia el efecto del cuerpo en la expresión para V_{GS} para simplificar los cálculos manuales.

A continuación debe utilizarse PSpice para comprobar el diseño e investigar el desempeño del amplificador CS. Se comienza por realizar una simulación del punto de polarización para verificar que el MOSFET este polarizado apropiadamente en la región de saturación y que las tensiones y corrientes de C.C. estén dentro de los valores deseados. Como resultado de esta simulación se ha reducido el valor de W a $22 \mu\text{m}$ para limitar I_D cerca de $0,45 \text{ mA}$.

EJEMPLO 3.13

EL AMPLIFICADOR CG

En este caso verificaremos el funcionamiento de una etapa tipo compuerta común ya diseñada en base a componentes discretos. La propuesta es realizar la verificación en papel y lápiz y luego proceder a la simulación mediante PSpice. El circuito del amplificador se representa en la figura 3.67 y el transistor utilizado es un JFET tipo 2N5486

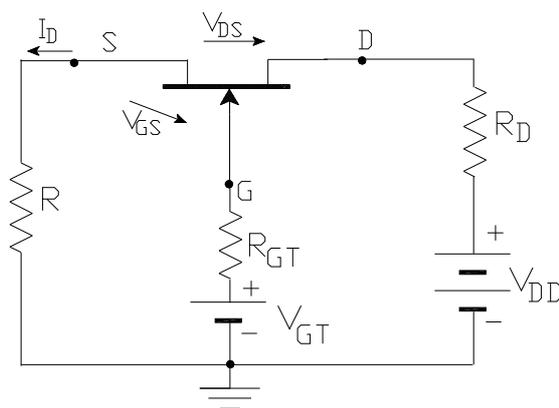


Los restantes componentes del circuito tienen los siguientes valores:
 $V_{DD} = 15 \text{ V}$ - $R_1 = R_2 = 470 \text{ K}\Omega$ - $R = 5,6 \text{ K}\Omega$ - $R_D = 1,8 \text{ K}\Omega$ - $R_L = 10 \text{ K}\Omega$ - $R_S = 300 \Omega$ - $C = C_i = C_o = 10 \mu\text{F}$.
 Atento los datos suministrados por VISHAY Siliconix se estimaran los siguientes datos típicos:

- $V_{(BR)GSSmin} = -35 \text{ V}$
- $I_{DSStip} = 15 \text{ mA}$
- $V_{GS(off)tip} = V_p = -3 \text{ V}$

Figura 3.67 Esquema de circuito del amplificador CS del ejemplo 3.13.

Circuito equivalente estático:



En donde:

$$V_{GT} = V_{DD} \cdot \frac{R_2}{R_1 + R_2} = 15 \cdot 0,5 = 7,5 \text{ V}$$

$$R_{GT} = R_1 // R_2 = 470 \cdot 10^3 \cdot 0,5 = 235 \text{ K}\Omega$$

Planteando las ecuaciones correspondientes:

de malla: $V_{GS} = V_{GT} - I_D \cdot R = 7,5 - I_D \cdot 5,6 \cdot 10^3$

del JFET $V_{GS} = V_P [1 - (I_D / I_{DSS})^{0,5}]$

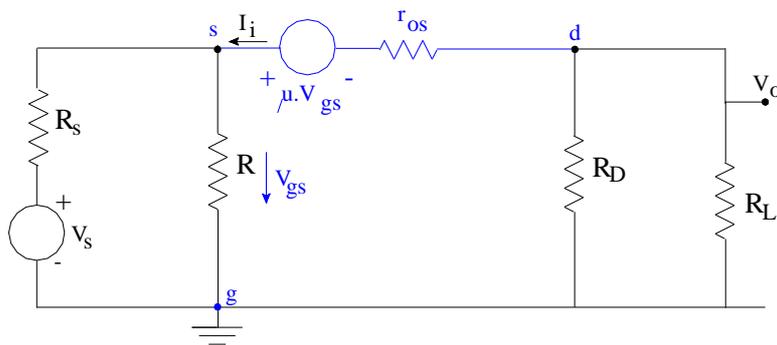
luego el par de valores que satisfacen a ambas:

$$I_{DQ} = 1,7 \text{ mA} \quad V_{GSQ} = -2 \text{ V}$$

comprobándose también que al ser: $V_{DS} = V_{DD} - I_D \cdot (R_D + R) = 15 - 1,7 (1,8 + 5,6) = 2,4 \text{ V}$ se satisface la condición de operación en la zona de saturación, ya que:

$$(V_{DSQ} = 2,4 \text{ V}) > [(V_{GSQ} - V_P) = 1 \text{ V}]$$

Pasando ahora al análisis dinámico de bajo nivel, una variante de circuito equivalente de nuestra etapa amplificadora CG se muestra seguidamente:



La variante consiste en aplicar el Teorema de Thevenin en los terminales de salida de d y s en el circuito equivalente de la figura 4.56b de modo que la tensión a circuito abierto resulta

$$V_{ds} = -g_m \cdot V_{gs} \cdot r_{os} = -\mu \cdot V_{gs}$$

y el nuevo circuito equivalente se representa ahora con diferente color. En el se ha definido el factor de amplificación como

$$\mu = g_m \cdot r_{os}$$

En este circuito $R_d = R_D // R_L = 1,8 \text{ K}\Omega // 10 \text{ K}\Omega = 1,525 \text{ K}\Omega$

A partir de las hojas de dato de Vishay Siliconix pueden observarse las curvas de variación de la transconductancia g_m y $g_{os} = (1/r_{os})$ en función de la corriente de drenaje I_D y para diferentes temperaturas, de modo que para nuestra corriente de 1,7 mA y a 25 °C se obtienen:

$$g_m = 3 \text{ mS} \quad ; \quad g_{os} = 12,5 \mu\text{S} \quad (r_{os} = 80 \text{ K}\Omega)$$

Planteando la ecuación de la malla que conforman los bornes g-d-s:

$$V_{gs} - I_i \cdot (R_d + r_{os}) + \mu \cdot V_{gs} = 0 \quad \text{y teniendo en cuenta que } R_i = \frac{V_{gs}}{I_i} \quad \text{resulta}$$

$$R_i = \frac{R_d + r_{os}}{\mu + 1} \quad \text{y como } r_{os} \gg R_d \quad \text{y} \quad \mu \gg 1 \quad R_i = \frac{1}{g_m} = 333 \Omega \quad \text{coincidiendo este resultado con el obtenido en la sección 3.8.5.}$$

En la misma ecuación si al producto $I_i \cdot R_d$ lo interpretamos como la tensión de salida $-V_o$:

$$V_{gs} + V_o \cdot (R_d + r_{os}) \frac{1}{R_d} + \mu \cdot V_{gs} = 0 \quad \text{entonces la Ganancia } A_V = \frac{V_o}{-V_{gs}}$$

$$A_V = (\mu + 1) \cdot \frac{R_d}{(R_d + r_{os})} \quad \text{y teniendo en cuenta las mismas desigualdades} \quad A_V = g_m \cdot R_d = 3 \cdot 1,525 = 4,6 \quad \text{coincidiendo nuevamente este resultado con el obtenido en la sección 3.8.5.}$$

$$\text{Como por definición} \quad A_{Vs} = \frac{V_o}{V_s} \quad \text{y} \quad A_{Vs} = A_V \frac{V_{gs}}{V_s} = A_V \cdot \frac{R_i}{(R_s + R_i)} = 4,6 \cdot \frac{333}{300 + 333} = 2,42$$

Por ultimo si pasivamos el excitador la ecuacion de malla se transforma en:

$$V_o - I_i \cdot r_{os} + \mu \cdot V_{gs} + V_{gs} = 0 \quad \text{con } V_{gs} = -I_i \cdot (R_s // R) \quad V_o = I_i [r_{os} + (\mu+1) (R_s // R)]$$

$$\text{La resistencia de salida sin considerar } R_d \text{ definida como} \quad R'_o = \frac{V_o}{I_i} = r_{os} + (\mu+1) (R_s // R) = 80 \text{ K}\Omega + 241 \cdot 300 = 152 \text{ K}\Omega$$

y como resulta mucho mayor que R_D $R_o = R_D = 1,8 \text{ K}\Omega$ nuevamente resultado coherente con lo visto en 3.8.5.

EJEMPLO 3.14

EL AMPLIFICADOR CD

En este caso el circuito amplificador que se debe verificar se ajusta al siguiente circuito, en el que nuevamente se esta utilizando un JFET discreto tipo 2N3819.

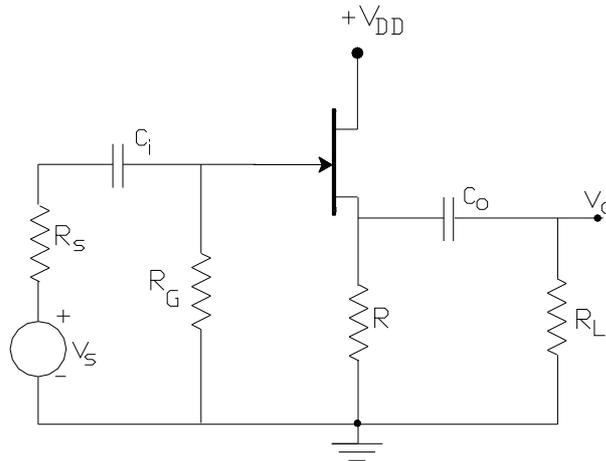


Figura 3.68 Esquema de circuito del amplificador CS del ejemplo 3.14.

Los restantes componentes del circuito tienen los siguientes valores:

$V_{DD} = 6\text{ V}$ - $R_G = 560\text{ K}\Omega$
 - $R = 5,6\text{ K}\Omega$ - $R_L = 10\text{ K}\Omega$ -
 $R_S = 100\text{ K}\Omega$ - $C_i = C_o = 10\text{ }\mu\text{F}$.

Atento los datos suministrados por VISHAY Siliconix se tomaran los siguientes datos típicos:

$V_{(BR)GSSmin} = -35\text{ V}$

$I_{DSStip} = 10\text{ mA}$

$V_{GS(off)tip} = V_p = -3\text{ V}$

Desde el punto de vista estático (abriendo los condensadores C_i y C_o) en la malla G-S $V_{GS} = -I_D \cdot R$ y por su parte el transistor JFET impone

$V_{GS} = V_p [1 - (I_D / I_{DSS})^{0,5}]$ de modo que reemplazando las constantes conocidas el par de ecuaciones queda

$$\begin{cases} V_{GS} = -I_D \cdot 5600 \\ V_{GS} = -3 [1 - (I_D / 0,01)^{0,5}] \end{cases}$$

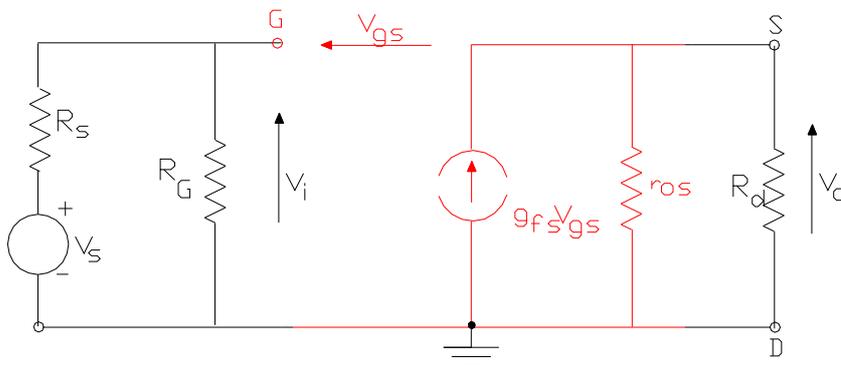
La resolución de este sistema de dos ecuaciones con dos incógnitas nos lleva al par de valores $I_D = 0,425\text{ mA}$ y $V_{GS} = -2,38\text{ V}$, con lo que luego a partir de la ecuación de la malla D-S:

$V_{DS} = V_{DD} - I_D \cdot R = 6 - 2,38 = 3,62\text{ V}$ que entonces resulta ser mayor que $[(V_{GS} - V_p) = -2,38 + 3 = 0,62\text{ V}]$ lo que significa que el JFET opera en la zona de saturación por lo que confirmamos la solución hallada, es decir

$$\begin{cases} I_{DQ} = 0,425\text{ mA} \\ V_{GSQ} = -2,38\text{ V} \\ V_{DSQ} = 3,62\text{ V} \end{cases}$$

De esta forma pasamos ahora al estudio dinámico de bajo nivel y lo primero que realizamos es el circuito equivalente bajo dichas condiciones de funcionamiento, consistente en reemplazar al transistor por su modelo equivalente y cerrar los condensadores de paso, definiendo además a la resistencia de carga dinámica

$R_d = R // R_L = 3,9\text{ K}\Omega$



En este circuito, planteando la ecuación de malla D-S-G:

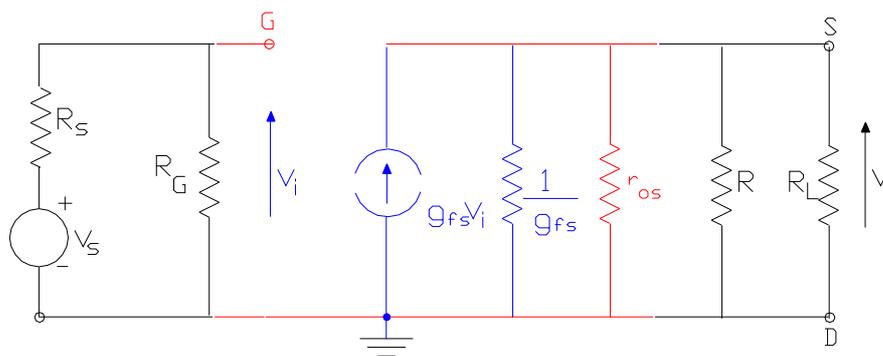
$$V_o + V_{gs} - V_i = 0 \quad \text{con lo cual}$$

$$V_{gs} = V_i - V_o$$

Entonces el generador de corriente controlado por V_{gs} resulta:

$$g_{fs} V_{gs} = g_{fs} V_i - g_{fs} V_o$$

entonces el anterior circuito equivalente puede ser redibujado reemplazando a dicho generador de corriente controlado por el paralelo de un nuevo generador controlado de corriente del mismo sentido (pero controlado ahora por V_i) con una conductancia de valor g_{fs} tal como se muestra a continuación:



Así, en este circuito:

$$R_i = R_G = 560 \text{ K}\Omega$$

$$R_o = (1/g_{fs}) = \frac{1}{1,5 \text{ mS}} = 667 \Omega$$

en donde g_{fs} se obtuvo a partir de las hojas de dato de Vishay Siliconix en donde además se sacó:

$$r_{os} = (1/g_{os}) = \frac{1}{10 \mu\text{S}} = 100 \text{ K}\Omega$$

por lo tanto despreciable en el paralelo.

Por otra parte:

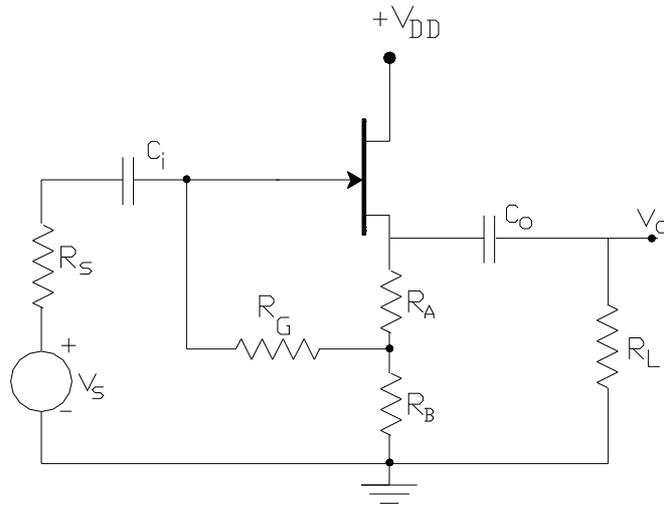
$$A_V = \frac{R_d}{R_d + (1/g_{fs})} = \frac{3900}{3900 + 667} = 0,85$$

La ganancia de tensión del sistema amplificador referida al generador ideal de excitación A_{V_S} puede encontrarse al afectar a la anterior con el divisor resistivo de la entrada, con el siguiente resultado

$$A_{V_S} = \frac{R_G}{R_G + R_S} \cdot A_V = \frac{560}{560 + 100} \cdot 0,85 = 0,725$$

El circuito es tanto más efectivo cuanto más se aproxime la ganancia A_{V_S} a la unidad pero ello requeriría $R_d \gg (1/g_{fs})$ lo cual dado el valor de g_{fs} demanda utilizar $R \gg R_L$. Sin embargo esta solución no es adecuada ya que cuanto mas se incremente R menor será la corriente de polarización, con la consecuente disminución de g_{fs} .

Se sugiere que el lector modifique el circuito con dos posibles soluciones para mejorar esta característica, una de ellas basada en la siguiente configuración circuital:



Mismo punto Q.

$$R = R_A + R_B \text{ con } R_B \gg R_A$$

Justificar y verificar.