

CAPITULO XI - Amplificadores de Potencia de Baja Frecuencia: (A.C.R.TULIC)

XI.1. - INTRODUCCIÓN:

La casi totalidad de los temas desarrollados hasta aquí en Electrónica Aplicada I y en el presente texto (con excepción en el primer caso de las Fuentes de Alimentación), trataron siempre a los amplificadores lineales. En consecuencia, los parámetros estudiados fueron principalmente transferencias y resistencias de entrada y salida, empleándose métodos de análisis comprendidos en la teoría de los cuádrupolos lineales.

En el presente Capítulo comenzaremos a estudiar circuitos amplificadores en los cuales dadas las potencias en juego, se intenta por sobre cualquier otra característica, optimizar el rendimiento de conversión de potencia, por lo que el nivel de excursión es necesariamente tan amplio que se opera prácticamente en toda la zona activa útil de los elementos activos empleados.

Ante tal forma operativa, las hipótesis de linealidad, que hasta ahora eran siempre consideradas, ya no resultan aplicables, la Distorsión armónica y de intermodulación es otro parámetro que se intenta controlar y como consecuencia de todo ello los métodos de estudio cambian radicalmente, dejando de lado ya a los cuádrupolos lineales para pasar al empleo de métodos gráficos o semigráficos de resolución.

A modo de revisión, recordemos que apelando a dichos métodos de estudio, para los amplificadores de Clase A estudiados hasta aquí, y al considerar la forma operativa representada en la figura XI.1. se definieron los siguientes conceptos y parámetros:

- Potencia de C.C. entregada por la Fuente de Alimentación:

$$P_{cc} = V_{cc} \cdot I_{CQ} \quad (I.34.)$$

- Potencia Eficaz de Señal en la Carga para excitación senoidal:

$$P_s = \frac{I_{e_{max}} \cdot V_{c_{e_{max}}}}{2} \quad (I.35.)$$

- Potencia Disipada Máxima por el Transistor:

$$P_{d_m} = V_{CEQ} \cdot I_{CQ} \quad (I.36.)$$

el transistor disipa la mayor cantidad de potencia cuando no hay señal a amplificar y dicha potencia disipada máxima es la que se le suministra a través de la polarización o punto Q.

En la figura XI.1. se puede observar la interpretación gráfica de los parámetros y conceptos precedentemente reseñados, para el caso particular de un punto Q centrado en la parte útil de la recta de carga dinámica. Las áreas señaladas son representativas de las potencias definidas.

- Rendimiento de Conversión de Potencia (η):

El Rendimiento de Conversión de Potencia que cuantifica la eficiencia con la que el circuito amplificador convierte potencia eléctrica de C.C. en potencia de señal sobre la carga y se definió como:

$$\eta \% = \frac{P_s}{P_{cc}} \cdot 100 \quad (I.37.)$$

para un circuito amplificador clase A, tal como el que estamos estudiando, con acoplamiento a resistencia - capacidad, si nos ubicamos en las mejores condiciones de excursión, es decir con R.C.E. y R.C.D. coincidentes ($R_{EST} = R_{din}$), punto Q centrado y en donde además suponemos $V_{CEsat} = 0$, con señal senoidal se tiene:

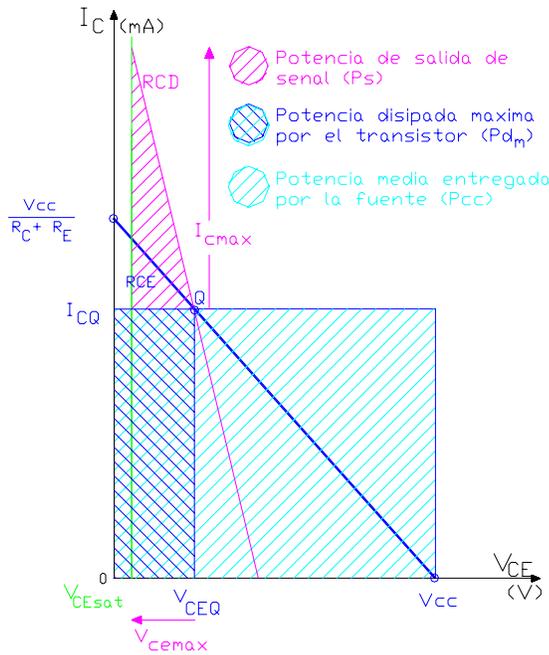


Figura XI.1.

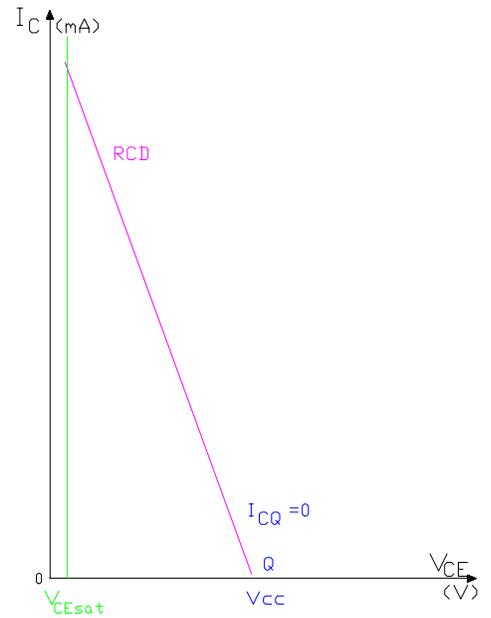


Figura XI.2.

$$P_{s_{max}} = \frac{I_{c_{max}} \cdot V_{cemax}}{2} = (V_{cc}/2) \cdot (I_{CQ}/2) = \frac{I_{CQ} \cdot V_{cc}}{4}$$

y en consecuencia el rendimiento, que bajo estas condiciones operativas dijimos era el Rendimiento Máximo Teórico para operación en Clase A, con Acoplamiento a R-C y excitación senoidal, arroja un valor de:

$$\eta_{MAX} = 25 \%$$

valor este último muy difícil de alcanzar sin una gran distorsión de la señal por excursionar más allá de las zonas límite de linealidad.

La necesidad de optimizar este bajo valor de rendimiento da lugar a toda una técnica específica que se aplica en los amplificadores de potencia. Un primer paso en tal sentido, consiste en la utilización, en el mismo clase A, del acoplamiento de la carga mediante la utilización de transformador, lo cual si bien significa introducir mayor distorsión, costos, peso y volumen, permite incrementar el rendimiento a un valor máximo teórico del 50 %.

No obstante todo ello se aprecia que el aprovechamiento de la fuente de alimentación sigue siendo muy bajo, por lo que pasaremos revista a otras soluciones.

XI.2. OPERACIÓN EN CLASE B:

En clase A pudo observarse que cuando el amplificador no tiene señal por amplificar, en el elemento activo se disipa la mayor cantidad de potencia: la que se le suministra a través de la polarización ($V_{CEQ} \cdot I_{CQ}$) y que como toda otra desarrollada en el circuito es provista por la fuente de alimentación. Esta característica no parece razonable si se intenta optimizar la eficiencia del consumo de fuente, todo por el contrario, sería mucho más lógico que cuando la señal a amplificar se anule, en el elemento activo (por lo menos) no se disipe energía.

En otras palabras un mecanismo que permitiría mejorar la característica de rendimiento sería admitir que el elemento amplificador consuma potencia solo cuando existe señal aplicada a la entrada del amplificador lo que nos obliga a polarizarlo de modo que $I_{CQ} = 0$, vale decir que el transistor por ejemplo, en situación de reposo (sin señal) permanecería al corte, es decir operando en la denominada Clase "B" de funcionamiento.

Esta nueva forma operativa puede observarse en la figura XI.2. : se deduce que con una señal senoidal aplicada a la entrada del transistor, solo circulará corriente por el mismo durante el semiciclo que tienda a polarizar su unión base-emisor en forma directa.

No es difícil imaginar la enorme distorsión sobre la señal de salida, al desaparecer todo aquel semiciclo que tiende a polarizar al transistor más allá del corte. Dado que a costa de ello se obtiene una importante mejora en el rendimiento, en bajas frecuencias (típicamente audiofrecuencias) esta forma operativa se emplea mediante la utilización de configuraciones simétricas, tal que con una carga común logran reconstituir la señal originalmente aplicada.

Una configuración elemental que utiliza la técnica comentada se presenta en la figura XI.3. En ella, tal como puede verificarse, en este caso, se utilizan dos transistores complementarios: T_3 un NPN y T_4 un PNP que deben ser lo más idénticos posible, idealmente apareados, de modo que conduzcan cada uno medio ciclo de la señal senoidal de excitación, con igual ganancia, componiéndose dicha señal en la carga R_c que es común a ambos transistores, al estar conectada en la unión de sus emisores.

Ambos transistores complementarios son excitados por la misma señal de excitación que es provista por el transistor T_2 que opera en clase A y con un punto de operación estático tal que en reposo la tensión del nodo A es nula, es decir:

$$V_{CT2} = V_{BT3-4} = V_{AT} = 0 \text{ Volt}$$

de modo que al no disponerse de diferencia de potencial alguna, no puede suministrarse la tensión de umbral base-emisor ni para T_3 ni para T_4 por lo que estos últimos se encuentran polarizados exactamente al corte como se pretendía y entonces:

$$I_{CQ3} = I_{CQ4} = 0 \quad \text{y} \quad V_{CEQ3} = V_{ECQ4} = V_{cc}$$

Para las componentes de señal, T_2 se encuentra cargado por una resistencia de carga dinámica que es:

$$\begin{aligned} R_{din2} &= R // R_{i3} && \text{para el medio ciclo en que conduce } T_3, \\ R_{din2} &= R // R_{i4} && \text{para el medio ciclo en que conduce } T_4, \end{aligned}$$

o sea

$$R_{din2} = R // (h_{ie3-4} + h_{fe3-4} \cdot R_c)$$

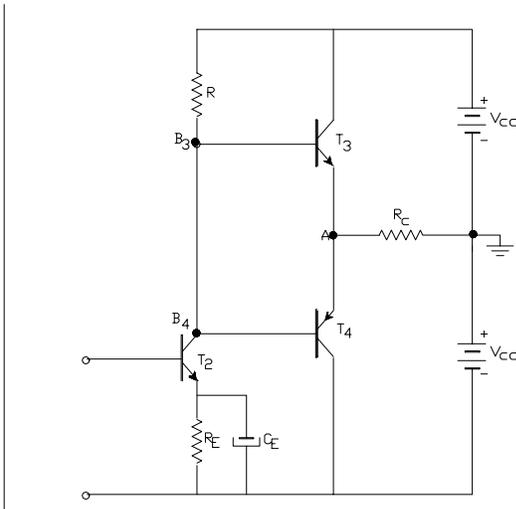


Figura XI.3.

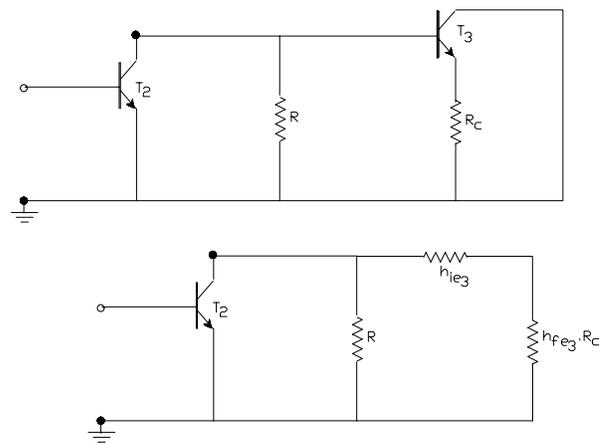


Figura XI.4.

de allí también la necesidad de que ambos transistores complementarios sean lo más idénticos posible para que el clase A se encuentre cargado de igual forma para cualquiera de los dos medios ciclos, así el circuito equivalente dinámico en la salida puede ser considerado tal como se indica en la figura XI.4

En dicho circuito la corriente en la carga es: $i_L = i_{C3} - i_{C4}$ por lo cual las formas de señal de dichas corrientes para una señal senoidal considerada como corriente i_{C2} , se pueden observar en los oscilogramas indicados en la figura XI.5.

XI.2.1. Consideraciones respecto a la Tensión de Ruptura:

Para los transistores complementarios de salida, como ya se ha dicho en condiciones de reposo se tiene:

$$I_{CQ3} = I_{CQ4} = 0 \quad \text{y} \quad V_{CEQ3} = V_{CEQ4} = V_{CC}$$

mientras que en condiciones dinámicas, el circuito equivalente durante el semiperíodo en que el transistor conduce se ha indicado en la figura XI.6.a., es decir que en su malla de salida la ecuación de la recta de carga dinámica resulta ser:

$$i_c = \frac{-V_{ce}}{R_c}$$

Así en la gráfica de la figura XI.6.b. se ha representado la recta de carga dinámica y en correspondencia la máxima excursión cuando el transistor conduce. Pero en la misma figura XI.6.b. también se ha agregado una parte horizontal de la recta de carga dinámica que corresponde al semiperíodo durante el cual el transistor no conduce y lo hace el complementario. Entonces si nos referimos a T_3 , en esa parte de la RCD se tiene:

$$i_{C3} = 0 \quad \text{y} \quad V_{CE3} = V_{CC} + i_{C4} \cdot R_c$$

tensión esta última que variará entre el valor de V_{CC} y $(2 \cdot V_{CC})$ tal como se ha indicado gráficamente.

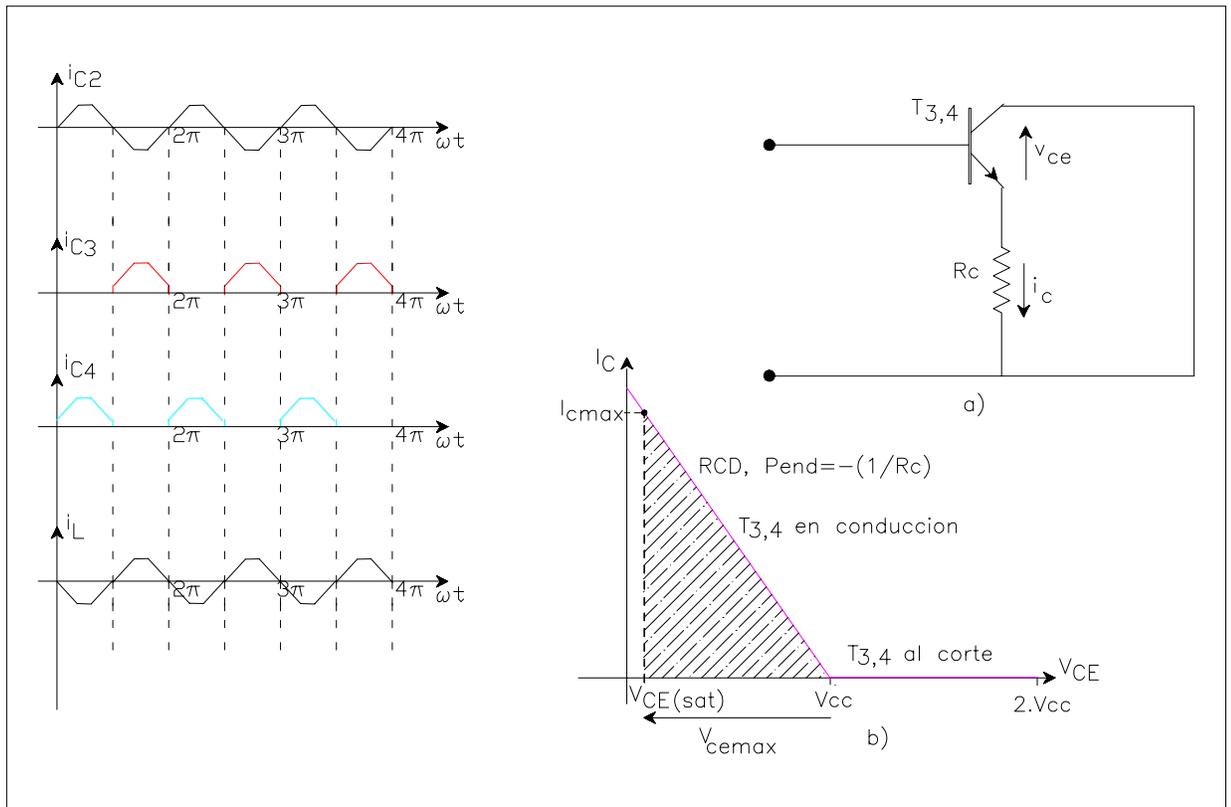


Figura XI.5.

Figura XI.6.

Quiere decir entonces, que mientras el transistor no conduce, el mismo soporta una tensión colector-emisor mucho mayor que cuando conduce y su valor máximo es:

$$V_{CEMAX} = 2 \cdot V_{CC} \quad (XI.1.)$$

Valor que debe poder ser soportado por los transistores T_3 y T_4 por lo que para ellos en este tipo de funcionamiento en clase B se deberá considerar que:

$$BV_{CE0} > 1,4 \cdot 2 V_{CC}$$

XI.2.2.- Rendimiento máximo Teórico para Clase B:

Como pudo comprobarse en los oscilogramas presentados en la figura XI.5., la corriente por los colectores de los transistores de salida fluye en forma de pulsos periódicos, los cuales si se supone un comportamiento lineal para los transistores T_3 y T_4 pueden ser representados mediante la serie de Fourier según:

$$i_{C3} = \frac{I_{cMAX}}{\pi} + \frac{I_{cMAX}}{2} \cdot \cos \omega t + \frac{2 \cdot I_{cMAX}}{3 \cdot \pi} \cdot \cos 2 \omega t + \dots(etc.)$$

$$i_{C4} = \frac{I_{cMAX}}{\pi} + \frac{I_{cMAX}}{2} \cdot \cos (\omega t + \pi) + \frac{2 \cdot I_{cMAX}}{3 \cdot \pi} \cdot \cos 2 (\omega t + \pi) + \dots(etc.)$$

cuya componente de continua es $\frac{I_{cMAX}}{\pi}$ y cuya amplitud de la componente de frecuencia fundamental es $\frac{I_{cMAX}}{2}$

notándose que aparece un contenido armónico de componentes armónicos pares e impares.

En consecuencia puede justificarse que la potencia media o de C.C. entregada por una de las fuentes a uno de los transistores sea:

$$P_{CC} = V_{CC} \cdot \frac{I_{cMAX}}{\pi}$$

y que la potencia de señal de salida asociada a la componente de frecuencia fundamental que uno de los transistores suministra a la carga sea:

$$P_{S1a} = \frac{V_{ceMAX} \cdot I_{cMAX1a}}{2} = \frac{V_{ceMAX} \cdot I_{cMAX}}{4}$$

en consecuencia, en condiciones de máxima y teóricamente ($V_{CE(sat)} = 0$ y por lo tanto $V_{ceMAX} = V_{CC}$), para señal senoidal y para esta clase de funcionamiento se tendrá:

$$\eta_{MAX} = \frac{\pi}{4} \cdot 100 = 78,5 \% \quad (XI.2.)$$

XI.2.3.- Consideraciones de Distorsión:

La necesidad de producir las máximas excursiones posibles como para que el área asociada a la potencia de salida de señal sea la optima hace que la suposición de linealidad en el comportamiento de T_3 y T_4 ya no sea real y consecuentemente haya que considerar para cada uno de estos transistores su curva de transferencia tal como se consideró para el clase A, solo que ahora debe realizarse su composición ortogonal con un semiciclo de la señal senoidal de excitación de modo que considerando un comportamiento simétrico para ambos transistores se obtendría el resultado que describe la figura XI.7.

En dicha figura puede apreciarse el redondeo o achatamiento de los picos debido a la disminución de β y de la resistencia de salida de los transistores para altas corrientes en forma similar a lo que ocurría en el comportamiento de clase A y que puede caracterizarse a través de la Distorsión Armónica, así como un nuevo tipo de distorsión que

ocurre en cada oportunidad en que la señal cruza por cero y por consecuencia debe vencerse el umbral o característica exponencial del diodo base-emisor, conocida como Distorsión de Cruce.

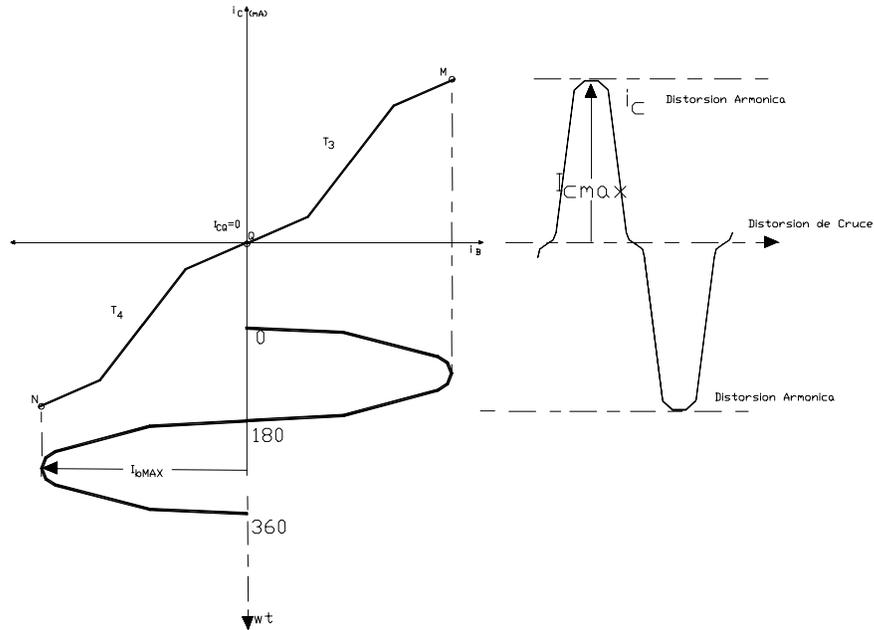


Figura XI.7.

Analizamos ambos tipos de deformación por separado. Debido a la distorsión armónica, ahora en las ecuaciones de i_{C3} e i_{C4} (antes consideradas a través de la serie de Fourier y cuyos coeficientes o amplitudes correspondieron a la señal senoidal rectificadora de media onda) en las amplitudes de todas las componentes armónicas aparecerá la contribución o influencia de la distorsión, de modo tal que ahora:

$$i_{C3} = \frac{I_{cMAX}}{\pi} + \frac{I_{cMAX}}{2} \cdot \cos \omega t + B_2 \cdot \cos 2 \omega t + B_3 \cdot \cos 3 \omega t + \dots \text{(etc.)}$$

$$i_{C4} = \frac{I_{cMAX}}{\pi} + \frac{I_{cMAX}}{2} \cdot \cos (\omega t + \pi) + B_2 \cdot \cos 2 (\omega t + \pi) + B_3 \cdot \cos 3 (\omega t + \pi) + \dots \text{(etc.)}$$

Luego en la carga común a ambos transistores, la corriente $i_L = i_{C3} - i_{C4}$ con lo que ahora

$$i_L = \frac{I_{cMAX}}{2} \cdot [\cos (\omega t) - \cos (\omega t + \pi)] + B_2 \cdot [\cos (2 \omega t) - \cos 2 (\omega t + \pi)] + B_3 \cdot [\cos (3 \omega t) - \cos 3 (\omega t + \pi)] + \dots$$

$$i_L = I_{cMAX} \cos (\omega t) + 2 \cdot B_3 \cdot \cos (3 \omega t) + 2 B_5 \cdot \cos (5 \omega t) + \dots$$

expresión esta última que muestra la desaparición de todos los componentes de armónicos pares, fundamentalmente la primer armónica (aquella de frecuencia doble ya que en la serie ésta concentra casi el 50 % de la energía) que en los amplificadores que no emplean la simetría o contrafase es la contribución a la distorsión armónica más importante.

Lo dicho es lógicamente cierto si ambas ramas del circuito simétrico son perfectamente idénticas ya que si en cambio sus características difieren apreciablemente, volverán a reaparecer dichos armónicos pares.

Un efecto similar puede verificarse con los componentes de riple u ondulación proveniente de la fuente de alimentación, que al circular en sentido opuesto por la carga producen una menor interferencia respecto a lo registrado para los circuitos que no emplean ramas simétricas en contrafase. Esta característica se constituye en una muy importante ventaja del circuito amplificador simétrico clase B respecto del amplificador clase A ya que los mismos, comparados con los anteriores producen una menor distorsión armónica.

Veremos más adelante que una manera de atenuar o eliminar el efecto de la Distorsión de Cruce es hacer que el par de transistores de salida no opere exactamente en clase B (o al corte) sino que en reposo circule por ellos una muy pequeña corriente de polarización, lo suficiente como para no operar sobre la característica de umbral del diodo base-emisor, constituyéndose esta forma operativa en un Clase AB (clase intermedia entre A y B) o bien un Clase B Práctico.

XI.2.4.- Consideraciones de Potencia:

Hemos visto a través de la figura XI.6.a y XI.6.b que en un clase B la mayor excursión simétrica, en términos de tensión resulta ser:

$$V_{ceMAX} = V_{cc} - V_{CE(sat)}$$

y dada la ecuación de la RCD cuando el transistor conduce, dicha máxima excursión simétrica en términos de corriente será:

$$I_{cMAX} = \frac{V_{ceMAX}}{R_c} = \frac{V_{cc} - V_{CE(sat)}}{R_c} \quad (XI.3)$$

de modo tal que la potencia de señal de salida que ambos transistores complementarios le suministran a la carga R_c resulta ser:

$$P_s = V_{ce} \cdot I_c$$

en donde tanto V_{ce} como I_c son los valores eficaces de tal componente de señal. Para cualquier tipo o forma de señal, tales valores eficaces se encuentran relacionados con los correspondientes valores máximos a través de lo que se conoce como los Factor de Cresta o F_c , de modo que la potencia de señal de salida también se podrá expresar como:

$$P_s = \frac{V_{ceMAX}}{F_c} \cdot \frac{I_{cMAX}}{F_c}$$

Como ejemplo, si consideramos una señal senoidal $F_c = 1,41$ y si se trata de una señal de onda cuadrada $F_c = 1$.

Con ello, llamando:

$$K_1 = \frac{1}{F_c^2} \quad \text{entonces} \quad P_s = K_1 \cdot V_{ceMAX} \cdot I_{cMAX} \quad (XI.4)$$

Por otra parte, la potencia media o de componente de continua que las dos fuentes de alimentación le proveen al circuito resulta ser:

$$P_{cc} = 2 \cdot V_{cc} \cdot I_{cc}$$

en donde aparece el 2 dado que son dos las fuentes de alimentación, V_{cc} son las tensiones de C.C. que las mismas proveen e I_{cc} es el valor medio o de componente de continua de las corrientes que dichas fuentes le suministran al circuito y que para la excitación senoidal se han representado en la figura XI.5. como i_{c3} e i_{c4} es decir en ese caso señal senoidal rectificadora de media onda y cuyo valor, según expresa la serie de Fourier fue (I_{cMAX} / π) .

Entonces nuevamente, si nos queremos independizar de la forma de señal consideraremos que el valor medio y el valor máximo de cualquier tipo de forma de señal se encuentran relacionados a través del Factor de Forma F_f , de modo tal que:

$$I_{cc} = \frac{I_{cMAX}}{F_f} \quad \text{y llamando} \quad K_2 = \frac{2}{F_f} \quad \text{entonces} \quad P_{cc} = K_2 \cdot V_{cc} \cdot I_{cMAX} \quad (XI.5)$$

Al considerar un balance de potencias en este circuito, a cada instante la potencia disipada en colector de los dos transistores complementarios será igual a la diferencia entre la potencia total entregada por las dos fuentes al circuito y representada por la ecuación (XI.5) menos la potencia de salida de señal que ambos transistores le entregan a la carga tal como lo establece la ecuación (XI.4.) es decir:

$$2 P_d = P_{cc} - P_s = K_2 \cdot V_{cc} \cdot I_{cMAX} - K_1 \cdot V_{ceMAX} \cdot I_{cMAX}$$

aquí si reemplazamos I_{cMAX} por la expresión (XI.3.)

$$2 P_d = K_2 \cdot V_{cc} \cdot \frac{V_{ceMAX}}{R_c} - K_1 \cdot V_{ceMAX} \cdot \frac{V_{ceMAX}}{R_c}$$

En esta última expresión sacaremos factor común un término del tipo: $\frac{K_1 \cdot V_{cc}^2}{R_c}$

término este que teniendo en cuenta las expresiones (XI.3) y (XI.4) puede interpretarse como una potencia de salida de señal para un hipotético transistor que tuviera $V_{CE(sat)} = 0$ por lo que más tarde lo llamaremos $P_{S_{MAX}}$

$$2 P_d = \frac{K_1 \cdot V_{cc}^2}{R_c} \left[\frac{K_2}{K_1} \cdot \frac{V_{ceMAX}}{V_{cc}} - \frac{(V_{ceMAX})^2}{(V_{cc})^2} \right]$$

$$P_d = \frac{P_{S_{MAX}}}{2} \cdot \left[\frac{K_2}{K_1} \cdot \frac{V_{ceMAX}}{V_{cc}} - \frac{(V_{ceMAX})^2}{(V_{cc})^2} \right]$$

Dentro del corchetes de esta última expresión, los cocientes (V_{ceMAX} / V_{cc}) por contener a la excursión pueden interpretarse como señal por lo que los reemplazaremos por la variable X que entonces representa a la señal:

$$P_d = \frac{P_{S_{MAX}}}{2} \cdot \left[\frac{K_2}{K_1} \cdot X - X^2 \right] \quad (XI.6)$$

expresión muy útil, ya que nos permite sacar algunas muy importantes conclusiones, a saber:

- suponiendo señal de excitación nula, vale decir $V_{ceMAX} = 0$, o lo que es lo mismo $X = 0$ puede constatarse que la potencia que se disipa en cada transistor del par complementario de salida es función de la señal y cuando dicha señal es nula no existe potencia disipada en ninguno de los dos transistores, ya que $P_d = 0$;
- también resulta nula la disipación en los transistores de salida para un particular valor de excursión o de señal diferente a cero, es decir para $X = (K_2 / K_1)$;
- resumiendo lo anterior, la potencia disipada se anula para señal cero y para un particular valor de señal diferente a cero. Ello nos permite asegurar que entre señal cero ($X = 0$) y señal finita ($X = K_2 / K_1$) la potencia disipada P_d o desarrolla un valor máximo o bien uno mínimo. Por ello es interesante analizar sus dos primeras derivadas:

$$\frac{d P_d}{d X} = \frac{P_{S_{MAX}}}{2} \cdot \left(\frac{K_2}{K_1} - 2 X \right) \quad ; \quad \frac{d^2 P_d}{d X^2} = \frac{P_{S_{MAX}}}{2} \cdot (-2)$$

Estos resultados nos dicen que en $X = \frac{K_2}{2 K_1}$ la potencia se hace máxima, es decir $P_{d_{MAX}}$

Pensando en la integridad del par de transistores de salida debe apreciarse que resulta muy interesante conocer tal máximo valor de su potencia disipada, en consecuencia volviendo a la expresión (XI.6) y reemplazando en ella el particular valor de X que hace máximo a dicha potencia se tiene:

$$Pd = \frac{P_{S_{MAX}}}{2} \cdot \left[\frac{K_2}{K_1} \cdot \frac{K_2}{2 \cdot K_1} - \frac{K_2^2}{4 \cdot K_1^2} \right] = \frac{P_{S_{MAX}}}{2} \cdot \frac{K_2^2}{4 \cdot K_1^2}$$

$$Pd = \frac{K_2^2}{8 \cdot K_1^2} \cdot P_{S_{MAX}} \quad \text{que para la señal senoidal resulta ser} \quad Pd = \frac{1}{5} \cdot P_{S_{MAX}} \quad (XI.7)$$

expresión esta última que nos permite verificar la importancia de haber definido esa potencia de señal de salida máxima ($P_{S_{MAX}}$) aunque su significado sea estrictamente teórico, ya que por ejemplo en un caso de proyecto, si interpretamos a la $P_{S_{MAX}}$ como la potencia de señal requerida en la carga, de acuerdo con la ecuación (XI.7), se sabe que en las mejores condiciones se deben seleccionar transistores que permitan disipar no menos de la quinta parte de dicha potencia, a la temperatura ambiente máxima de trabajo.

Por otra parte si reemplazamos $P_{S_{MAX}}$ en función de lo interpretado precedentemente, se tiene también:

$$Pd = \frac{K_2^2}{8 \cdot K_1^2} \cdot \frac{K_1 \cdot V_{cc}^2}{R_c} = \frac{K_2^2}{8 \cdot K_1} \cdot \frac{V_{cc}^2}{R_c} \quad \text{para la señal senoidal} \quad Pd = \frac{1}{10} \cdot \frac{V_{cc}^2}{R_c} \quad (XI.8)$$

La expresión (XI.8) en el problema de verificación nos permite calcular la disipación de potencia que deben poder disipar el par de transistores complementarios de salida conocido el resto del circuito y sus componentes. La misma ecuación escrita para su utilización en el caso de proyecto nos expresa:

$$R_c > \frac{1}{10} \cdot \frac{V_{cc}^2}{Pd_{MAX}} \quad (XI.8')$$

que representaría el mínimo valor de resistencia de carga dinámica que se podría adoptar para el caso de haber seleccionado ya la fuente de alimentación en función de la capacidad de disipación de potencia del transistor con su disipador seleccionado a la temperatura ambiente de trabajo.

A título de ejemplo realizaremos un cálculo numérico. En tal sentido supongamos tener un transistor de potencia cuyas características más destacadas sean:

$$Pd_{MAX} = 4 \text{ W} \quad (\text{a la temperatura de trabajo y con su correspondiente disipador})$$

$$BV_{CE0} = 40 \text{ V} \quad - \quad I_{Cmax} = 1 \text{ A}$$

entonces para una carga $R_c = 10 \text{ Ohm}$ se puede determinar que:

$$V_{cc} = I_{Cmax} \cdot R_c = 1 \text{ (A)} \cdot 10 \text{ (Ohm)} = 10 \text{ V} \quad \text{con lo que} \quad 2 \cdot V_{cc} = 20 \text{ V}$$

separada suficientemente de la zona de ruptura. Además:

$$P_{S_{MAX}} = \frac{V_{cc}^2}{2 \cdot R_c} = \frac{10^2}{2 \cdot 10} = 5 \text{ W} \quad \text{y} \quad Pd_{MAX} = \frac{1}{5} \cdot P_{S_{MAX}} = \frac{5}{5} = 1 \text{ W}$$

perfectamente admisibles por el transistor.

XI.3. OPERACIÓN EN CLASE B PRACTICA:

En el párrafo XI.2.3. precedente, al analizar la Distorsión en el funcionamiento del amplificador simétrico de estricta clase B se vio que como consecuencia de operarse con transistores polarizados exactamente al corte, frente a una señal de excitación como la senoidal por ejemplo, al margen de registrarse una distorsión armónica

inferior a la que se produce en clase A, aparecía un nuevo tipo de distorsión en cada oportunidad en que la excitación toma valores cercanos al cero. Tal tipo de distorsión fue denominada como Distorsión de Cruce y es originada por la gran alinealidad de la curva característica del diodo base-emisor desde cero hasta la tensión de umbral de polarización directa.

Para eliminar o por lo menos disminuir este efecto se recurre a hacer trabajar al par de transistores complementarios con una pequeña corriente de polarización o de reposo, denominada prepolarización de modo que los mismos trabajen en una clase de funcionamiento intermedia entre clase A y clase B, denominada clase AB o bien clase B práctica.

Para dicho fin se introduce una modificación en el circuito de la figura XI.3. incorporando por ejemplo el “preset” o potenciómetro P_9 entre ambas bases del par complementario de modo de asegurar una diferencia de potencial entre las mismas que provea las tensiones base-emisor de umbral y que por consecuencia permita el establecimiento de una pequeña corriente de polarización por los mismos. El circuito se observa en la figura XI.8. en donde las pequeñas resistencias de emisor R_{10} y R_{11} incluidas se justifican en la necesidad de estabilizar a la mencionada corriente de polarización.

En dicho circuito y para condiciones estáticas de funcionamiento puede plantearse:

$$V_{R9} = V_{BE3} + I_O \cdot (R_{10} + R_{11}) + V_{EB4} = 2 \cdot V_{BEu} + I_O \cdot (R_{10} + R_{11}) \quad (XI.9)$$

A priori no puede asegurarse ningún valor determinado de esta pequeña corriente de prepolarización que hemos llamado I_O dado que la magnitud de la distorsión que se pretende corregir se encuentra íntimamente relacionada con el grado de alinealidad del par de transistores de salida. Es por este motivo que en este ejemplo se ha elegido un potenciómetro para fijarla, permitiéndose en consecuencia un ajuste manual. Precisamente la recomendación es fijar el mínimo valor de resistencia en P_9 (R_9) tal que observando la señal de salida sobre la carga anule la distorsión de cruce (o la minimice), dado que no es conveniente que la mencionada corriente de prepolarización sea importante a fin de no sacrificar innecesariamente el rendimiento de conversión de potencia es decir, la misma razón por la cual los resistores R_{10} y R_{11} no pueden ser de valor comparable a la resistencia de carga R_C , a tal punto que en la práctica suele tomarse típicamente:

$$0,05 R_C < R_{10-11} < 0,10 R_C$$

En la figura XI.9.a) se intenta mostrar el efecto linealizador sobre las características de transferencia con respecto a la corriente en la carga, al fijarse la corriente de prepolarización I_O .

Por otra parte, la ecuación (XI.9) precedente se satisface para una dada temperatura, pero si se considera una variación térmica debido (entre otras causas) al manejo de importantes potencias eléctricas en estos componentes, dado los coeficientes térmicos de las tensiones de umbral base-emisor ello puede producir un corrimiento en dicha corriente I_O por lo que en otros ejemplos veremos que pueden introducirse en el circuito a conectar entre ambas bases del par complementario de salida, elementos de circuitos para lograr un efecto compensador térmico, tales como dos diodos en serie polarizados en forma directa o tal como el circuito indicado en la figura XI.9.b), denominado como Multiplicador de la tensión base-emisor, ya que en él:

$$V_{CEQ} = V_{BEu} \cdot \left(1 + \frac{R_A}{R_B} \right)$$

Obsérvese que una solución muy similar se ha empleado para resolver la etapa de salida del Op.Amp. 741, tal como ya fuera analizado en el Capítulo V, apartado V.7. en el que hemos evaluado inclusive la corriente de prepolarización correspondiente al circuito indicado en la figura V.27. así como la efectividad del sistema de protección contra corto circuitos en la carga, que se podría incorporar ahora a nuestra etapa de potencia.

XI.3.1.- Potencia de Salida Util y Potencia Disipada Máxima:

El agregado del circuito de polarización, estabilización y eventual compensación térmica, para que el circuito opere en un clase B práctico y particularmente, las resistencias de estabilización R_{10} y R_{11} conectadas en los emisores introducen una modificación en la resistencia de carga dinámica, que ahora pasa a ser $(R_C + R_{10})$ para el transistor T_3 y $(R_C + R_{11})$ para el transistor T_4 por lo que si consideramos el circuito equivalente de carga dinámica

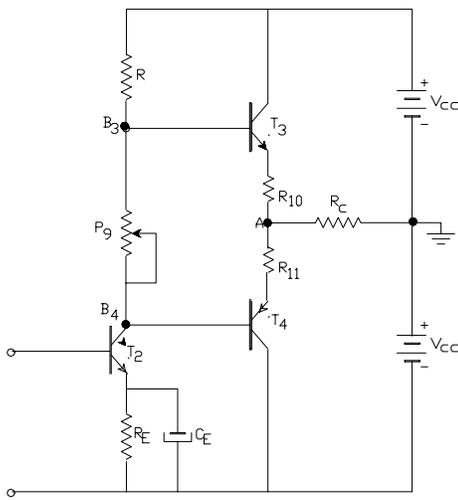


Figura XI.8.

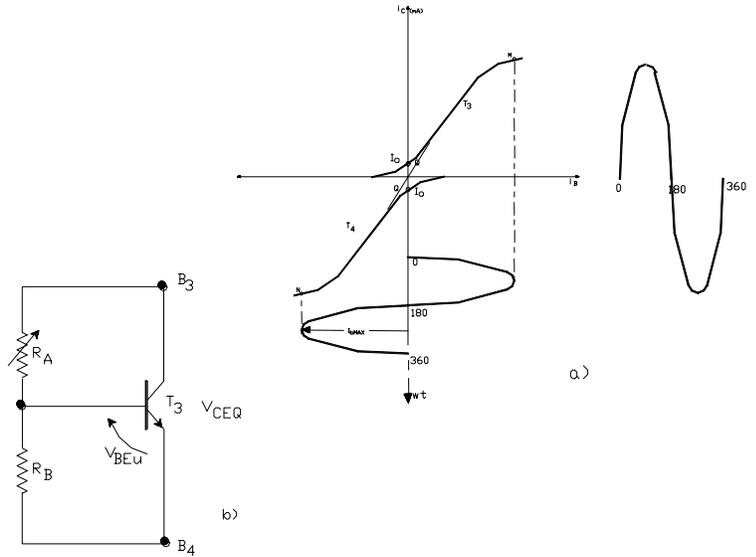


Figura XI.9.

de T_3 por ejemplo, en él puede verificarse que siendo la potencia de señal de salida la que establece la ecuación (I.35.), es decir:

$$P_s = \frac{I_{cmax} \cdot V_{cemax}}{2} \quad \text{ahora} \quad I_{cmax} = \frac{V_{cemax}}{R_C + R_{10}}$$

en tanto que si llamamos $V_{o_{max}}$ a la tensión que se desarrolla sobre la carga R_C la misma resulta ser una fracción de V_{cemax} establecida por el divisor:

$$V_{o_{max}} = V_{cemax} \cdot \frac{R_C}{R_C + R_{10}}$$

en consecuencia, la potencia realmente aprovechada en la carga R_C , o potencia de salida útil que llamaremos P_u resulta ser:

$$P_u = \frac{I_{cmax} \cdot V_{o_{max}}}{2} = \frac{V_{cemax}}{2(R_C + R_{10})} \cdot V_{cemax} \cdot \frac{R_C}{R_C + R_{10}}$$

en consecuencia:

$$P_u = \frac{V_{cemax}^2 \cdot R_C}{2 \cdot (R_C + R_{10})^2} \quad \text{o bien} \quad V_{cemax} = \frac{R_C + R_{10}}{R_C} \sqrt{2 \cdot P_u \cdot R_C} \quad (XI.10)$$

Por igual motivo la potencia disipada máxima determinada por la ecuación (XI.8.) sufre una leve modificación al considerarse la nueva resistencia de carga dinámica. Asimismo y a los efectos de considerar apartamientos de las condiciones nominales que frecuentemente ocurren en los circuitos reales, consideraremos un +10 % de variación en la tensión de la fuente de alimentación y un -20 % de variación en la resistencia de carga R_C de modo entonces, que la potencia disipada más exigente sería la que seguidamente se indica:

$$P_{dMAX} = \frac{(1,1 \cdot V_{cc})^2}{10 \cdot (R_{10} + 0,8 \cdot R_C)} \quad (XI.8'')$$

XI.3.2.- Circuito con una sola fuente de alimentación:

En la figura XI.10. puede observarse un circuito esquemático, totalmente al que sirvió para discutir los precedentes conceptos, pero ahora empleando solo una fuente de alimentación ($V = 2 \cdot V_{cc}$) y en el que se

incorporado al multiplicador de la tensión base-emisor como dispositivo compensador térmico de la corriente de prepolarización.

En dicho circuito y en condiciones de reposo, circulando la corriente I_0 , los potenciales de los nodos de B_3 y B_4 y del nodo que hemos llamado A , en la unión de R_{10} y R_{11} , se encuentran en equilibrio a expensas de la carga del condensador C_5 previamente almacenada y en consecuencia no circula corriente por la carga R_C .

Esto es así ya que si en condiciones iniciales y también en reposo, el potencial de alguna de las bases fuese diferente respecto al correspondiente al nodo A , la corriente por uno de los transistores se incrementaría y el excedente (respecto de la corriente en el otro) circularía a través de la carga R_C y por el condensador C_5 regulando así su cantidad de carga almacenada y modificando por consecuencia la tensión del nodo A hasta alcanzar la condición de equilibrio: si $V_{B3T} > V_{AT}$ resulta $I_{C3} > I_{C4}$ y el condensador se carga, en cambio si $V_{B4T} < V_{AT}$ ahora $I_{C4} > I_{C3}$ y el condensador se descarga.

En conclusión una vez alcanzado el equilibrio en que:

$$V_{AT} = V_{B3T} - V_{Beu3} - I_0 \cdot R_{10} = V_{B4T} + V_{Ebu4} + I_0 \cdot R_{11}$$

el condensador C_5 actúa como una batería a expensas de la energía previamente acumulada. En consecuencia para este nuevo circuito $V = 2 \cdot V_{cc}$ por lo que son válidas todas las expresiones ya determinadas para el circuito con fuente simétrica considerando dicha relación de equivalencia. Por ejemplo, la potencia disipada máxima para los transistores T_3 y T_4 queda ahora:

$$Pd_{MAX} = \frac{(1,1 \cdot V)^2}{40 \cdot (R_{10} + 0,8 \cdot R_C)} \quad (XI.8''')$$

XI.4.- EJEMPLO DE PROYECTO DE UNA ETAPA DE SALIDA CLASE B CON SIMETRIA COMPLEMENTARIA:

En la mayoría de los casos prácticos se parte de contar con los datos de potencia de salida útil y resistencia de carga que típicamente es la resistencia de un parlante, asumiéndose cierto valor de temperatura ambiente de trabajo según el uso del dispositivo a proyectar (ejemplo: uso profesional $T_{amb} = 50^\circ C$ - uso militar $T_{amb} = 80^\circ C$) Supongamos que en nuestro caso:

$$P_u = 10 W \quad - \quad R_C = 8 \text{ Ohm} \quad - \quad T_{amb} = 50^\circ C$$

y que sea necesario determinar los distintos componentes del circuito precedentemente descrito e indicado en la figura XI.10. En este caso describiremos seguidamente una secuencia de cálculos que nos permitirán hallar una primera aproximación de la solución. Tal descripción en primer lugar aportará una solución a componentes reales discretos con el objetivo posterior de analizar como cada aspecto conceptual es resuelto luego por la tecnología electrónica integrada.

a) adopción de las resistencias de estabilización R_{10} y R_{11} :

Hemos dicho ya que típicamente se suele adoptar: $0,05 \cdot R_C < (R_{10} = R_{11}) < 0,10 \cdot R_C$ con el convencimiento de que, desde el punto de vista de la polarización sería conveniente seleccionar el mayor valor de R_{10-11} pero que en cambio desde el punto de vista del rendimiento de conversión de potencia ello nos alejaría tanto más del óptimo valor teórico del Clase B cercano al 78,5 %. Como en la mayoría de las decisiones de un proyecto se trata de resolver una situación de compromiso por lo que en tanto en nuestro caso:

$$(0,05 \cdot 8 = 0,4) < (R_{10} = R_{11}) < (0,10 \cdot 8 = 0,8) \quad \text{puede elegirse} \quad \underline{\underline{R_{10} = R_{11} = 0,47 \text{ Ohm}}}$$

b) determinación de la excursión simétrica máxima necesaria:

En términos de tensión empleamos la ecuación (XI.10.) , por lo que para nuestro ejemplo numérico:

$$V_{cemax} = \frac{R_C + R_{10}}{R_C} \sqrt{2 \cdot P_u \cdot R_C} = \frac{8 + 0,47}{8} \cdot \sqrt{2 \cdot 10 \cdot 8} = 13,4 V$$

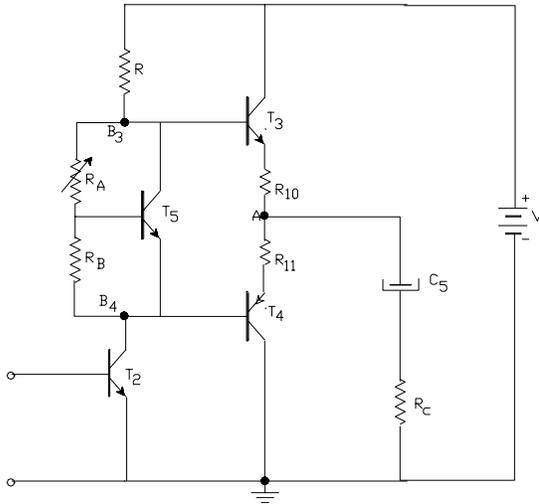


Figura XI.10.

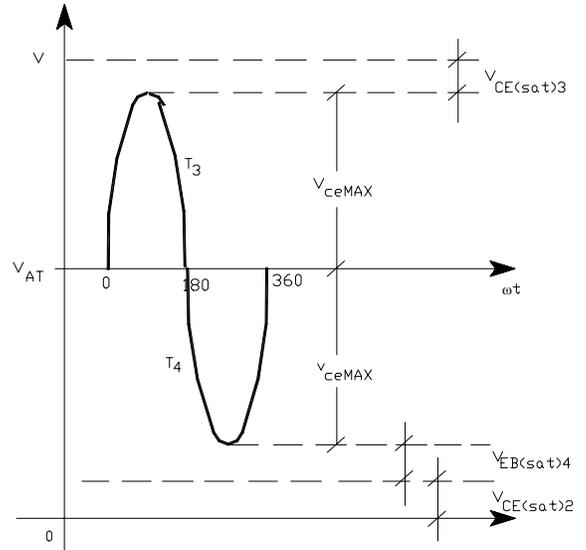


Figura XI.11.

luego la excursión simétrica necesaria expresada en términos de corriente surgirá de aplicar la ecuación de la recta de carga dinámica en conducción, con lo cual:

$$I_{cmax} = \frac{V_{cemax}}{R_C + R_{10}} = \frac{13,4 \text{ V}}{(8 + 0,47) \text{ Ohm}} = 1,58 \text{ A}$$

c) determinación de la tensión de la fuente de alimentación:

Con el semiciclo positivo de la tensión de salida V_{cemax} en el límite debe permitirse que el punto de máxima excursión hacia corrientes crecientes en T_3 a lo sumo alcance el límite con la zona de saturación de este transistor, motivo por el cual la tensión de alimentación debe poder suministrar, además de dicho valor máximo V_{cemax} el correspondiente valor de la tensión colector-emisor de saturación de T_3 ($V_{CE(sat)3}$).

Simultáneamente, en el semiciclo negativo de la misma tensión de salida, nuevamente en el límite de excursión hacia corrientes crecientes pero ahora de T_4 deberá tener que permitirse desarrollar la saturación base-emisor del transistor T_4 así como la saturación simultánea del transistor excitador (T_2) es decir $V_{EB(sat)4} + V_{CE(sat)2}$.

Esta situación se refleja en el oscilograma de la figura XI.11. de forma tal que despreciando las pequeñas diferencias de potencial dinámicas en R_{10} y R_{11} la tensión continua del nodo A contra tierra, es decir V_{AT} sobre la cual debe ir montada la componente dinámica o de señal, debe ser como mínimo:

$$V_{AT} = V_{cemax} + V_{EB(sat)4} + V_{CE(sat)2} \quad \text{cuyo valor es:} \quad V_{AT} = 13,4 + 2 = 15,4 \text{ V}$$

en donde hemos tomado como 1 V a ambas tensiones de saturación.

Luego la tensión que debe suministrar la fuente de alimentación es:

$$V = V_{AT} + V_{cemax} + V_{CE(sat)3} \quad \text{con lo que:} \quad V = 15,4 + 13,4 + 1 = 29,8 \text{ V}$$

en consecuencia puede seleccionarse **V = 30 Volt** y consecuentemente como primera aproximación estimar una

$$V_{AT} = \frac{V}{2} = 15 \text{ Volt}$$

d) selección del par de transistores complementarios:

Esta selección se hará efectiva considerando los regímenes límite de disipación de potencia, de pico de corriente y de tensión a la cual se verán sometidos ambos transistores y teniendo presente que los requerimientos de simetría supuestos en la introducción teórica ahora impondrá que tal selección recaiga en pares complementarios apareados recomendados por sus fabricantes y sin dejar de considerar que bajo dichas condiciones operativas los mismos deben presentar la mayor ganancia de gran señal posible, cuestión esta última dirigida a no sobrecargar a la señal que debe suministrar la etapa excitadora (T_2).

En consecuencia aplicando la ecuación (XI.8''') procedemos a determinar la potencia disipada máxima a la cual deberán operar:

$$P_{dMAX} > \frac{(1,1 \cdot V)^2}{40 \cdot (R_{10} + 0,8 \cdot R_C)} = \frac{(1,1 \cdot 30)^2}{40 \cdot (0,47 + 0,8 \cdot 8)} = 4 \text{ W aproximadamente}$$

Asimismo recordando que cuando cada uno de estos transistores se encuentren cortados y el restante a máxima conducción sobre el circuito colector-emisor de los mismos se puede llegar a desarrollar toda la tensión $V = 2 V_{cc}$ (parte de la R.C.D. que corresponde a la no conducción) y dada la carga resistiva:

$$BV_{CE0} = V_{CE0MAX} > \frac{V}{0,75} = \frac{30}{0,75} = 40 \text{ Volt}$$

En tanto que en términos de corriente:

$$I_{CMAX} (\text{pico}) > I_{cmax} = 1,58 \text{ A}$$

Buscando en algún Manual de transistores, entre aquellos sugeridos por su fabricante como apropiados para amplificadores de potencia de baja frecuencia y solo a título de ejemplo, a fin de mostrar algún procedimiento de selección destacamos en primer lugar que en tanto el par complementario BD135/BD136 presenta las siguientes características:

$$V_{CE0MAX} = 45 \text{ Volt} ; I_{CMAX} = 1,5 \text{ A} \text{ y disipación de potencia de } 6 \text{ W para una } T_C = 70 \text{ }^\circ\text{C}$$

Es decir que salvo en términos de corriente se encontraría capacitado para nuestro caso. Es precisamente debido a la característica que si lo hiciéramos operar a nuestra corriente de 1,5 A, observando sobre la curva de variación de la ganancia estática o de gran señal, el mismo presentaría un valor por debajo del 20 % de su capacidad potencial con lo que irremediablemente ello exigiría a la etapa excitadora.

Asimismo en la misma línea de transistores complementarios apareados encontramos también al par BD437/BD438 cuyos datos más relevantes, en lo que es de nuestro interés son:

$$V_{CE0MAX} = 45 \text{ Volt} ; I_{CMAX} = 7 \text{ A} \text{ y disipación total de potencia de } 36 \text{ W para una } T_C = 25 \text{ }^\circ\text{C}$$

$$\text{con un } h_{FE} > 40 \text{ para } I_C = 2 \text{ A} \text{ y } V_{CE} = 1 \text{ Volt. ; con un encapsulado tipo TO-126 = SOT-32}$$

en tanto que ahora, al observar la gráfica de variación de h_{FE} en función de I_C , tal como se transcribe en la figura XI.12. el grado de aprovechamiento de la capacidad amplificadora es mucho mayor que en el caso anterior ya que se estaría operando con valores típicos comprendidos entre 120 y 150 sobre una capacidad máxima cercana a 185 ó 190, lo cual haría acertada su elección desde este punto de vista.

Para las especificaciones de disipación de potencia en ambos juegos de transistores cabe señalar que el fabricante al condicionarlas a un dado valor máximo de temperatura de encapsulado, esta descontando que el usuario empleará un montaje no al aire libre para el que asegura una resistencia térmica $R_{thj-a} = 100 \text{ }^\circ\text{C/W}$, sino sobre una superficie disipadora (suministrando por consecuencia $R_{thj-c} = 3,5 \text{ }^\circ\text{C/W}$) aprovechando el formato del encapsulado especialmente diseñado para tal fin. Esto significa que en la interpretación eléctrica del proceso de transformaciones térmicas dicha forma de montaje estaría representada por la figura XI.13 y al comprobar que para ambos juegos de

transistores $T_{jMAX} = 150\text{ }^{\circ}\text{C}$, para los BD437/8 verificamos que deberá colocarse un disipador cuyas características de resistencia térmica sean:

$$R_{th_{C-D}} + R_{th_{D-A}} = \frac{T_{jMAX} - T_{amb}}{P_{dMAX}} - R_{th_{j-c}} = \frac{150 - 50}{4} - 3,5 = 21,5\text{ }^{\circ}\text{C/W}$$

perfectamente posible de conseguir, tal como veremos más tarde.

Como conclusión y en un primer análisis el **BD437/8** es un par complementario que reúne los requerimientos básicos de nuestro proyecto dejándose en claro que también podría optarse por transistores tipo TIP41/TIP42 o bien TIP33/TIP34 entre otros.

e) determinación de la corriente de excitación requerida:

Para estos cálculos y a título de ejemplo supondremos seleccionar el juego de transistores complementarios tipo BD437/8. Entonces operando con la curva de la figura XI.12. tal como se anticipó precedentemente, para el valor de corriente $I_{cmax} = 1,58\text{ A}$, obtenemos un valor típico de h_{FE} de 130. Por otra parte para otro punto de reposo el fabricante indica:

para $I_C = 500\text{ mA} - V_{CE} = 1\text{ V}$: $h_{FEmin} = 85$
 en tanto que a partir del gráfico de la figura XI.12. y para igual corriente: $h_{FEtip} = 180$

entonces extrapolando dicha relación entre valores mínimos y típicos, para nuestra corriente de 1,58 A se tendrá:

$$h_{FEmin} = \frac{85}{180} \cdot 130 = 61$$

En consecuencia para el peor transistor de la serie de fabricación, para la obtención de la potencia de salida útil del proyecto se requerirá en su base:

$$I_{b3max} = \frac{I_{cmax}}{h_{FEmin}} = \frac{1,58\text{ A}}{61} = 26\text{ mA}$$

que tendrá que suministrar el clase A.

f) Cálculo del Disipador :

Según los cálculos realizados precedentemente para la $P_{dmax} = 4\text{ W}$ se requiere un montaje del par de transistores sobre un disipador de modo tal que:

$$R_{th_{C-D}} + R_{th_{D-A}} = 21,5\text{ }^{\circ}\text{C/W}$$

en tanto que para $R_{th_{C-D}}$ y para ser utilizados como guía para cualquier proyecto de este tipo pueden estimarse los siguientes valores:

$R_{th_{C-D}}$ EN $^{\circ}\text{C/W}$ PARA DIFERENTES MODOS DE MONTAJES

TIPOS DE ENCAPSULADOS	EN SECO	CON AISLANTE DE MICA	CON GRASA SILICONADA	CON AISLANTE DE MICA Y GRASA SI.
SOT-9	0,5	1,5	0,25	0,8
T03 = SOT-3	0,5	1,0	0,25	0,5
TO126 = SOT-32	1,0	6,0	0,5	3,0
TO220 = SOT-78	1,5	2,5	0,8	1,3
SOT-62	-	-	0,42	2,0

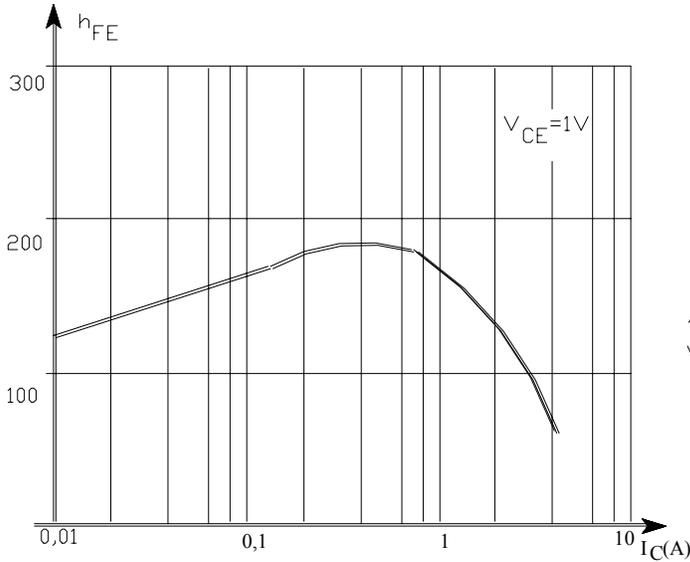


Figura XI.12.

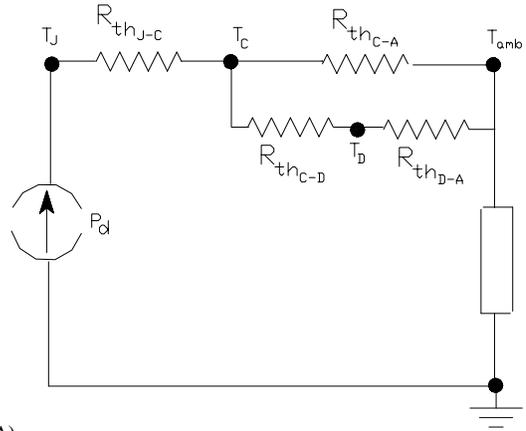


Figura XI.13.

Si a nuestro encapsulado TO126 procedemos a montarlo con aislante de mica y grasa siliconada adoptamos un valor de $R_{th_{C-D}} = 3 \text{ } ^\circ\text{C/W}$ por lo que a los efectos de que los transistores operen a temperaturas más bajas que el valor máximo admitido para la juntura decidimos dimensionar un disipador plano, brillante y vertical que nos asegure una resistencia térmica $R_{th_{D-A}} = 10 \text{ } ^\circ\text{C/W}$. Para tal fin operaremos con el ábaco de la figura XI.14 ingresando con dicho valor por el eje vertical del cuarto cuadrante.

Así, interceptando a la curva que corresponde a la posición y clase de superficie elegidas (Plano, Vertical y Brillante) proyectamos tal punto de intersección sobre el primer cuadrante, hasta que la línea vertical corte a la curva que corresponde a nuestro valor de disipación de potencia (adoptamos 5 W en nuestro caso ya que resulta muy impreciso interpolar) volviendo a proyectar dicho punto de intersección ahora hacia el segundo cuadrante mediante una línea horizontal.

Al decidir el espesor de la chapa correspondiente al disipador plano (1, 2 o 3 mm) que adoptamos en 2 mm ubicamos el cruce de la mencionada línea horizontal con dicha curva y al realizar la proyección hacia el tercer cuadrante, identificando la curva que corresponde a nuestro tipo de encapsulado (TO126), determinamos la necesidad de un área disipadora de 50 cm^2 (7 x 7,5 cm.) .

XI.5.- CALCULO DE LA ETAPA EXCITADORA – USO DEL BOOTSTRAPING:

Para el desarrollo teórico de estos tópicos continuaremos haciendo referencia al ejemplo numérico que venimos desarrollando.

Se comprobó ya que el clase A excitador debe proveer una corriente en la base de T_3 y de T_4 que resultó ser de 26 mA, de modo que por tratarse de clase A de funcionamiento , previendo no incursionar mas allá del corte y considerando que parte de su corriente de salida se derivará por la resistencia de carga estática R (I_{max}) debemos adoptar una corriente de reposo superior, es decir:

$$I_{CQ2} > I_{b3mas} \quad \text{o sea} \quad I_{CQ2} > 26 \text{ mA}$$

Supongamos tomar $I_{CQ2} = 30 \text{ mA}$ Dado que $V_{B3T} = V_{AT} + V_{Beu3} = 15 + 0,7 = 15,7 \text{ Volt}$
 Desde el punto de vista estático:

$$R = \frac{V - V_{B3T}}{I_{CQ2}} = \frac{30 - 15,7}{30 \cdot 10^{-3}} = 470 \text{ Ohm}$$

Luego, para condiciones dinámicas de funcionamiento debemos verificar que corriente I_{max} se derivará por dicha resistencia de carga estática. Para tal fin consideraremos el circuito equivalente dinámico que se observa en la

Figura XI.14.

Figura XI.14.

figura XI.15.a). En dicho circuito se puede comprobar que la diferencia de potencial dinámica presente sobre la resistencia R es prácticamente toda la V_{cemax} por lo que:

$$I_{rmax} = \frac{V_{cemax}}{R} = \frac{13,4}{470} = 28,5 \text{ mA}$$

con lo cual la corriente de reposo de T_2 debería aumentarse a:

$$I_{CQ2} > I_{b3mas} + I_{rmax} = 26 + 28,5 = 54,5 \text{ mA}$$

Ahora bien, si se adecua este valor de corriente de reposo de T_2 entonces al recalculer la resistencia de carga estática R esta arroja un menor valor y esto a su vez implicará un incremento de I_{rmax} que obligaría a un nuevo incremento de I_{CQ2} , ingresándose a un circuito de recalculos que no tiene solución.

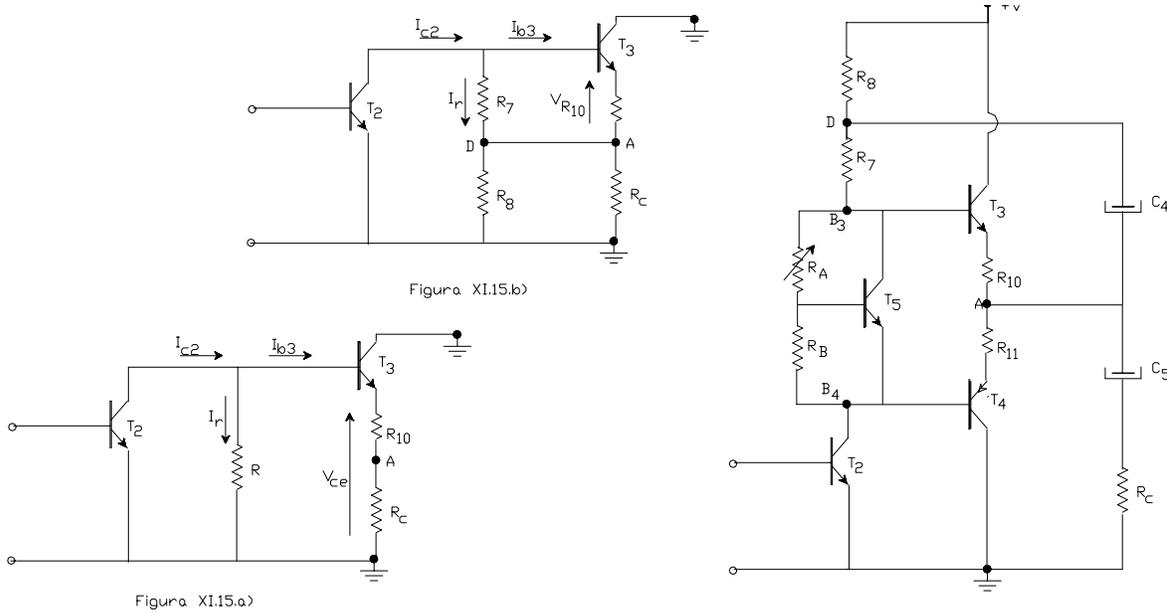


Figura XI.15.

Figura XI.16.

Con la finalidad de encontrar una solución al inconveniente descrito, se puede propiciar una modificación circuital de modo tal que el circuito de carga de T_2 presente circuitos equivalentes estáticos y dinámicos diferentes, tal como el que se indica en la figura XI.16. que introduce esta técnica denominada “Boot Strap”.

En el nuevo circuito $R = R_7 + R_8$ por lo que desde el punto de vista estático, si insistimos con el valor de I_{CQ2} adoptado en 30 mA, resultará nuevamente que $R_7 + R_8 = 470 \text{ Ohm}$. La diferencia es que ahora, para la señal el circuito equivalente de carga dinámica de T_2 resulta ser tal como se indica en la figura XI.15.b). con lo que ahora la corriente I_{rmax} será la que se establece en la resistencia R_7 .

Para un análisis cualitativo de la misma consideremos el circuito de la figura XI.16.: en él, dinámicamente la diferencia de potencial en el nodo de emisor de T_3 “sigue” (es prácticamente igual) al potencial en el nodo de base (B_3) y dado que R_{10} es muy pequeña será también igual al potencial dinámico del nodo A. Debido al agregado del condensador C_4 (en corto circuito para la señal) el nodo D (punto medio de la conexión de R_7 y R_8) también se halla forzado a seguir al potencial dinámico de B_3 . En conclusión, entre extremos de R_7 prácticamente no existe diferencia de potencial dinámica y por lo tanto la corriente I_{rmax} es notoriamente inferior.

Así, tal como se puede observar en el circuito equivalente de la figura XI.15.b). la diferencia de potencial dinámica entre extremos de R_7 es prácticamente solo la caída que I_{cmx} produce en R_{10} , por lo que tomando I_{rmax} como la diferencia $I_{CQ2} - I_{b3mas} = 30 - 26 = 4 \text{ mA}$ el mínimo valor de R_7 será:

$$R_7 = \frac{I_{cmx} \cdot R_{10}}{I_{rmax}} = \frac{1,58 \cdot 0,47}{4 \cdot 10^{-3}} = 175 \text{ Ohm}$$

Por su parte en la misma figura XI.15.b). se observa que R_8 queda dispuesta en paralelo con la carga R_C motivo por el cual para que no consuma potencia debe adoptarse en un valor mucho mayor que esta última, es decir:

$$R_8 > 20 \cdot R_C = 20 \cdot 8 = 160 \text{ Ohm}$$

en consecuencia se puede adoptar el juego de valores: **$R_8 = 180 \text{ Ohm}$** y **$R_7 = 270 \text{ Ohm}$**

En cuanto a los condensadores C_5 y C_4 los mismos deben dimensionarse de modo tal que a la menor frecuencia de operación sus reactancias presenten valores inferiores a las resistencias que acoplan de modo tal que para frecuencias de corte inferior comprendidas entre 100 y 200 Hz sus valores rondarán los 1000 μF .

A los fines de seleccionar el transistor T_2 por una parte debemos considerar cual puede ser el mayor valor de tensión que puede aparecer entre sus terminales de colector y emisor. Dicha condición tiene lugar toda vez que el transistor T_3 se encuentre en su punto de máxima excursión, de modo tal que en el límite $V_{CE(\text{sat})3}$ y su complementario en la condición de reposo, motivo por el cual:

$$V - V_{CE(\text{sat})3} - V_{EBu4} - I_O \cdot (R_{10} + R_{11}) - V_{CE2\text{MAX}} = 0$$

o sea que típicamente: $V_{CE2\text{MAX}} = V - 2 \text{ Volt}$ aproximadamente.

En consecuencia y tomando a esos 2 Volt como factor de seguridad para la selección de T_2 deberá considerarse:

$$BV_{CEo} > V = 30 \text{ Volt}$$

asimismo en condiciones de reposo y nuevamente despreciando $V_{EBu4} - I_O \cdot R_{11}$: $V_{CEQ2} = V_{AT} = 15 \text{ Volt}$ y por tratarse de un clase A:

$$P_{d2\text{MAX}} = I_{CQ2} \cdot V_{CEQ2} = 30 \cdot 10^{-3} \cdot 15 = 450 \text{ mW}$$

$$I_{C\text{MAX}} = 2 \cdot I_{CQ2} = 60 \text{ mA}$$

En base a estos tres datos y nuevamente observando el mismo manual en el que seleccionamos el par complementario de este proyecto encontramos como ejemplo que el transistor BC337 presenta las siguientes características:

$$V_{CEo\text{MAX}} = 45 \text{ Volt} \quad - \quad I_{CM} = 1 \text{ A} \quad - \quad P_{dTOT} = 800 \text{ mW} \quad \text{y} \quad h_{FE\text{min}(100 \text{ mA})} = 160$$

por lo que este transistor satisface los requerimientos, solicitando una corriente en su base que será:

$$I_{b2\text{max}} = \frac{I_{CQ2}}{h_{FE2\text{min}}} = \frac{30 \text{ mA}}{160} = 187 \mu\text{A}$$

XI.6.- ETAPA PRE EXCITADORA:

XI.6.1.- Justificación:

La resistencia de entrada de la etapa excitadora, por tratarse de una configuración emisor común es h_{ie2} cuyo valor es:

$$h_{ie2} = \frac{h_{fe2}}{40 \cdot I_{CQ2}} = \frac{160}{40 \cdot 30 \cdot 10^{-3}} = 133 \text{ Ohm}$$

por lo que cualquier fuente de excitación que se vuelque sobre dicho terminal de entrada se verá sometido a un régimen de carga en exceso exigente.

Por otra parte al introducirse el circuito de la figura XI.10. y luego también en la XI.16. no se ha considerado ninguna precaución para la estabilización o compensación térmica de la polarización de T_2 , en tanto que

como ya hemos adelantado es muy importante que la tensión de reposo del nodo A quede estabilizada y en esta versión discreta, además pueda ser ajustada ya que ello permitiría lograr el ajuste de un recorte simétrico de la señal de salida.

Desde el punto de vista dinámico también sería muy apreciado que la ganancia de tensión de la etapa fuese una constante independiente de todos aquellos factores que contribuyan a su variación (dispersión, temperatura, variaciones de tensión de fuente, etc.) de la misma manera que su resistencia de entrada también fuese una constante adecuadamente fijada por algún componente bien estable.

Por estos motivos, entre otros, se justifica el agregado de una etapa adicional pre-excitadora mediante la cual incorporaremos un lazo de realimentación en las componentes de continua de las tres etapas, así como un lazo de realimentación de señal. El circuito se presenta en la figura XI.17. en donde puede constatarse que la etapa agregada, conformada por el transistor T_1 es excitada por su base, cargada por su colector y que en emisor dispone de una realimentación de C.C. al establecerse el retorno del resistor R_9 a partir del nodo A lográndose así estabilizar la tensión continua V_{AT} .

Además el camino de señal que agrega el condensador C_3 permite incorporar un lazo de realimentación de señal mediante la red de realimentación conformada por $R_9 - R_6$ del tipo tensión serie.

XI.6.2.- Proyecto del Pre-excitador:

Desde el punto de vista de la polarización, T_1 tiene como misión proveer la corriente de base de T_2 , en consecuencia, para independizar la I_{CQ1} de la dispersión y variaciones de la ganancia de corriente de T_2 (h_{FE2}) se adopta el criterio de hacer: $I_{CQ1} \gg I_{b2max}$. Es por este motivo que se incorpora el resistor R_3 por el cual se derivará la mayor parte de la corriente de colector de T_1 . De tal forma que:

$$I_{CQ1} = I_{R3} + I_{b2max} \quad \text{adoptándose} \quad I_{CQ1} = 10 \cdot I_{b2max}$$

de acuerdo al valor ya obtenido de I_{b2max} adoptamos $I_{CQ1} = 2 \text{ mA}$ y por consecuencia:

$$I_{R3} = I_{CQ1} - I_{b2max} = 2 - 0,2 = 1,8 \text{ mA}$$

por lo que podemos calcular la resistencia R_3 :

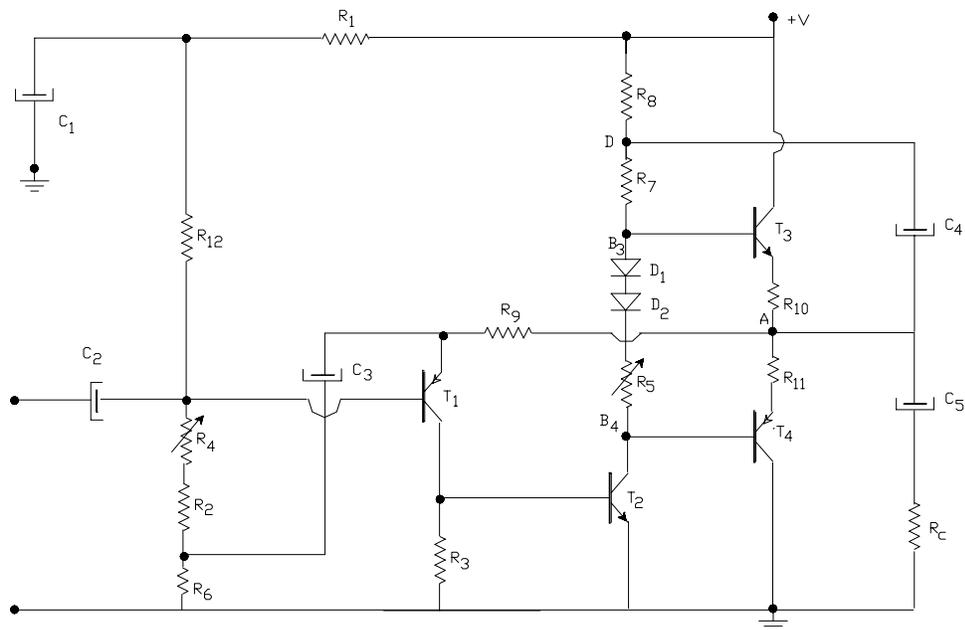


Figura XI.17.

$$R_3 = \frac{V_{R3}}{I_{R3}} = \frac{0,7 \text{ V}}{1,8 \text{ mA}} = 390 \text{ Ohm}$$

Como en cualquier etapa amplificadora con polarización estabilizada, entre un 15 y un 20 % de la tensión de alimentación se dedica como diferencia de potencial sobre la resistencia de estabilización corriente-serie (en este circuito llamada R_9). Desde el punto de vista de la estabilización conviene que dicha resistencia sea lo más grande posible, pero como hemos adelantado la inclusión del potenciómetro R_4 tiene como objetivo permitir el ajuste del potencial V_{AT} y por consecuencia una R_9 grande dejaría un reducido margen para realizar dicho ajuste.

En nuestro caso V_{AT} resulta ser un poco mayor a $(V/2) = 15 \text{ Volt}$ por lo que si adoptamos $V_{R9} = 2 \text{ Volt}$ resultará:

$$R_9 = \frac{V_{R9}}{I_{CQ1}} = \frac{2 \text{ Volt}}{2 \text{ mA}} = 1 \text{ KOhm}$$

y en consecuencia la distribución de tensiones en el circuito es:

$$V_{AT} = 15 \text{ Volt} \quad - \quad V_{ET1} = V_{AT} - V_{R9} = 15 - 2 = 13 \text{ Volt}$$

$$V_{BT1} = V_{ET1} - V_{EBu1} = 13 - 0,7 = 12,3 \text{ Volt}$$

$$V_{CEQ1} = V_{CT1} - V_{ET1} = V_{R3} - V_{ET1} = 0,7 - 13 = -12,3 \text{ Volt}$$

La máximos valores de potencia disipada y de tensión de ruptura para este transistor T_1 son:

$$P_{dmax} = V_{CEQ1} \cdot I_{CQ1} = 12,3 \cdot 2 \cdot 10^{-3} = 24,6 \text{ mW} \quad \text{y} \quad V_{CEoMAX} = 1,4 V_{AT} = 28 \text{ Volt}$$

por lo que en base a estos valores se lo puede seleccionar, teniendo en cuenta además que por ser etapa de entrada, en donde menor es el nivel de la señal y por lo tanto es preciso establecer una buena separación respecto al nivel de ruido, deberá darse preferencia a un transistor de bajo nivel, de alta ganancia y de bajo ruido. Continuando con el objetivo de mostrar un ejemplo numérico concreto supongamos que en la línea de componentes que venimos seleccionando para la etapa de salida y la excitadora decidiéramos utilizar el transistor BC559B con las funciones de pre-excitador. A continuación se debe dimensionar el divisor de tensión del circuito de base de este transistor cuyo circuito equivalente estático se representa en la figura XI.18.

La corriente en dicho divisor, o corriente en el resistor R_1 que llamaremos I_1 como sabemos, debe ser tanto mayor que la corriente de base de T_1 cuanto más alto sea el factor de estabilización que se desee imponer en la polarización de todo el sistema amplificador. En el otro extremo cuanto mayor sea I_1 mayor será el consumo de la fuente y se limitará el valor de la resistencia de entrada que presentará el dispositivo que como veremos luego quedará fijada por el valor de R_{12} , de modo que una solución de compromiso y como una primera aproximación puede procederse haciendo valer el criterio de selección de T_1 desde el punto de vista de una alta ganancia.

En tal sentido este transistor para una corriente $I_C = 2 \text{ mA}$ presenta:

$$h_{FEtip} = 290 \quad - \quad h_{fetip} = 335 \quad \text{y también:} \quad h_{FEmin} = 200 \quad - \quad h_{femin} = 240$$

entonces:

$$I_{B1MAX} = \frac{I_{CQ1}}{h_{FEmin}} = \frac{2 \text{ mA}}{200} = 10 \text{ } \mu\text{A} \quad \text{así} \quad I_1 = 10 \cdot I_{B1MAX} = 0,1 \text{ mA}$$

Como veremos luego, debido a los valores típicos de ganancia que presentan estos dispositivos, R_6 siempre es mucho más chica que el conjunto ($R_2 + R_4$) por lo que estas últimas se determinan haciendo:

$$(R_2 + R_4) = \frac{V_{BT1}}{I_1} = \frac{12,3 \text{ Volt}}{10^{-4} \text{ A}} = 123 \text{ KOhm}$$

motivo por el cual puede adoptarse un resistor fijo de valor $R_2 = 68 \text{ KOhm}$ y un resistor ajustable tipo “preset” de valor $R_4 = 100 \text{ KOhm}$ de modo tal que aproximadamente en la mitad de su recorrido se pueda lograr un cómodo ajuste de la polarización del sistema, particularmente de la tensión V_{AT} y ello sin riesgo a que en dicho proceso se pueda hacer nula.

Por otra parte, la otra rama del divisor será:

$$(R_1 + R_{12}) = \frac{V - V_{BT1}}{I_1} = \frac{(30 - 12,3) \text{ Volt}}{10^{-4} \text{ A}} = 177 \text{ KOhm}$$

debiéndose adoptar los valores de cada uno de dichos resistores en función del valor de la resistencia de entrada que se desee imponer para todo el sistema amplificador, que como ya se adelantó y como veremos luego, en buena medida quedará fijada por el valor de R_{12} . Como ejemplo supongamos requerir $R_{in} = 80 \text{ KOhm}$.

$$R_{12} > R_{in} = 120 \text{ KOhm} \quad \text{y por consecuencia} \quad R_1 = 56 \text{ KOhm}$$

con la aclaración de que el conjunto $R_1 - C_1$ constituye una celda de filtro adicional para atenuar o minimizar la influencia del “ripple” o factor de ondulación de la fuente de alimentación sobre el bajo nivel de señal que como se comentara ya, debe procesar la etapa de entrada, por lo tanto con un C_1 aproximadamente diez veces el valor de C_2 y condicionando a este último con la frecuencia de corte inferior del sistema (50 o 100 Hz típicamente), tal como se detallara en el Capítulo X del presente trabajo.

Hasta aquí hemos completado la determinación de todos los componentes del circuito propuesto desde el punto de vista estático motivo por el cual se impondría llevar a cabo la verificación del comportamiento del mismo en su totalidad. A título ilustrativo y dentro de dicho esquema es útil que comprobemos la aptitud del circuito propuesto para permitir el ajuste del recorte simétrico o valor de V_{AT} . Para tal fin supongamos que por medio del ajuste en R_4 llevemos el valor de $(R_2 + R_4)$ a 150 KOhm. En ese caso:

$$I_1 = \frac{V}{(R_1 + R_{12} + R_2 + R_4)} = \frac{30 \text{ Volt}}{(56 + 120 + 150) \cdot 10^3} = 92 \mu\text{A}$$

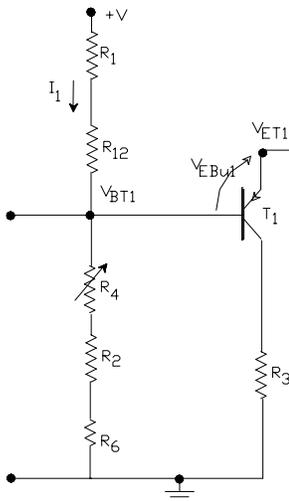


Figura XI.18.

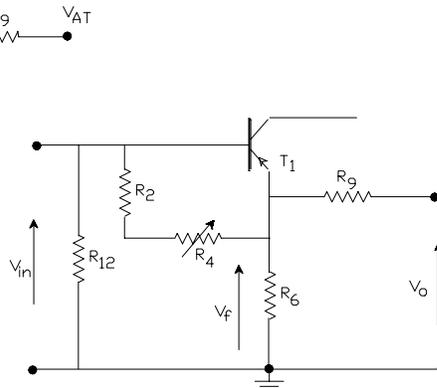


Figura XI.19.

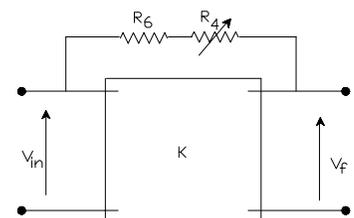


Figura XI.20.

en consecuencia:

$$V_{BT1} = I_1 \cdot (R_2 + R_4) = 92 \cdot 10^{-6} \cdot 150 \cdot 10^3 = 13,8 \text{ Volt}$$

$$V_{ET1} = V_{BT1} + V_{EBu1} = 13,8 + 0,7 = 14,5 \text{ Volt}$$

$$V_{AT} = V_{ET1} + V_{R9} = 14,5 + 2 = 16,5 \text{ Volt}$$

en lugar de los 15 Volt que en la etapa de proyecto hemos supuesto como convenientes por lo que útil sería comprobar el recorte sobre el semiciclo positivo de la señal de salida utilizando el osciloscopio.

En cuanto al efecto de la realimentación de C.C. consideremos que al ser:

$$I_{CQ1} = \frac{V_{AT} - V_{ET1}}{R_9}$$

si apartándonos de las condiciones normales de funcionamiento supusiéramos que por cualquier causa V_{AT} tiende a crecer (lo cual produciría un recorte más pronunciado en el semiciclo positivo de la señal de salida), ello traería aparejado un incremento de I_{CQ1} . Se produciría entonces un incremento en I_{R3} y en I_{B2} y por consecuencia en I_{CQ2} también, que tendería a aumentar produciendo que $V_{BT3} = V - I_{CQ2} \cdot (R_7 + R_8)$ disminuya y por consecuencia también tienda disminuir la misma V_{AT} . Se parte de suponer un incremento en V_{AT} y cerrando el lazo de análisis se llega a la conclusión que la misma V_{AT} debe disminuir; ello significa que en condiciones dinámicas el circuito fuerza a mantener la V_{AT} constante.

La sensibilidad con que actúa este mecanismo de autoregulación de V_{AT} depende del valor de R_9 por lo que desde este punto de vista habrá para este componente un valor mínimo adecuado.

Desde el punto de vista dinámico, en la figura XI.19. se representa un circuito equivalente para la señal, correspondiente a esta etapa pre-excitadora. Se observa que mediante el divisor $R_9 - R_6$ (considerando en corto circuito al capacitor C_3) se introduce una realimentación negativa externa tomando una muestra de la tensión de salida útil sobre la carga, es decir:

$$V_{Omax} = V_{cemax} \cdot \frac{R_C}{R_C + R_{10}} = 13,4 \cdot \frac{8}{8 + 0,47} = 12,66 \text{ Volt}$$

y reinyectándola en serie en la entrada como una tensión V_{fmax} dada por:

$$V_{fmax} = \frac{R_6}{R_9 + R_6} \cdot V_{Omax} \quad \text{por lo que llamando} \quad \beta = \frac{V_{fmax}}{V_{Omax}} = \frac{R_6}{R_9 + R_6}$$

En consecuencia, tal como se viera en el Capítulo correspondiente, si la ganancia a lazo abierto de estas etapas amplificadoras es lo suficientemente alta, en el comportamiento a lazo cerrado se tendrá que la ganancia de tensión de todo este dispositivo se encontrará fijada con la red de realimentación recién analizada, motivo por el cual:

$$A_{Vf} = \frac{1}{\beta} = 1 + \frac{R_9}{R_6}$$

ganancia esta última que generalmente suele ser un dato directamente o bien a través de la sensibilidad del sistema amplificador (con valores típicos comprendidos entre 20 a 200 veces equivalentes a V_{inmax} comprendidos entre unos 50 y 500 mV). Supongamos como ejemplo que la sensibilidad de nuestra etapa proyectada tuviese que ser de $V_{in(RMS)} = 100 \text{ mV}$. Así en nuestro caso:

$$A_{Vf} = \frac{V_{Omax}}{1,41 \cdot V_{in(RMS)}} = \frac{1}{\beta} = 1 + \frac{R_9}{R_6} = \frac{12,66}{0,141} = 89,8$$

por lo que:

$$R_6 = \frac{R_9}{88,8} = \frac{1 \text{ KOhm}}{88,8} = 11,26 \quad \text{por lo que adoptamos} \quad \underline{R_6 = 12 \text{ Ohm}}$$

confirmándose un valor mucho más bajo comparado con la suma $(R_2 + R_4)$ que justifica haberla despreciado en los cálculos estáticos precedentes.

XI.6.3.- Consideraciones respecto de la Impedancia de Entrada:

En el mismo circuito equivalente dinámico de la etapa pre-excitadora de la figura XI.19. puede estudiarse la resistencia de entrada de este dispositivo amplificador. Se mencionó ya que lo ideal sería que dicha resistencia de entrada quedara fijada por R_{12} , pero para ello el circuito existente a la derecha de dicha resistencia no debería cargar en el paralelo con R_{12} , cosa que pasamos a verificar seguidamente.

Tal como se ha indicado en dicho circuito equivalente, el circuito serie $(R_2 + R_4)$ se encuentra conectado entre el terminal de entrada o de base y el terminal de emisor del transistor T_1 , así siempre que la resistencia de $(R_2 + R_4)$ sea superior a h_{ie1} y de acuerdo con el teorema de MILLER, tal como se describe en la figura XI.20.:

$$K = \frac{V_f}{V_{in}} \quad \text{y entonces:} \quad R_{in2-4} = \frac{(R_2 + R_4)}{1 - K}$$

y como:

$$K = \frac{h_{fe1} \cdot R_6}{h_{ie1} + h_{fe1} \cdot R_6} = \frac{390 \cdot 12}{4,8 \cdot 10^3 + 390 \cdot 12} = 0,5$$

$$R_{in2-4} = \frac{120 \text{ KOhm}}{1 - 0,5} = 240 \text{ KOhm}$$

Paralelamente y según se desprende de los circuitos equivalentes XI.21. y XI.22 se observa que T_1 dispone de una realimentación local del tipo corriente-serie debido a la presencia de la resistencia R_6 sin desacoplar en su circuito de emisor, motivo por el cual para el lazo de realimentación externa la resistencia de entrada del amplificador básico será $R_{is} = h_{ie1} + h_{fe1} \cdot R_6 = 9,5 \text{ KOhm}$.

A los efectos de determinar la diferencia de retorno de dicho lazo de realimentación externo para el cual:

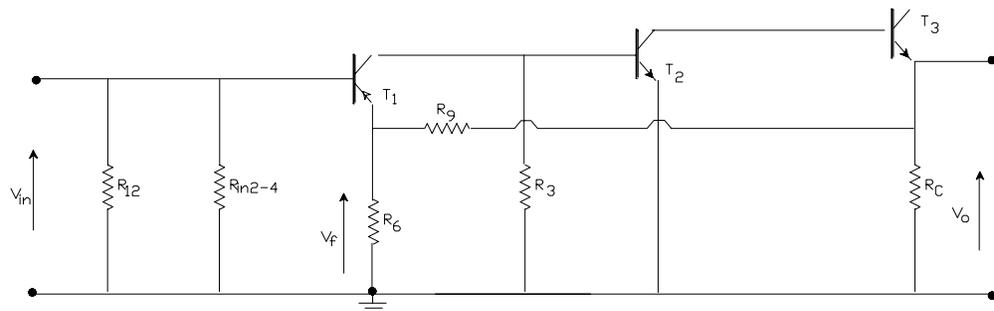


Figura XI.21.

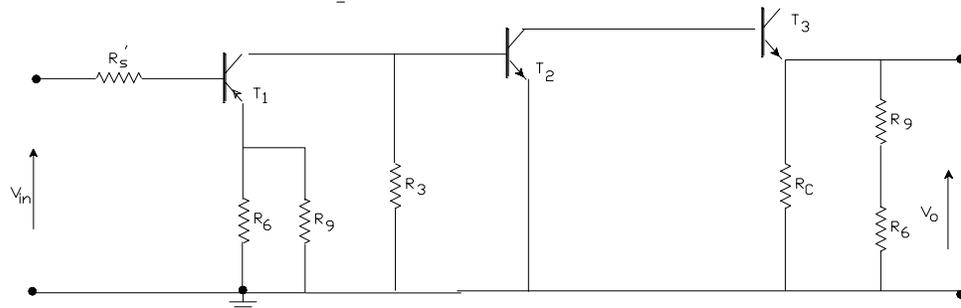


Figura XI.22.

$$\beta = \frac{R_6}{R_9 + R_6} = \frac{12}{1012} = 11,8 \cdot 10^{-3}$$

es necesario calcular la ganancia de tensión a lazo abierto es decir la que corresponde al circuito amplificador básico sin realimentar y cargado con la red de realimentación de la figura XI.22. En este último:

$$(R_9 + R_6) \gg R_C \quad \text{y como ya se dijo:} \quad R_9 \gg R_6$$

Asimismo y como se analizara en la figura XI.15.b).

$R_7 \gg (h_{ie3} + h_{FE3} \cdot R_{10})$ dada la característica de etapa de gran señal. Igualmente $R_8 \gg R_C$ y el sistema de “Bootstrapping” incorporado. Por tal motivo la resistencia de entrada del clase AB resultará:

$$R_{i3} = h_{FE3} \cdot (R_{10} + R_C) = 150 \cdot (0,47 + 8) = 1270 \text{ Ohm}$$

por lo que la ganancia de tensión de la etapa excitadora resultará:

$$A_{V2} = g_{m2} \cdot R_{i3} = 40 \cdot 30 \cdot 10^{-3} \cdot 1,27 \cdot 10^3 = -1524$$

en tanto que la resistencia de entrada de la misma será:

$$h_{ie2} = \frac{h_{fe2}}{g_{m2}} = \frac{175}{40 \cdot 30 \cdot 10^{-3}} = 146 \text{ Ohm}$$

En consecuencia la resistencia de carga dinámica de la etapa pre-excitadora será:

$$R_{d1} = R_3 // h_{ie2} = \frac{390 \cdot 146}{390 + 146} = 106 \text{ Ohm} \quad \text{y su ganancia de tensión:} \quad A_{V1} = \frac{R_{d1}}{R_6} = \frac{-106}{12} = -8,85$$

Como el clase AB de salida tiene características seguidoras supondremos que no contribuye a la ganancia de tensión, por lo que a lazo abierto la dos primeras etapas disponen una ganancia de:

$$A_{VTot} = A_{V1} \cdot A_{V2} \cdot A_{V3} = (-1524) \cdot (-8,85) \cdot 1 = 13491,4$$

Si bien no disponemos datos de la resistencia interna de la fuente de excitación que volcaremos sobre la base de T_1 vamos a suponer que al buscarse máxima transferencia de energía o lo que es lo mismo la adaptación de impedancias en la entrada, $R_s = R_{iA}$ con lo cual la ganancia de tensión referida a la fuente de excitación será: $A_{Vs} = (A_{VTot} / 2) = 6750$. En consecuencia la diferencia de retorno será:

$$D = 1 + \beta \cdot A_{Vs} = 1 + 11,8 \cdot 10^{-3} \cdot 6750 = 80,6$$

Entonces:

$$R_{i1} = h_{ie1} + h_{fe1} \cdot R_6 = 4,8 \cdot 10^3 + 390 \cdot 12 = 9,6 \text{ KOhm}$$

$$R_s' = \frac{R_s \cdot R_{12}}{R_s + R_{12}} = 9,6 \text{ KOhm}$$

con lo cual:

$$R_{is} = R_s' + R_{i1} = 19,2 \text{ KOhm}$$

y por lo tanto a lazo cerrado:

$$R_{isf} = D \cdot R_{is} = 80,6 \cdot 19,2 \cdot 10^3 = 1,55 \text{ MOhm}$$

$$R_{if} = \frac{R_{isf} \cdot R_s'}{R_{isf} - R_s'} = 1,53 \text{ MOhm}$$

con lo que, finalmente, la resistencia de entrada del dispositivo es:

$$R_{in} = R_{12} // R_{if} // R_{in2-4} = 120 \text{ KOhm} // 1,53 \text{ MOhm} // 240 \text{ KOhm} = 76 \text{ KOhm}$$

XI.7.- EMPLEO DEL PAR D'ARLINGTON COMPLEMENTARIO - SIMETRIA CUASICOMPLEMENTARIA:

Cuando las potencias de salida requeridas resultan del orden de varias decenas o del orden de la centena de Watt la etapa de salida complementaria tal como la estudiada hasta aquí, es decir con ganancia de corriente de gran señal compatible con la correspondiente a un transistor bipolar convencional, arroja como consecuencia una etapa excitadora con un nivel de excursión o nivel de potencia de salida similar a una etapa de potencia por lo que su resolución con la configuración clase A traería aparejado las limitaciones y desventajas que se detallaran ya con anterioridad.

Es por este motivo que frente a dichos niveles de potencia de salida se pueden utilizar como transistores de salida al par D'Arlington y a su correspondiente par D'Arlington complementario, tal como se ilustra en la configuración circuital indicada en la figura XI.23., de modo de aprovechar la alta ganancia de corriente inherente a dicha conexión D'Arlington.

El estudio de dicha configuración circuital la encararemos haciendo uso de los conceptos hasta aquí descriptos y para tal finalidad encararemos la resolución de un proyecto en base a un ejemplo numérico que parte de los siguientes datos:

$$P_u = 100 \text{ W} \quad - \quad R_C = 4 \text{ Ohm} \quad - \quad T_{amb} = 30 \text{ }^\circ\text{C}$$

a) adopción de las resistencia de estabilización R_{10} y R_{11} :

$$\text{Hemos dicho ya que:} \quad 0,05 \cdot R_C < (R_{10} = R_{11}) < 0,10 \cdot R_C$$

en atención a los niveles de potencia que se deberán manejar en este ejemplo, con la consiguiente sobre elevación de la temperatura de trabajo y su influencia sobre la polarización, se estima aconsejable seleccionar el mayor valor resultante de aplicar dicho criterio e inclusive superando dicho tope. Así R_{10-11} en este caso surge de considerar:

$$(0,05 \cdot 4 = 0,2) < (R_{10} = R_{11}) < (0,10 \cdot 4 = 0,4) \quad \text{pudiendo elegirse} \quad R_{10} = R_{11} = 1 \text{ Ohm}$$

aunque no se cumpla dicha recomendación y en detrimento del rendimiento.

b) determinación de la excursión simétrica máxima necesaria:

$$V_{cemax} = \frac{R_C + R_{10}}{R_C} \cdot \sqrt{2 \cdot P_u \cdot R_C} = \frac{4 + 1}{4} \cdot \sqrt{2 \cdot 100 \cdot 4} = 35,35 \text{ V}$$

$$I_{cmax} = \frac{V_{cemax}}{R_C + R_{10}} = \frac{35,35 \text{ V}}{(4 + 1) \text{ Ohm}} = 7,1 \text{ A}$$

c) cálculo de la tensión de la fuente de alimentación:

En esta configuración circuital las previsiones de máxima excursión con un recorte simétrico nos llevan a considerar que para una de los semiciclos además de la calculada V_{cemax} se debe tener en cuenta la $V_{CE(sat)3}$ correspondiente al par D'Arlington NPN mientras que para el restante semiciclo en el límite la V_{cemax} debe producirse cuando además de saturar el clase A ($V_{CE(sat)2}$) se saturan las dos uniones base-emisor del par D'Arlington complementario al anterior ($2 \cdot V_{EB(sat)4}$), motivo por el cual el mínimo valor de la tensión de la fuente de alimentación necesaria será:

$$V = 2 \cdot V_{cemax} + V_{CE(sat)3} + 2 \cdot V_{EB(sat)4} + V_{CE(sat)2} = 2 \cdot 35,35 + 4 = 75 \text{ V}$$

así puede seleccionarse la fuente de alimentación con dicho valor de tensión y consecuentemente como primera

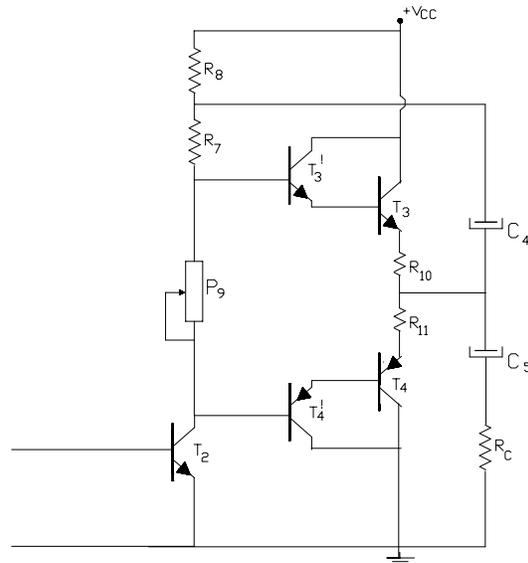


Figura XI.23.

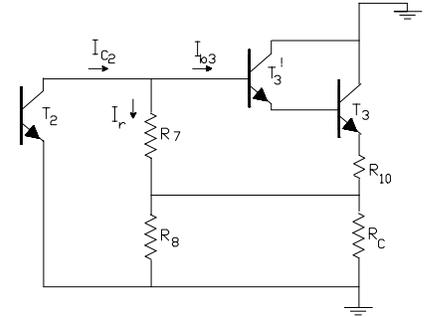


Figura XI.24.

aproximación estimar una

$$V_{AT} = \frac{V}{2} = 37,5 \text{ Volt}$$

d) selección de los pares D'Arlington complementarios:

Los transistores de la etapa de salida deben cumplir con los siguientes requisitos:

$$P_{dMAX} > \frac{(1,1 \cdot V)^2}{40 \cdot (R_{10} + 0,8 \cdot R_C)} = \frac{(1,1 \cdot 75)^2}{40 \cdot (1 + 0,8 \cdot 4)} = 41 \text{ W} ; \quad V_{CEomax} > \frac{V}{0,75} = 100 \text{ V}$$

debiendo admitir también un I_{CMAX} (pico) $> 7,1 \text{ A}$ previamente calculados.

Recorriendo los Manuales de Semiconductores de Potencia y a título de ejemplo puede destacarse los transistores tipo D'Arlington complementarios tipo BDX67B / BDX66B o bien los tipo TIP142 / 147 que con mayor o menor ventaja podrían seleccionarse para este ejemplo, destacándose para ellos las siguientes características:

BDX67B / BDX66B:

$$V_{CEomax} = 100 \text{ V} - I_{CMAX} \text{ (pico)} > 20 \text{ A} - T_{jMAX} = 200 \text{ }^\circ\text{C} - \theta_{jc} = 1,17 \text{ }^\circ\text{C/W} - h_{FE(10A)} = 1000$$

TIP142 / 147:

$$V_{CEomax} = 100 \text{ V} - I_{CMAX} \text{ (pico)} > 10 \text{ A} - T_{jMAX} = 150 \text{ }^\circ\text{C} - \theta_{jc} = 1 \text{ }^\circ\text{C/W} - h_{FE(5A)} = 1000$$

Encapsulado tipo T03 de modo tal que para el primer grupo seleccionado el disipador necesario surgiría de considerar:

$$\theta_{C-D} + \theta_{D-A} = \frac{T_{jMAX} - T_{amb}}{P_{dMAX}} - \theta_{j-c} = \frac{200 - 30}{41} - 1,17 = 3 \text{ }^\circ\text{C/W}$$

por lo que dado el encapsulado y un montaje con utilización de grasa siliconada es posible estimar una $\theta_{C-D} = 0,5 \text{ }^\circ\text{C/W}$ y consecuentemente y con el auxilio del ábaco ya descrito, dimensionar un disipador capaz de presentar una θ_{D-A} inferior a $2,5 \text{ }^\circ\text{C/W}$ en base a una extrusión tipo 56290, pintado horizontal en una longitud de 10 cm. aproximadamente.

Dada la ganancia de corriente asegurada este juego de transistores requerirá, para la obtención de la potencia de salida útil especificada, una excitación de:

$$I_{b3MAX} = \frac{I_{cmax}}{h_{FE(10A)}} = \frac{7,1 \text{ A}}{1000} = 7,1 \text{ mA}$$

e) Demanda de corriente a la etapa excitadora - cálculo del circuito “Bott Strap”:

Tal como hemos visto con anterioridad, una de las formas de economizar potencia en la etapa excitadora clase A es utilizar el sistema de “boot straping” en la etapa de salida. Para dicha configuración circuital y para las componentes dinámicas el circuito equivalente que puede analizarse se ha representado en la figura XI.24. En dicho circuito $I_{b3MAX} = 7,1 \text{ mA}$ y como sabemos la corriente de polarización del clase A excitador debe adoptarse de modo que:

$$I_{CQ2} > I_{b3MAX} = 7,1 \text{ mA} \quad \text{por lo que puede adoptarse por ejemplo} \quad I_{CQ2} = 12 \text{ mA}$$

ya que haciendo los mismos cálculos que se realizaran en el ejemplo precedente:

$$I_{rMAX} = I_{CQ2} - I_{b3MAX} = 12 - 7,1 = 5 \text{ mA aproximadamente}$$

con la diferencia que ahora, la caída de potencial en R_7 es mucho mayor que antes, debido a la saturación del par D’Arlington considerada en su unión base-emisor, es decir:

$$V_{R7} = 2 \cdot V_{BE(sat)} + I_{cmax} \cdot R_{10} = 2 \cdot 1 \text{ V} + 1 \cdot 7,1 \text{ V} = 9,1 \text{ V}$$

por lo que el valor mínimo de R_7 será:

$$R_{7MIN} = \frac{V_{R7}}{I_{rMAX}} = \frac{9,1 \text{ V}}{5 \text{ mA}} = 1,8 \text{ KOhm}$$

de la misma forma el mínimo valor para R_8 de modo que no cargue al parlante: $R_{8MIN} = 20 \cdot R_C = 80 \text{ Ohm}$.

$$\text{Por otra parte, para la componente de continua} \quad V_{B3T} = V_{AT} + 2 \cdot V_{BEu3} = 37,5 + 1,4 = 38,9 \text{ V}$$

$$\text{por lo que sobre el circuito serie} \quad R_7 + R_8 = \frac{V - V_{B3T}}{I_{CQ2}} = \frac{75 - 38,9}{12 \cdot 10^{-3}} = 3 \text{ KOhm}$$

$$\text{con lo que finalmente puede ajustarse} \quad R_7 = 2,7 \text{ KOhm} \quad \text{y} \quad R_8 = 270 \text{ Ohm}$$

Tal como hemos visto ya en otro ejemplo, los condensadores C_4 y C_5 se fijan de modo tal que sus reactancias, a la menor frecuencia de trabajo, sean despreciables frente a las resistencias que acoplan de modo tal que para una frecuencia de corte inferior de 100 Hz. se tendrá:

$$C_5 > \frac{10}{2 \cdot \pi \cdot f_L \cdot R_C} = \frac{10}{6,28 \cdot 100 \cdot 4} = 4000 \mu\text{F}$$

$$C_4 > \frac{10}{2 \cdot \pi \cdot f_L \cdot R_8} = \frac{10}{6,28 \cdot 100 \cdot 270} = 70 \mu\text{F}$$

debiendo seleccionarse entre los valores comerciales mas cercanos por encima de tales valores mínimos.

Puede comprobarse que para potencias de salida grandes el circuito de “boot strap” arroja valores de resistencia $R = R_7 + R_8$ cada vez más grandes con la consecuente pérdida de rendimiento a raíz de una mayor disipación de potencia en ellas por lo que una alternativa es que en su reemplazo puede utilizarse un circuito activo,

tal como el que se indica en la figura XI.25. en donde el transistor T_7 suele ser un transistor complementario a T_2 y para el mismo:

$$-I_{CQ7} = I_{CQ2} = 12 \text{ mA} \quad \text{y} \quad V_{CEQ7} + I_{CQ7} \cdot R_{E7} = -(V - V_{B3T}) = -36,1 \text{ V}$$

por lo que adoptando como caída de tensión estabilizadora ($I_{CQ7} \cdot R_{E7}$) un 20 % de la tensión de reposo V_{CEQ7}

$$R_{E7} = \frac{7,22 \text{ V}}{I_{CQ7}} = \frac{7,22 \text{ V}}{0,012 \text{ A}} = 601,6 \text{ Ohm} \quad \text{pudiéndose adoptar} \quad R_{E7} = 560 \text{ Ohm} \quad \text{entonces:}$$

$$V_{R1} = V_{EBU7} + I_{CQ7} \cdot R_{E7} = 0,7 + 0,012 \cdot 560 = 7,42 \text{ V}$$

Así, eligiendo como corriente en el divisor de tensión de la base un valor $I_{R1} \gg I_{B7}$ que puede ser, por ejemplo $I_{R1} = 1 \text{ mA}$, dicho divisor resultará ser:

$$R_1 = \frac{V_{R1}}{I_{R1}} = \frac{7,42 \text{ V}}{1 \text{ mA}} = 7,42 \text{ KOhm} \quad \text{cuyo valor comercial} \quad R_1 = 6,8 \text{ KOhm}$$

$$R_1 + R_2 = \frac{V}{I_{R1}} = \frac{75 \text{ V}}{1 \text{ mA}} = 75 \text{ KOhm} \quad \text{entonces} \quad R_2 = 68 \text{ KOhm}$$

Para la elección de T_2 y su complementario T_7 deben tenerse en cuenta las siguientes condiciones de trabajo de clase A:

$$I_{CQ2} = 12 \text{ mA} \quad ; \quad V_{CEQ2} = 36,1 \text{ V} \quad ; \quad V_{CEoMAX} = V = 75 \text{ V}$$

$$\text{y} \quad P_{dMAX} = I_{CQ2} \cdot V_{CEQ2} = 0,012 \cdot 36,1 = 433 \text{ mW}$$

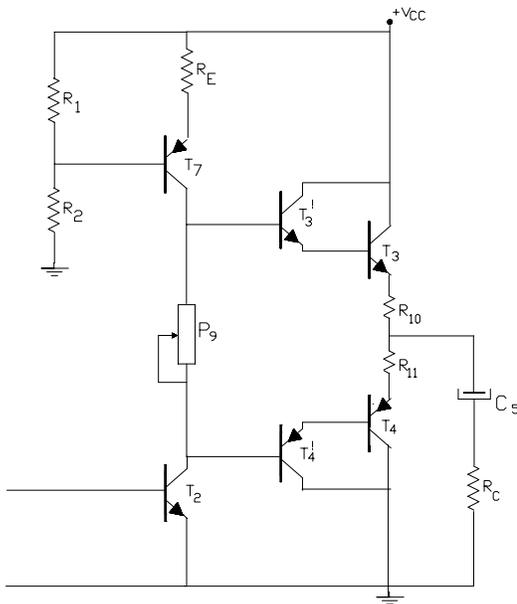


Figura XI.25.

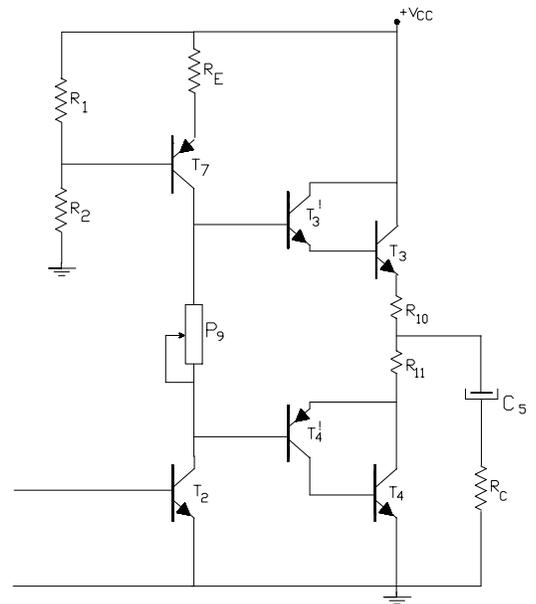


Figura XI.26.

Recorriendo los mismos Manuales de Semiconductores con los que se eligieron los demás transistores puede ubicarse a los transistores npn BC639 y su complementario BC640 cuyos datos más relevantes son:

$$BV_{CEo} = 80 \text{ V} \quad ; \quad T_{jMAX} = 150 \text{ }^\circ\text{C} \quad ; \quad \theta_{ja} = 156 \text{ }^\circ\text{C/W}$$

por lo que para la $T_{amb} = 30\text{ }^{\circ}\text{C}$ la juntura operará a $T_j = T_{amb} + P_{dMAX} \cdot \theta_{ja} = 30 + 156 \cdot 0,433 = 97,58\text{ }^{\circ}\text{C}$ vale decir inferior a la T_{jMAX} .

$$\text{En consecuencia en la base del clase A excitador: } I_{B2} = \frac{I_{CQ2}}{h_{FE2min}} = \frac{12\text{ mA}}{25} = 480\text{ }\mu\text{A}$$

y el resto del sistema amplificador puede ser proyectado siguiendo los mismos lineamientos que en el ejemplo anterior.

Para este orden de potencias de salida y superiores, muchas veces no resulta posible lograr una simetría suficiente entre el par D'Arlington npn y el pnp por lo que para resolver a este último se recurre a una conexión directa equivalente al par D'Arlington pnp pero en donde el transistor de salida, que es el que debe suministrar dicha gran potencia de salida, es idéntico al de salida del par D'Arlington npn, tal como se observa en la figura XI.26. El circuito amplificador resultante es así denominado casi o cuasi complementario.

Tal como veremos enseguida, esta solución se adopta también en los circuitos amplificadores integrados de potencia aunque los niveles de potencia no sean significativos. En este caso dicho arreglo circuital se justifica debido a la limitación tecnológica de integrar en la misma pastilla semiconductor y siguiendo las técnicas de construcción convencionales a transistores complementarios idénticos.

En la figura XI.27 se representa el circuito correspondiente a un amplificador de potencia clase B práctico que siguiendo las técnicas y soluciones aquí descriptas, se recomienda para una potencia de salida de 50 Watt con parlantes cuya impedancia se ubique entre 4 y 8 Ohm, con una distorsión armónica inferior a 3 % y para un ancho de banda comprendida entre unos 20 y unos 30.000 Hz. Respecto de dicho circuito es apropiado destacar que:

- 1) el condensador de $0,47\text{ }\mu\text{F}$ en serie con el resistor de 10 Ohm, conectados en paralelo con el parlante se colocan para evitar oscilaciones en el parlante debido a un efecto conocido como Resonancia Mecánica (ver Audio Radio Handbook de National).
- 2) la fuente de alimentación, que en este caso es simétrica, debe suministrar una tensión cuyo nivel sea por lo menos

$$V_{cemax} = \frac{R_C + R_{I0}}{R_C} \sqrt{2 \cdot P_u \cdot R_C} = \frac{8 + 0,3}{8} \cdot \sqrt{2 \cdot 50 \cdot 8} = 30\text{ V}$$

$$V_{CC} = V_{EE} = V_{cemax} + V_{BE(sat)3} + V_{CE(sat)3} = 32\text{ V}$$

- 3) C_5 , R_7 y R_8 conforman el sistema de "boot strap".
- 4) la capacidad de 47 pF conectada entre el colector y la base de T_2 introducen la compensación de fase necesaria para asignarle una adecuada estabilidad a la etapa excitadora.
- 5) la etapa pre excitadora en este caso resuelta por una configuración diferencial es alimentada a partir de la incorporación de un regulador y una etapa de filtro pasa bajo adicionales como una forma de prever una baja generación de ruido en dicha etapa de entrada. Puede observarse asimismo el aprovechamiento el par de terminales de entrada del diferencial a los efectos de introducir el lazo de realimentación negativa externa.
- 6) dicho lazo de realimentación externa, cuya finalidad es fijar la ganancia o la sensibilidad del sistema, en este caso se encuentra resuelta por los componentes C_4 , R_1 y R_2 para los cuales, suponiendo una ganancia a lazo abierto lo suficientemente grande se tiene:

$$A_{Vf} = 1 + \frac{R_1}{R_2} = 1 + \frac{27}{0,56} = 50 \qquad V_{inMAX} = \frac{V_{oMAX}}{A_{Vf}} = \frac{28,3\text{ V}}{50} = 0,56\text{ V}$$

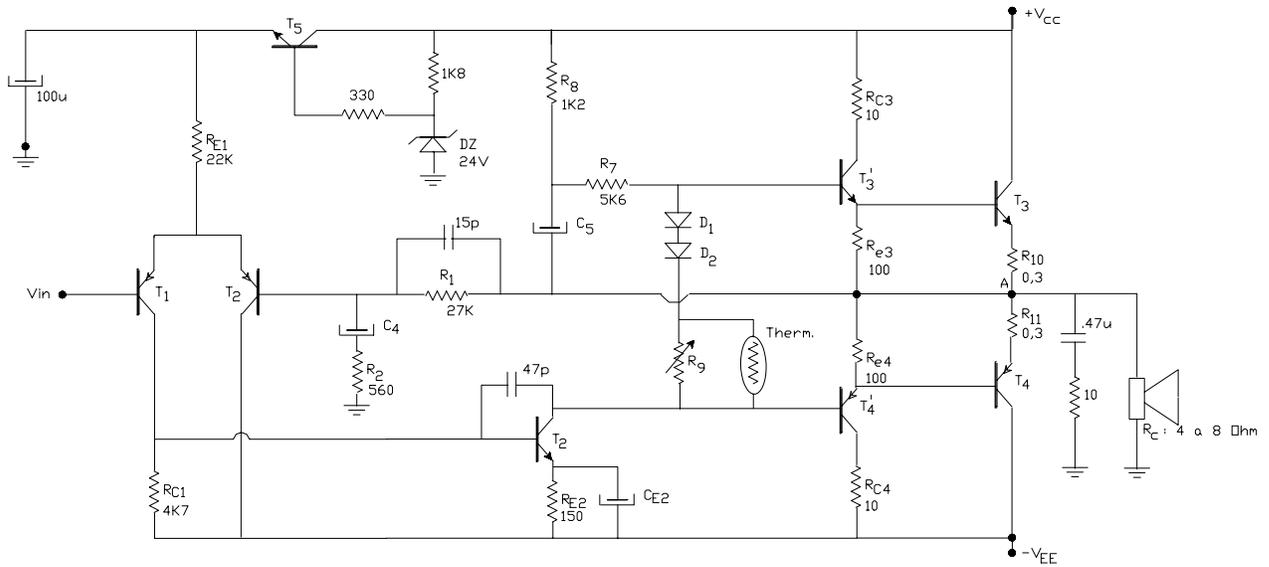


Figura XI.27

7) el circuito conformado por los diodos D_1 y D_2 , el potenciómetro R_9 y el termistor colocado en paralelo con este último, tiene como objetivo hacer que la especie de D'Arlington T'_3/T_3 y T'_4/T_4 funcione en clase AB y elimine así a la distorsión de cruce (ajustable) con un efecto de compensación térmica sobre la corriente de reposo.

XI.8.- AMPLIFICADORES DE POTENCIA DE BAJA FRECUENCIA INTEGRADOS:

Los fundamentos teóricos conceptuales sobre los que se basan las técnicas y tecnologías empleadas en la resolución de los circuitos amplificadores de potencia de baja frecuencia integrados no son otros que los visto hasta aquí en los ejemplos de los circuitos discretos y/o híbridos. Solo resta ahora observar las soluciones que se adoptan en la tecnología integrada en atención a las ventajas y limitaciones con que se enfrenta la fabricación de los circuitos integrados lineales.

Para tal fin tomaremos como ejemplo para someter al análisis y discusión a la familia de amplificadores de baja potencia y baja frecuencia integrados tipo LM380/LM389 ya que se trata de una familia que emplea una etapa de salida de potencia clase B (práctica) en base a un par cuasi complementario, tal como puede observarse en el circuito de la figura XI.28, que corresponde al LM380 y en el cual no se incluyen ni la parte de protecciones contra corto circuitos en la carga ni las protecciones térmicas.

En dicho circuito, los transistores que suministran la potencia de salida T_7 y T_9 son dos transistores npn idénticos, lo que en esta tecnología integrada asegura la exacta simetría. Como hemos adelantado precedentemente, la complementariedad entre ambos se logra con el agregado del transistor T_8 tipo pnp en una conexión similar al D'Arlington con T_0 .

El circuito formado por los resistores R_6 y R_7 y los diodos D_1 y D_2 conforman el circuito de estabilización y compensación térmica de la corriente de polarización del clase B práctico a los efectos de eliminar la distorsión de cruce.

La fuente de corriente espejo conformada por los transistores T_{10} y T_{11} tiene por objeto polarizar al clase A excitador que se resuelve mediante el transistor T_{12} . Respecto a dicha fuente de polarización también es importante resaltar que a través de T_{10} , más precisamente por la unión base-emisor de T_{10} , en serie con la resistencia R_1 de 50 KOhm se está aplicando una tensión de alimentación de valor $(V_{cc} - 0,6 V)$ al emisor del transistor T_3 , mientras que el emisor de T_4 a través de la resistencia R_2 de 25 KOhm conectada al terminal de salida del amplificador (8) y dada la simetría de dicho sistema de salida, recibe un potencial equivalente a la mitad de V_{cc} .

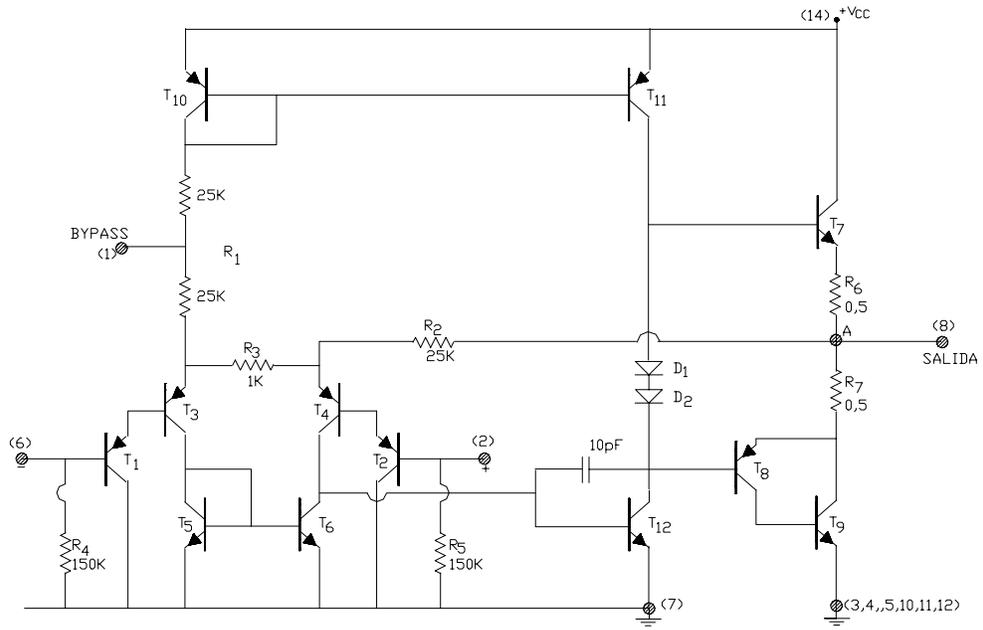


Figura XI.28.

Así, los extremos del resistor R_3 se encuentran a igual potencial (aproximadamente) y por lo tanto, no habiendo circulación de corriente por el mismo, se establecen corrientes idénticas en ambas ramas del amplificador diferencial y su correspondiente carga activa que conforman la etapa de entrada. Dichas corrientes se encuentran determinadas por:

$$I_{CQ4} = \frac{(V_{AT} = 0,5 \cdot V_{cc}) - 2 \cdot V_{Ebu2-4}}{R_2 + \frac{R_5}{h_{FE2} \cdot h_{FE4}}} ; \quad I_{CQ3} = \frac{V_{cc} - 0,6 - 2 \cdot V_{Beu1-3}}{R_1 + \frac{R_4}{h_{FE1} \cdot h_{FE3}}}$$

Entonces si por alguna razón V_{AT} se modificara, cambia la corriente I_{CQ4} y también la I_{CQ2} produciendo un cambio en la tensión V_{BT8-9} y por lo tanto también en la V_{AT} que tiende a recomponer el cambio inicialmente considerado, es decir que se establece un lazo de realimentación de las componentes de C.C. con la finalidad de estabilizar la tensión continua del nodo A de salida o terminal (8), sobre la que se superpone la señal de salida, lográndose así que el recorte simétrico quede estabilizado.

En cuanto a la ganancia del sistema se puede observar la realimentación de señal entre la salida (8) y el punto interno central de R_3 que tiene por lo tanto características de tierra virtual para la señal diferencial. Se trata de una realimentación negativa con topología tensión – serie y con una transferencia dada por:

$$\beta = \frac{V_f}{V_o} = \frac{0,5 \cdot R_3}{0,5 \cdot R_3 + R_2}$$

Si la ganancia a lazo abierto del sistema, lograda por la etapa diferencial con carga activa de entrada y por la etapa emisor común constituida por T_{12} es lo suficientemente grande, entonces la ganancia de tensión a lazo cerrado resulta ser:

$$A_{Vf} = \frac{1}{\beta} = 1 + 2 \cdot \frac{R_2}{R_3} = 51$$

Los resistores R_4 y R_5 de 150 KOhm internamente en el integrado hacen posible la polarización de la etapa de entrada ya que permiten establecer las corrientes de base de polarización en dicha etapa sin depender de la fuente de excitación que se utilice, de modo de no condicionar su forma de conexión que por consecuencia puede

establecerse entre las entradas inversora y no inversora (entre los terminales (6) y (2)), entre una cualquiera de ellas y masa pudiendo la restante quedar flotante de masa o bien retornada a masa a través de un resistor o un capacitor o con un corto circuito a masa.

Este amplificador se presenta integrado en un “chip” de 14 terminales, permitiendo una corriente pico de 1,3 A sobre la carga. Dispuestos sobre un circuito impreso con una superficie de cobre de 40 cm² de un espesor típico presenta una resistencia térmica entre juntura y ambiente de 35 °C/W y posee un sistema de protección térmica que limita la T_{j,max} a unos 150 °C. De tal forma que, para una temperatura ambiente de 25 °C su capacidad de disipación resulta ser:

$$P_{dis_{max}} = \frac{150\text{ °C} - 25\text{ °C}}{35\text{ °C/W}} = 3,6\text{ W}$$

y con el agregado de un disipador puede incrementarse dicha capacidad por encima de unos 10 W.

Ensayado con una resistencia de carga de 8 Ohm y alimentado con una fuente de 18 V el fabricante proporciona la Distorsión Total Armónica como una función de la frecuencia de trabajo y con la potencia de salida como parámetro. A partir de tal información gráfica puede extraerse que hasta 2 W y entre 100 Hz y 10 KHz asegura una Distorsión Total inferior a 0,3 %.

En la segunda etapa (transistor T₁₂) en capacitor C = 10 pF introduce una compensación para ampliar el margen de estabilidad, desplazando el polo dominante de alta frecuencia permitiendo un ancho de banda de 100 KHz para 2 W y 8 Ohm.

Un circuito de aplicación típico, recomendado por el mismo fabricante puede observarse en la figura XI.29. en donde se aprecia la incorporación de un control de volumen en la entrada en base a la utilización del potenciómetro de 10 KOhm. El acoplamiento de la carga se efectiviza mediante un condensador C = 500 µF que tiene como función permitir la alimentación con una sola fuente. Cabe puntualizar también, que C₂ = 0,1 µF y R₂ = 2,7 KOhm es un circuito que suprime ciertas oscilaciones que se producen en la banda de 5 a 10 MHz y que aparecen en el parlante debido al efecto ya mencionada como de resonancia mecánica.

El terminal (1) de BYPASS permite agregar una celda adicional pasa bajos para lograr un mejor filtrado de la fuente de alimentación. En tal sentido el fabricante asegura un rechazo de la fuente de alimentación como función del valor de capacidad que se agrega en dicho terminal y va desde unos 6 dB para 0 µF hasta unos 30 dB desde 100 Hz. para 5 ó 10 µF.

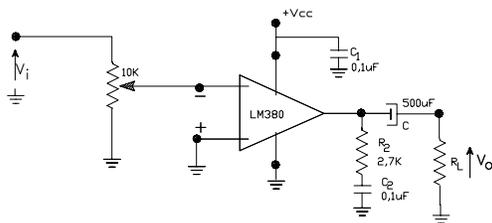


Figura XI.29.

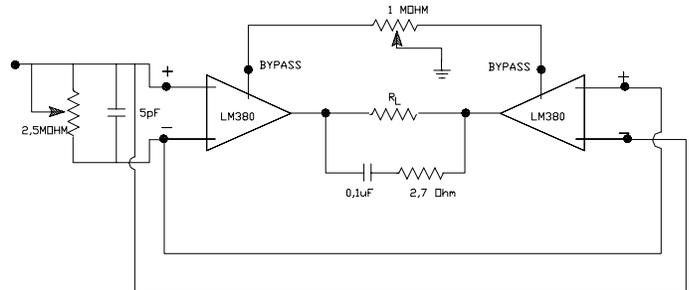


Figura XI.30

Cuando se requiere obtener mayores potencias en la carga se puede utilizar una configuración tipo puente, tal como la indicada en la figura XI.30. En dicha figura el circuito con el potenciómetro de 1 MOhm entre los terminales de BYPASS de ambos amplificadores tiene como objetivo lograr el equilibrio sin residuo de tensión en la carga aún en presencia de tensiones de OFFSET presentes a la salida de dichos amplificadores.

Otra de las versiones de este circuito amplificador de potencia integrado es el presentado como LM386, especialmente recomendado para su utilización en el rango de audio frecuencias con bajas tensiones de alimentación y con el mínimo de componentes externos. El circuito simplificado, que no incluye las protecciones contra corto circuitos en la carga ni la limitación de temperatura de juntura, se presenta en la figura XI.31.

La particularidad en este caso es el acceso, mediante los terminales (1) y (8), a variar la ganancia del amplificador, desde un valor internamente ajustado en 20 si tales terminales permanecen a circuito abierto:

$$\beta = \frac{R_3}{R_3 + R_2} = \frac{0,75}{0,75 + 15} = 0,05$$

ya que entre emisores de T₃ y T₄ la resistencia total es 150 + 1350 = 1500 Ohm y contra el punto de tierra virtual corresponde considerar la mitad: R₃ = 750 Ohm.

y en consecuencia $A_V = \frac{1}{\beta} = 20$

mediante el conexionado de un circuito serie formado por R y C hasta un valor de 200 para el caso extremo en que dicha resistencia se hace cero, ya que:

$$\beta = \frac{R_3}{R_3 + R_2} = \frac{0,075}{0,075 + 15} = 0,005$$

ya que entre emisores de T₃ y T₄ la resistencia total es 150 Ohm y contra el punto de tierra virtual corresponde ahora considerar : R₃ = 75 Ohm.

y en consecuencia $A_V = \frac{1}{\beta} = 200$

La compensación interna en base a la capacidad agregada entre los terminales de colector y base de T₁₂ es la adecuada para permitir una ganancia a lazo cerrado de 20 con un Margen de Fase apropiado.

Se presenta asimismo en la versión LM388, en la cual es accesible el terminal (9) en base del transistor T₇ recomendado para la incorporación de la técnica de “boot strapping”, pudiéndose recabar mayor información en los manuales correspondientes o en el Audio Radio Handbook de National, ya citado.

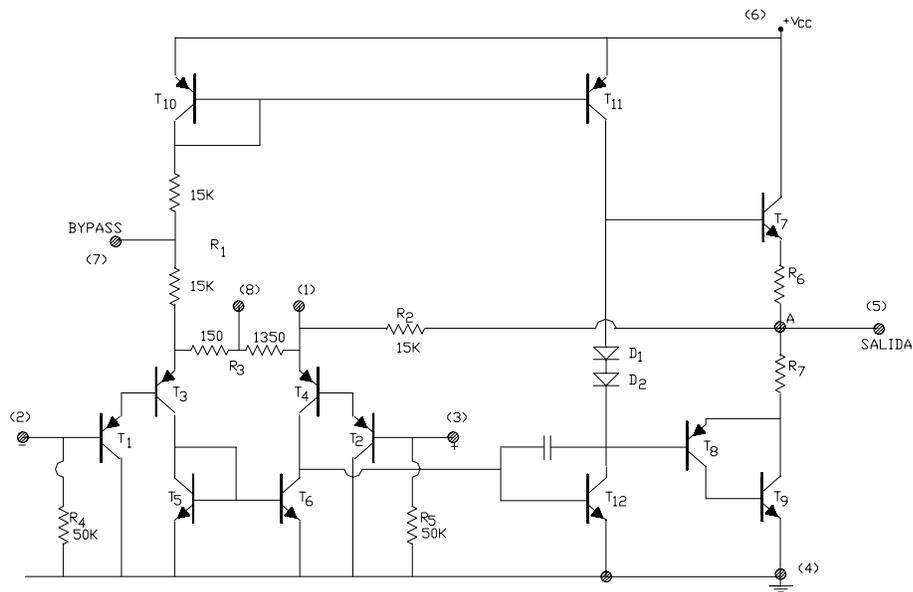


Figura XI.31.

XI.8.1. Protecciones en los circuitos integrados de potencia:

Tal como se mencionó precedentemente, estos circuitos amplificadores de potencia integrados vienen provistos de circuitos de protección, tanto para cortocircuitos en la carga como para la limitación de la temperatura de trabajo.

La figura XI.32. muestra una etapa de salida clase AB tal como las estudiadas, con la protección contra el efecto de producirse un corto circuito entre los terminales de salida donde normalmente va conectada la carga y el circuito integrada se encuentre bajo alimentación. Tal como puede apreciarse al esquema del amplificador ya analizado se le ha adicionado el transistor T_{13} que reproduce un mecanismo de protección similar al descrito en oportunidad de estudiarse la etapa de salida del Op. Amp. 741 (Capítulo V), es decir que si una elevada corriente circulara por el transistor T_7 a consecuencia de un cortocircuito en la carga, ésta generará en R_6 una diferencia de potencial suficiente como sacar de la condición de corte al transistor T_{13} quitándole la corriente de excitación al transistor de salida T_7 que como consecuencia reduce su corriente a un nivel seguro de operación.

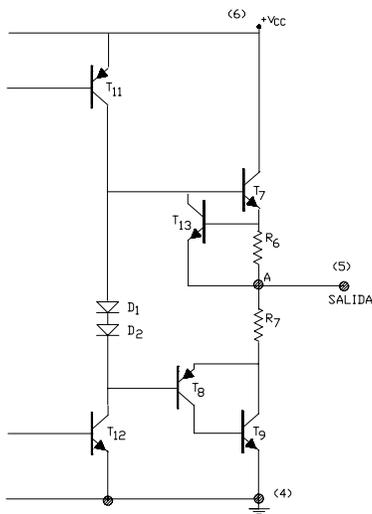


Figura XI.32.

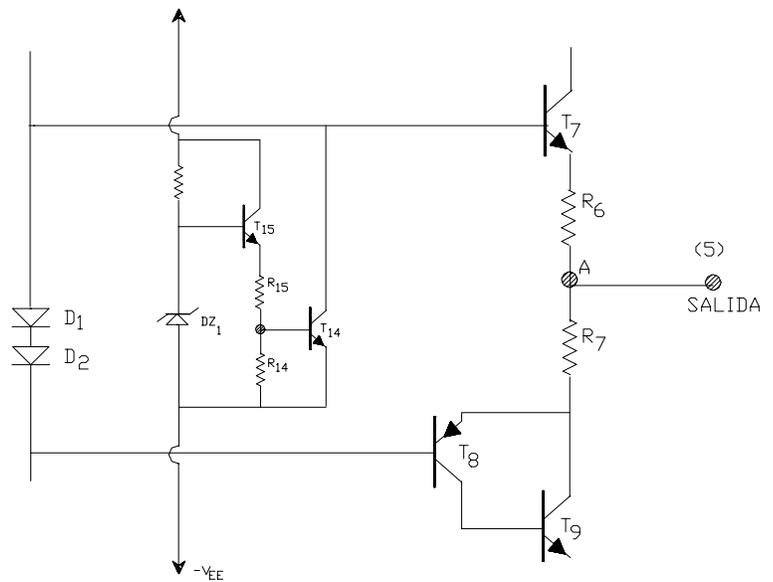


Figura XI.33.

Además de la protección contra cortocircuitos, la mayor parte de los amplificadores de potencia integrados vienen equipados con un circuito que capta la temperatura del “chip” y hace que un transistor protector similar al T_{13} recién descrito, salga de la condición de corte y absorba la corriente de excitación del transistor de salida T_7 en el caso de que la temperatura exceda de un valor preestablecido y seguro.

La figura XI.33. ilustra un circuito de corte térmico apropiado para cumplir la función precedentemente descrita. El transistor T_{14} está normalmente en estado de corte. A medida que se eleva la temperatura del “chip”, la combinación del coeficiente positivo de temperatura del diodo Zener $D.Z._1$ y el coeficiente térmico negativo de la V_{Beu15} hace que se eleve la diferencia de potencial en el emisor de T_{15} y también, por consecuencia se eleva la tensión de base de T_{14} que de esta forma pasa al estado de conducción desarrollando el mecanismo de protección antes descrito.